

Informe final:
Calibrador y caracterizador de sondas de corriente

Agustín Aon Sanchez
Facultad de Ingeniería
Universidad Nacional de Mar del Plata

Versión 3.0



RINFI se desarrolla en forma conjunta entre el INTEMA y la Biblioteca de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata.

Tiene como objetivo recopilar, organizar, gestionar, difundir y preservar documentos digitales en Ingeniería, Ciencia y Tecnología de Materiales y Ciencias Afines.

A través del Acceso Abierto, se pretende aumentar la visibilidad y el impacto de los resultados de la investigación, asumiendo las políticas y cumpliendo con los protocolos y estándares internacionales para la interoperabilidad entre repositorios



Esta obra está bajo una [Licencia Creative Commons Atribución-
NoComercial-CompartirIgual 4.0 Internacional](https://creativecommons.org/licenses/by-nc-sa/4.0/).

Informe final:
Calibrador y caracterizador de sondas de corriente

Agustín Aon Sanchez
Facultad de Ingeniería
Universidad Nacional de Mar del Plata

Versión 3.0

Ficha del documento

Fecha	Versión	Descripción	Autor
06/12/2021	1.0	Versión inicial	Agustín Aon Sanchez
15/12/2021	2.0	Revisión a partir de comentarios	Agustín Aon Sanchez
17/12/2021	3.0	Revisión a partir de comentarios	Agustín Aon Sanchez

Índice general

1. Introducción	8
1.1. Propósito del documento	8
1.2. Alcance del proyecto	8
1.3. Personal involucrado	8
1.4. Definiciones, acrónimos y abreviaturas	9
1.5. Referencias	9
1.6. Descripción del instrumento	9
1.7. Contexto del proyecto	10
2. Anteproyecto	12
2.1. Requerimientos	12
2.2. Cronograma del proyecto	12
3. Proyecto	14
3.1. Diseño de hardware	14
3.1.1. Generación de corriente	14
3.1.2. Adecuación y filtrado de corriente	15
3.2. Diseño de firmware	16
3.2.1. Generación de corriente	16
3.2.2. Adquisición y procesamiento de señales	17
3.2.3. Comunicación con la interfaz virtual	18
3.3. Diseño de software	18
3.4. Construcción	19
4. Resultados	20
4.1. Pruebas	20
4.1.1. Señales de disparo de la etapa de potencia	20
4.1.2. Nodos del puente H	20
4.1.3. Análisis por ramas	22
4.1.4. Corriente de salida	23
4.2. Mejoras posibles	23
4.2.1. Conmutación de los MOSFETs	25
4.2.2. Adquisición y filtrado	25
4.2.3. Ripple de corriente	26
4.2.4. Resolución de tensión en el multiplicador de corriente	26
4.2.5. Distorsión por deadtime	27
4.2.6. Frecuencia de adquisición	27
5. Conclusiones	28
5.1. Conclusiones del instrumento	28
5.2. Conclusiones del proyecto	28
6. Bibliografía	30

A. Especificación de Requerimientos	31
A.1. Ficha del documento	31
A.2. Introducción	31
A.2.1. Propósito del documento	31
A.2.2. Alcance del documento	31
A.2.3. Personal involucrado	31
A.2.4. Definiciones, acrónimos y abreviaturas	32
A.2.5. Referencias	32
A.3. Descripción del dispositivo	32
A.3.1. Perspectiva de producto	32
A.3.2. Funcionalidad del dispositivo	32
A.3.3. Características de los usuarios	33
A.3.4. Restricciones	33
A.4. Requerimientos funcionales	33
A.4.1. RF01: Generación y adquisición de corriente	33
A.4.2. RF02: Sistema de control gráfico y gestión de ensayos	34
A.5. Requerimientos no funcionales	34
A.5.1. RNF01: Registro de eventos	34
A.5.2. RNF02: Conexión USB	34
B. Especificación Funcional	35
B.1. Ficha del documento	35
B.2. Introducción	35
B.2.1. Propósito del documento	35
B.2.2. Alcance del proyecto	35
B.2.3. Personal involucrado	36
B.2.4. Definiciones, acrónimos y abreviaturas	36
B.2.5. Referencias	36
B.2.6. Riesgos y suposiciones	36
B.3. Descripción del dispositivo	37
B.4. Especificaciones funcionales	37
B.4.1. RF01: Generación y adquisición de corriente	37
B.4.2. RF02: Sistema de control gráfico y gestión de ensayos	38
B.5. Requerimientos no funcionales	40
B.5.1. RNF01: Registro de eventos	40
B.5.2. RNF02: Conexión USB	40
C. Especificación Técnica	42
C.1. Ficha del documento	42
C.2. Introducción	42
C.2.1. Propósito del documento	42
C.2.2. Alcance del proyecto	42
C.2.3. Personal involucrado	43
C.2.4. Definiciones, acrónimos y abreviaturas	43
C.2.5. Referencias	43
C.2.6. Estructura del documento	43
C.3. Descripción del dispositivo	44
C.4. Diseño de hardware	45
C.4.1. Generación de corriente	45

C.4.2. Adecuación y filtrado	52
C.4.3. ADC	56
C.4.4. Microcontrolador	61
C.4.5. Fuentes de alimentación	67
C.5. Diseño de firmware	73
C.5.1. Estructura general	73
C.5.2. Generación de corriente	73
C.5.3. Adquisición y procesamiento de señales	77
C.5.4. Comunicación con la interfaz virtual	79
C.6. Diseño de software	80
C.6.1. Estructura de clases	81
C.6.2. Panel de comunicaciones	84
C.6.3. Panel de estado	84
C.6.4. Panel de funciones	84
C.7. Construcción	87
D. Esquemático completo	89
E. PCB	94
F. Lista de materiales PCB	96
G. Plan de pruebas	99

Índice de figuras

1.1.	Diagrama en bloques simplificado del dispositivo	10
1.2.	Fluke 5500A/COIL	11
1.3.	Fluke 52120A	11
3.1.	Circuito simplificado de generación de corriente	14
3.2.	Esquemático de la etapa de bootstrap del MOSFET driver	15
3.3.	Esquemático alimentación MOSFETs	16
3.4.	Esquemático circuito de adecuación y filtrado	16
3.5.	Esquema de adquisición y procesado de señales	17
3.6.	Ventana principal interfaz PC	18
3.7.	Estructura de clases interfaz gráfica	19
3.8.	Instrumento final construido	19
4.1.	Salidas PWM del microcontrolador con duty cycle de 10% (izquierda) y 30% (derecha). (a) y (d) están sincronizadas y disparan los transistores en ramas opuestas Q3 y Q6. (b) y (c) también están sincronizadas y disparan los transistores Q4 y Q5. Se observa también el tiempo muerto de 100 ns entre transistores de la misma rama configurado para este ensayo.	21
4.2.	Circuito de puente H, mostrando el sentido de corriente tomado	21
4.3.	Punto medio puente H rama Q5-Q6 (a) y Q3-Q4 (b) con -10 A	22
4.4.	Punto medio puente H rama Q5-Q6 (a) y Q3-Q4 (b) con 10 A	22
4.5.	Tensión gate-source de Q5 (a), Q6 (b) y punto medio de la rama(c) para -10 A	23
4.6.	Tensión gate-source de Q3 (a), Q4 (b) y punto medio de la rama(c) para 10 A	24
4.7.	Salida de corriente de 5 A pico	24
4.8.	Salida de corriente de 10 A pico	25
A.1.	Diagrama en bloques simplificado del dispositivo	33
B.1.	Diagrama en bloques general del dispositivo	37
B.2.	Esquema de la interfaz gráfica	39
B.3.	Cable USB Mini-B macho a USB-A macho	41
C.1.	Diagrama en bloques completo del dispositivo	44
C.2.	Esquemáticos etapa de generación	46
C.3.	Circuito simplificado de generación de corriente	47
C.4.	Pico de tensión en pin V_S vs. resistencia y tiempo de encendido	47
C.5.	Diagrama en bloques del integrado IRS2110SPBF	48
C.6.	Esquemático de la etapa de bootstrap del MOSFET driver	49
C.7.	Esquemáticos etapa de adquisición	53
C.8.	Circuito de adecuación y filtrado	54
C.9.	Configuración Sallen-Key pasabajos estándar	55
C.10.	Alimentación del ADC	57
C.11.	Entradas analógicas del ADC	57
C.12.	Entradas y salidas digitales del ADC	58
C.13.	Diagrama de tiempo de envío de datos del ADC en modo TDM	58

C.14.Selector de modo de salida de datos del ADC	59
C.15.Selector de modo de testeo del ADC	59
C.16.Selector de ADC	60
C.17.Diagrama en bloques interno del ADS1174IPAPT	61
C.18.Pines del puerto A del microcontrolador	62
C.19.Pines del puerto B del microcontrolador	62
C.20.Conexión JTAG/SWD del microcontrolador	63
C.21.Conexión USB del microcontrolador	64
C.22.Conexión EEPROM al microcontrolador	64
C.23.Header RESET y ERASE del microcontrolador	65
C.24.Alimentación del microcontrolador	65
C.25.Fuente de referencia del ADC del microcontrolador	66
C.26.Otras conexiones del microcontrolador	66
C.27.Diagrama de bloques del integrado LM22673-TJ-ADJ	68
C.28.Fuente de alimentación de 12 V	68
C.29.Corriente pico máxima vs. resistencia de I_{ADJ} en LM22673-TJ-ADJ	69
C.30.Diagrama de bloques del integrado LM1117MP-1.8/NOPB	70
C.31.Fuente de alimentación de 1.8 V	71
C.32.Diagrama de bloques del integrado TPS79533DCQR	71
C.33.Fuente de alimentación de 3.3 V	72
C.34.Diagrama en bloques sistema completo	74
C.35.Diagrama en bloques de controlador repetitivo	75
C.36.Transferencia a lazo abierto	76
C.37.Esquema de adquisición y procesado de señales	78
C.38.Ventana principal interfaz PC	80
C.39.Estructura de clases interfaz gráfica	81
C.40.Construcción del soporte del multiplicador de corriente	87
C.41.Instrumento final construido	88

Índice de tablas

2.1. Cronograma del proyecto	13
C.1. Conexión interna de pines en modo de testeo del ADC	59

Capítulo 1

Introducción

Este documento corresponde al informe final para el proyecto titulado Calibrador y caracterizador de sondas de corriente. Se ha estructurado basándose en la información mencionada en el documento Especificación de Requerimientos (ER) versión 4.0, Especificación Funcional (EF) versión 3.0, Especificación Técnica (ET) versión 2.0 y en el documento Resultados versión 1.0.

1.1. Propósito del documento

El presente documento tiene como propósito resumir el proceso de diseño y fabricación de la solución, proveyendo información de cómo funcionará, cuáles serán sus comportamientos deseados y cómo se deberá construir.

Se anexará además las especificaciones referenciadas, que contarán con la información detallada de lo resumido en este informe.

Este documento está dirigido a aquellos encargados del desarrollo de este proyecto y a la mesa examinadora para su evaluación. Además, este informe puede servir de soporte a aquellas personas que en un futuro deseen realizar un dispositivo similar.

1.2. Alcance del proyecto

El proyecto abarca la definición de los requerimientos, la implementación de la solución y la presentación final de la misma.

Los requerimientos fueron planteados junto con los miembros interesados del Laboratorio de Instrumentación y Control (LIC) de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata. Es de este laboratorio que surge el proyecto, donde se realizó la mayor parte del trabajo, haciendo uso de los recursos disponibles, bajo la guía del director del proyecto.

1.3. Personal involucrado

Nombre	Agustín Aon Sanchez
Rol	Desarrollador
Categoría Profesional	Estudiante
Responsabilidad	Desarrollo y diseño del sistema
Información de contacto	agustin.aon.s@gmail.com

Nombre	Ignacio Carugati
Rol	Director
Categoría Profesional	Investigador
Responsabilidad	Supervisar y guiar el desarrollo del proyecto
Información de contacto	icarugati@fi.mdp.edu.ar

1.4. Definiciones, acrónimos y abreviaturas

Nombre	Descripción
ADC	Convertor Analógico Digital
API	Protocolo de interfaz de aplicación
CSV	Formato de archivos de datos
JPG	Formato de archivos de imágenes
LIC	Laboratorio de Instrumentación y Control
PC	Computadora Personal
PDF	Formato de archivos de documentos
PNG	Formato de archivos de imágenes
RC	Controlador repetitivo
RF	Requerimiento Funcional
RNF	Requerimiento No Funcional

1.5. Referencias

Título del Documento
Especificación de Requerimientos Versión 4.0
Especificación Funcional Versión 3.0
Especificación Técnica Versión 2.0

1.6. Descripción del instrumento

El dispositivo a fabricar es un banco de calibración y caracterización de sondas de corriente utilizadas en equipos de calidad de energía. Para la definición de los aspectos constructivos del banco y su validación funcional, se ha empleado una sonda de corriente tipo Rogowski de la empresa ECAMEC.

En la Figura 1.1 se puede ver un diagrama en bloques simplificado del instrumento.

Como se ve en el diagrama, este instrumento permitirá generar corrientes que alimenten a las sondas de corriente a calibrar o caracterizar. Luego, las mediciones tomadas por estas sondas serán muestreadas por el instrumento para su posterior análisis.

Los resultados de los ensayos realizados, serán mostradas a través de una interfaz gráfica en una PC. Esta permitirá controlar todas las funciones del mismo.

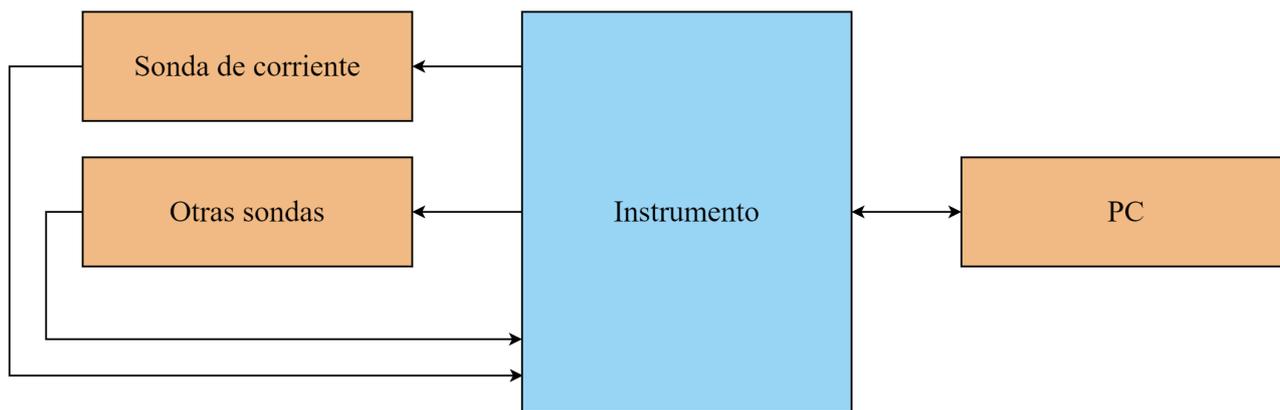


Figura 1.1: Diagrama en bloques simplificado del dispositivo

1.7. Contexto del proyecto

El proyecto surge de la necesidad de calibrar y caracterizar sondas de corriente tipo Rogowski. Este tipo de sensores son de particular interés para el LIC debido a que actualmente se están desarrollando para medidores de calidad de energía. Estas tecnologías presentan las siguientes características:

- Simples de construir, lo cual permite fabricarlas con el material disponible en el laboratorio
- Estructura flexible, haciéndolos fáciles de instalar o remover
- Bajo costo, necesario dado que se necesitan al menos cuatro para la caracterización de sistemas trifásicos

Estos dispositivos son utilizados en el estudio y desarrollo de medidores de calidad del suministro eléctrico por el LIC.

Algunos instrumentos comerciales, tales como el Fluke 5500A/COIL y el Fluke 52120A, Figuras 1.2 y 1.3, ofrecen prestaciones similares al instrumento a fabricar. Sin embargo, carecen de la portabilidad, automatización y versatilidad que este proyecto plantea.



Figura 1.2: Fluke 5500A/COIL



Figura 1.3: Fluke 52120A

Capítulo 2

Anteproyecto

En la etapa previa al comienzo del proyecto, se analizaron los requerimientos planteados y el plan de trabajo.

2.1. Requerimientos

Los requerimientos planteados fueron los siguientes:

RF01: El instrumento deberá generar corriente alterna y adquirir las mediciones generadas por las sondas de corriente conectadas. Deberá también adquirir la corriente generada para así realizar un control a lazo cerrado.

RF02: El instrumento deberá poder ser controlado mediante una interfaz gráfica, la cual realizará ensayos de manera automatizada y mostrará sus resultados en pantalla.

La Especificación de Requerimientos en detalle, incluyendo los requerimientos no funcionales, se puede ver en el Apéndice A.

2.2. Cronograma del proyecto

El proyecto se comenzó a realizar en diciembre de 2019. Si bien no se contó con un plan de trabajo definido, en la Tabla 2.1 se puede observar un cronograma aproximado con las tareas realizadas.

Tarea	Inicio	Fin
Planteo de requerimientos	Diciembre 2019	Enero 2020
<i>Pausa por trabajo</i>	Enero 2020	Marzo 2020
Diseño de firmware	Marzo 2020	Junio 2020
Diseño sistema de control	Junio 2020	Julio 2020
Diseño de software	Julio 2020	Octubre 2020
Diseño de hardware	Octubre 2020	Febrero 2021
Fabricación PCB	Febrero 2021	Marzo 2021
<i>Pausa por cierre del LIC</i>	Marzo 2021	Abril 2021
Soldado de componentes	Abril 2021	Mayo 2021
<i>Pausa por trabajo</i>	Mayo 2021	Agosto 2021
Puesta en marcha y pruebas	Agosto 2021	Diciembre 2021
Presentación ante la cátedra	Diciembre 2021	

Tabla 2.1: Cronograma del proyecto

Se han incluido en el cronograma situaciones externas que han pausado este proyecto. Vale destacar también la pandemia por COVID ocurrida desde marzo de 2020 a la fecha de escritura de este informe, la cual ha entorpecido enormemente el desarrollo de las tareas.

Capítulo 3

Proyecto

En esta sección se hará un breve resumen de las distintas partes que componen a este proyecto. Se podrá ver en detalle en la Especificación Funcional y en la Especificación Técnica, Apéndices B y C respectivamente.

En la Figura C.1 se puede ver un diagrama en bloques completo del dispositivo, junto con la explicación del funcionamiento de cada uno de sus bloques.

3.1. Diseño de hardware

3.1.1. Generación de corriente

El desafío principal del proyecto se encontró en el diseño e implementación del hardware necesario para generar y controlar una corriente alterna nominal de 10 Ap. Para ello, se consideró el circuito de la Figura 3.1.

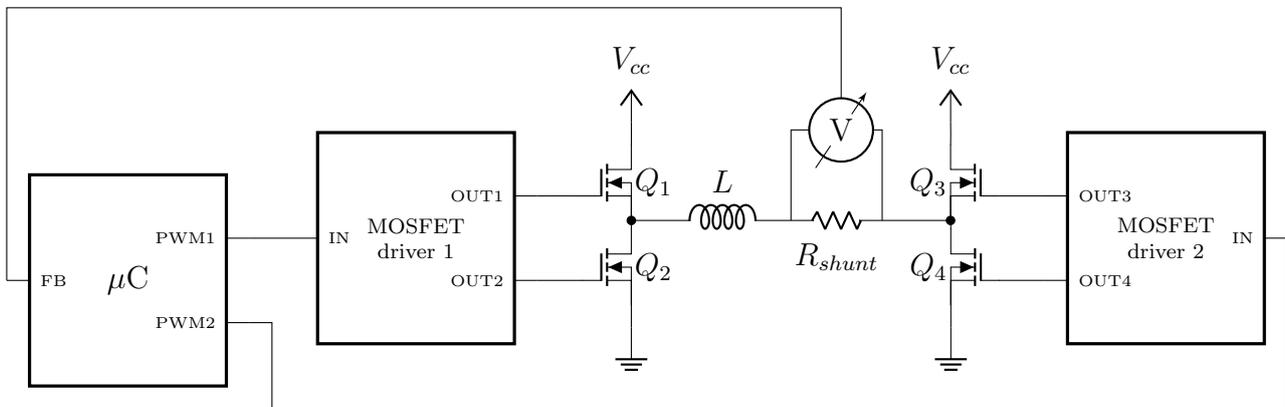


Figura 3.1: Circuito simplificado de generación de corriente

La etapa de potencia se implementó con una topología convencional conocida como puente H, en donde se modula una corriente senoidal mediante el disparo de MOSFETs en piernas complementarias. Se incluyó también un driver para el encendido y apagado de estos dispositivos. A continuación se describen los componentes relevantes de la etapa de potencia del banco desarrollado.

Capacitor de bootstrap Este componente será utilizado para proveer de carga a los gates de los MOSFET superiores. Se diseñó siguiendo las notas de aplicación brindadas por el fabricante [4] y [6]. En conjunto con un diodo y una resistencia, este capacitor se cargará por encima de la tensión de V_{cc} , como se puede ver en la Figura 3.2.

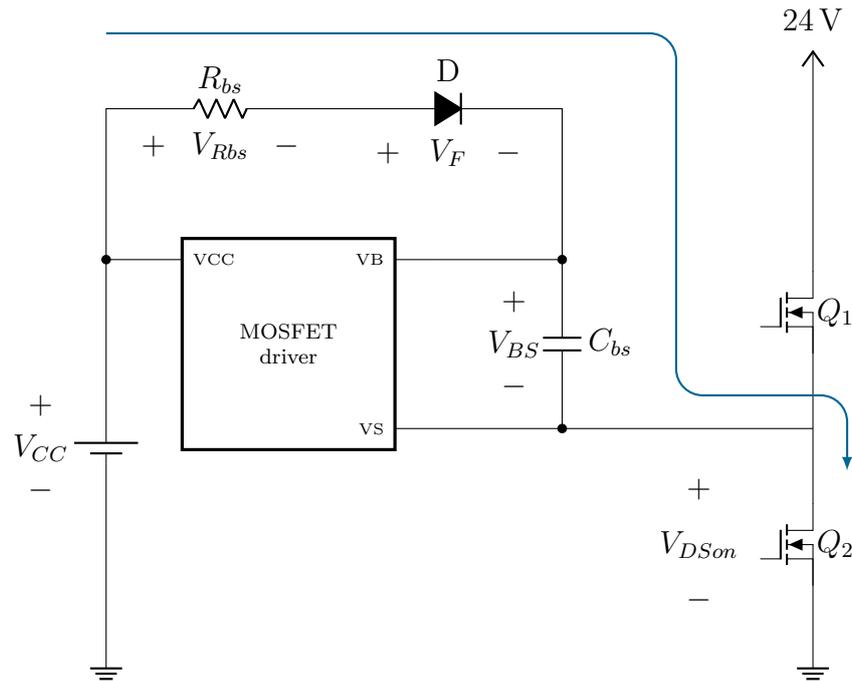


Figura 3.2: Esquemático de la etapa de bootstrap del MOSFET driver

Considerando un margen de seguridad los componentes resultaron:

$$C_{bs} = 4.7 \mu\text{F}$$

$$R_{bs} = 2 \Omega$$

El cálculo completo se puede ver en en el Apéndice C.

Alimentación De manera de proveer la corriente necesaria para el funcionamiento del equipo, se agregó un banco de capacitores. Este permitirá aliviar los requerimientos sobre la fuente de tensión externa, así como mejorar las pérdidas por conmutación. El esquemático de la alimentación se puede ver en la Figura 3.3.

Multiplicador de corriente Este componente externo está formado por 50 vueltas de cobre, formando así un inductor. El mismo aumenta virtualmente la corriente generada por el instrumento al momento de la medición, de manera de poder llevar las sondas externas a fondo de escala.

Resistencia de shunt Este componente se coloca en serie al multiplicador de corriente de manera de obtener una tensión proporcional que luego será muestreada por el ADC, previo pasaje por el circuito de adecuación y filtrado.

3.1.2. Adecuación y filtrado de corriente

Otro de los focos en los cuales se ha centrado el diseño es en el circuito de adecuación y filtrado de la corriente medida, tanto por la resistencia de shunt como por las sondas externas.

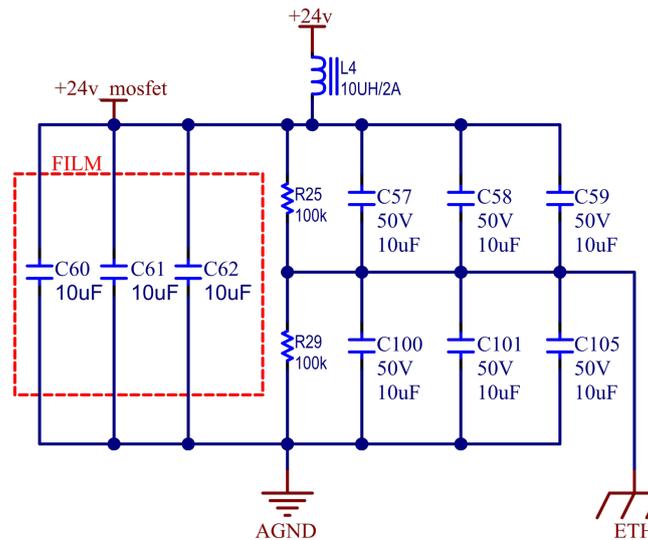


Figura 3.3: Esquemático alimentación MOSFETs

El filtrado se diseñó siguiendo la norma IEC6100-4-30. De esta surge la atenuación de la banda de rechazo con la que definimos el ancho de banda. Es así, que se decidió utilizar un filtro Butterworth de 3er orden, con frecuencia de corte $f_c = 3400$ Hz. En la Figura 3.4 se puede observar el esquemático utilizado.

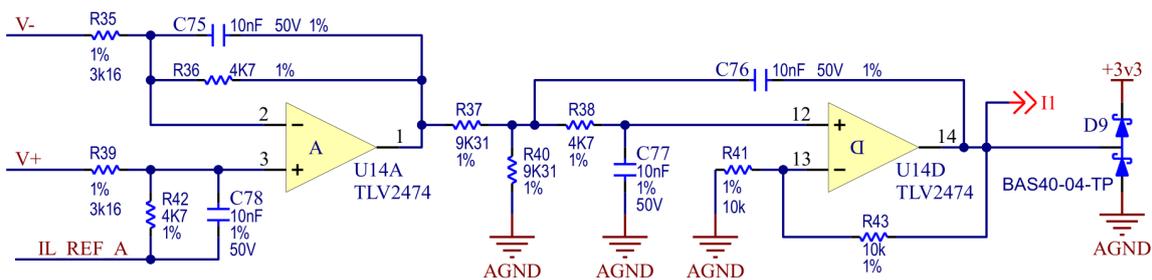


Figura 3.4: Esquemático circuito de adecuación y filtrado

3.2. Diseño de firmware

El instrumento utilizará un microcontrolador que estará encargado de realizar las siguientes tareas:

- Generación de corriente
- Adquisición y procesamiento de señales
- Comunicación con la interfaz virtual

3.2.1. Generación de corriente

El puente H mencionado en la Sección 3.1.1, es controlado por las salidas de PWM del microcontrolador. Además, se implementa el control de la corriente mediante firmware.

Estrategia de control Se utiliza un esquema de control repetitivo (RC), descrito en [1] y [3]. Este controlador permite seguir tanto la frecuencia fundamental para la cual se lo diseñe, como sus armónicos.

PWM La frecuencia de trabajo será $f_{pwm} = 100 \text{ kHz}$, la cual permite obtener 1200 pasos permitidos por el comparador interno del periférico. Se utilizaron dos canales, uno para cada rama, configurados para utilizar el mismo clock y comparador interno. Se agregó también un tiempo muerto, cuyo valor mínimo fue determinado a posteriori de manera experimental.

3.2.2. Adquisición y procesamiento de señales

El microcontrolador también estará encargado de adquirir y procesar las señales provenientes de los instrumentos a calibrar y caracterizar. Además, adquiere y procesa la señal proveniente de la resistencia de medición *shunt* para el control de la corriente.

Se utiliza una frecuencia de muestreo de $50 \text{ Hz} \cdot 128 = 6400 \text{ Hz}$. Las mediciones que se obtendrán a partir del procesado son:

- Amplitud RMS
- Amplitud de armónicos, fundamental y continua
- Distorsión total de la forma de onda (TWD)

Se implementó un mecanismo de medición basado en índices y tendencias (*index* y *trend*), mostrado en la Figura 3.5.

El muestreo se produce regularmente, 128 veces por ciclo de la frecuencia fundamental de 50 Hz. Los index, se generarán cada 10 ciclos de la frecuencia fundamental. En ellos se obtendrá las amplitudes RMS, los armónicos y la distorsión TWD. Finalmente, a partir de la acumulación de índices se obtendrán las trend. Estas resumirán un período de 3 segundos de la señal, guardando los parámetros promedio, máximos y mínimos de ese tiempo.

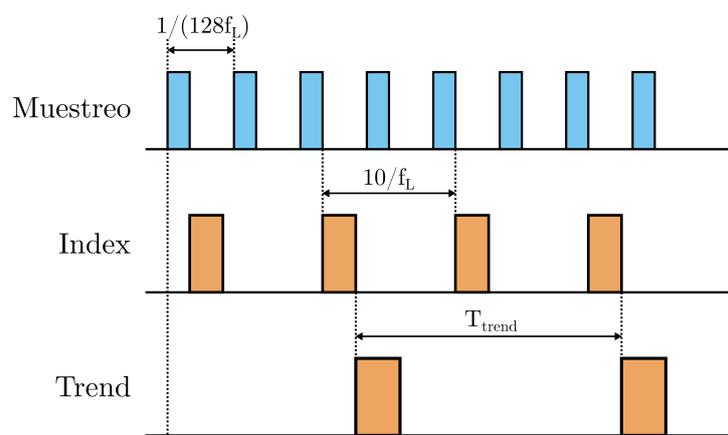


Figura 3.5: Esquema de adquisición y procesamiento de señales

3.2.3. Comunicación con la interfaz virtual

Se implementó también en el firmware la comunicación con la PC. El instrumento no iniciará comunicaciones por su cuenta, sino que responderá a las realizadas desde la interfaz virtual.

La conexión fue realizada mediante UART/USB, generando un puerto COM virtual.

3.3. Diseño de software

La interfaz virtual fue desarrollada en Python, utilizando la librería Tkinter y un sistema de clases de manera de separar la lógica de la aplicación. En la Figura 3.6 se puede ver una imagen de la ventana principal.

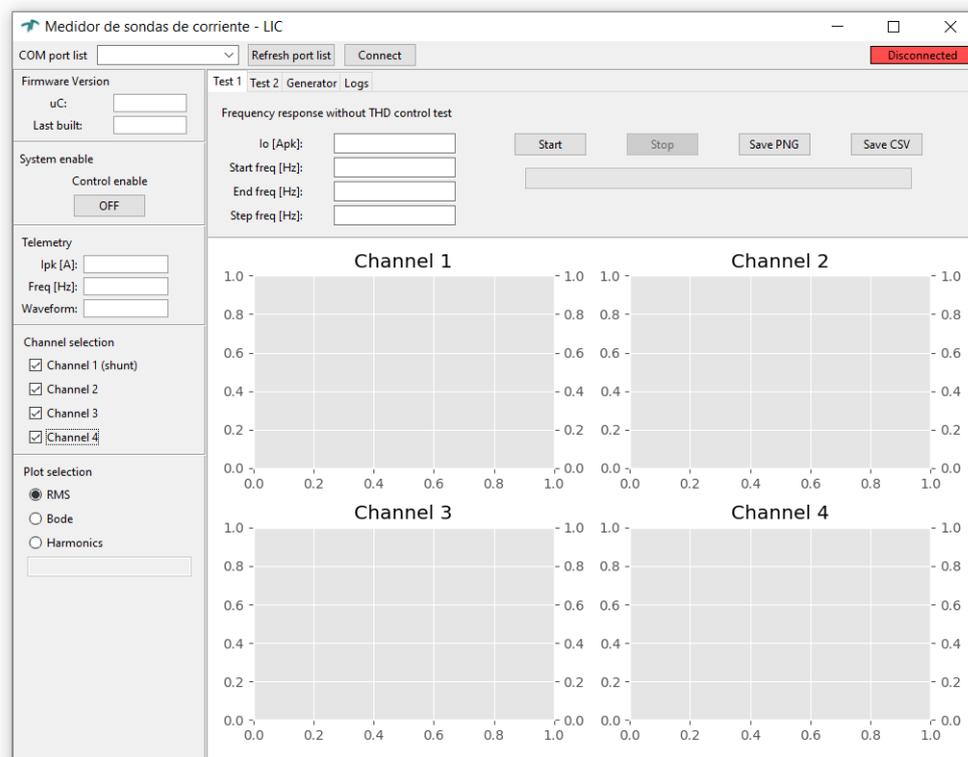


Figura 3.6: Ventana principal interfaz PC

Las clases utilizadas, junto con la comunicación entre ellas se puede ver en la Figura 3.7. En ella, se nombran las siguientes clases:

- *Comm*: manejo de puertos COM y escritura y lectura de datos crudos al instrumento
- *Msg*: armado y procesado de paquetes hacia y desde el instrumento
- *Backend*: lógica para la ejecución de funciones complejas en el instrumento
- *BackendApi*: interfaz entre la clase *Backend* y *App*
- *App*: interfaz gráfica

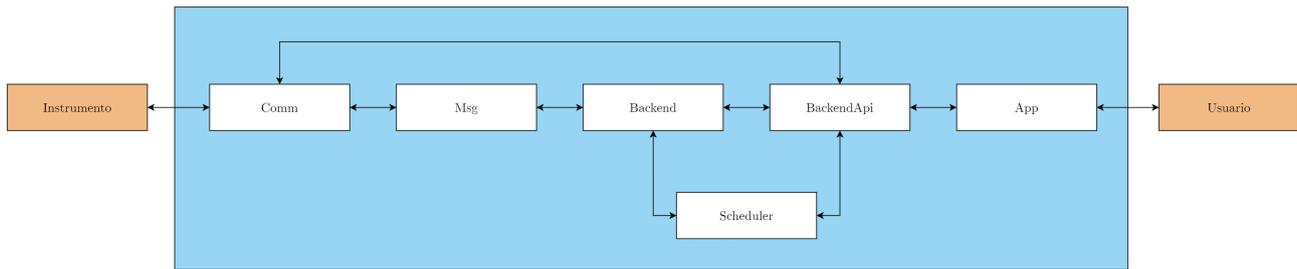


Figura 3.7: Estructura de clases interfaz gráfica

Se incluye también un registro de eventos o *logging*, que permitirá al usuario obtener información precisa de los distintos sucesos que ocurran en el dispositivo.

3.4. Construcción

Como ya se ha mencionado, el instrumento en sí consiste de dos componentes principales: el PCB y el multiplicador de corriente. De esta forma, la construcción del mismo fue dividida.

Por una parte se fabricó y se montaron todos los componentes del PCB. Por otra, se armó el multiplicador de corriente y se lo montó sobre un soporte realizado mediante impresión 3D. Finalmente, ambas partes fueron unidas con pegamento a una base plástica.

En la Figura 3.8 se puede ver una imagen del instrumento final construido.

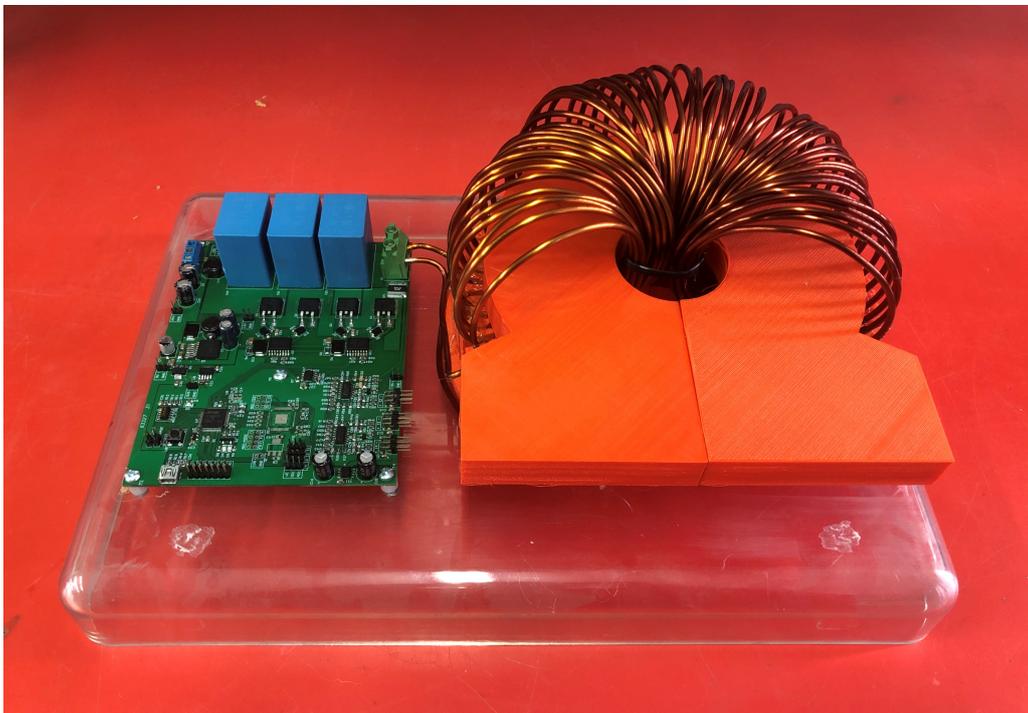


Figura 3.8: Instrumento final construido

Capítulo 4

Resultados

4.1. Pruebas

Para la verificación del funcionamiento del instrumento, se siguió el plan de pruebas planteado en el Apéndice G. Algunos de los resultados más relevantes se muestran a continuación.

4.1.1. Señales de disparo de la etapa de potencia

En principio, se probó el correcto funcionamiento de la generación de PWM. Como se puede ver en la Figura 4.1.

Se observó la correcta señal generada por los generadores de PWM del microcontrolador, obteniendo el duty cycle y tiempo muerto configurado.

4.1.2. Nodos del puente H

Respecto de las ramas del puente H, se tomaron mediciones de la tensión en el punto medio de las ramas. La corriente se tomó positiva entrante al punto medio de Q5 y Q6, como se puede ver en la Figura 4.2.

Se encontraron ripples en los puntos medios de las ramas del puente H, como se puede observar en las Figuras 4.3 y 4.4. Este comportamiento es atribuido a la existencia de hard-switching. En algunos casos en los cuales se observa menor ripple, la corriente favorece a reducir este efecto.

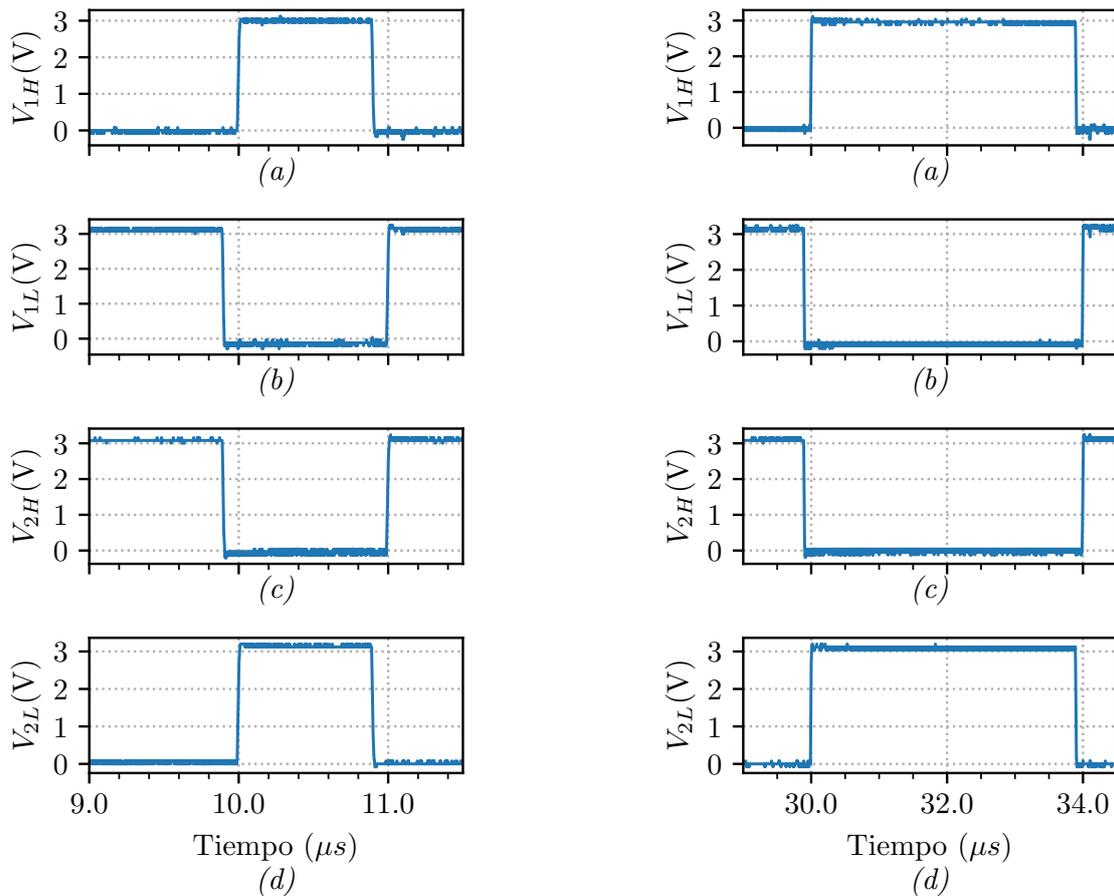


Figura 4.1: Salidas PWM del microcontrolador con duty cycle de 10% (izquierda) y 30% (derecha). (a) y (d) están sincronizadas y disparan los transistores en ramas opuestas Q3 y Q6. (b) y (c) también están sincronizadas y disparan los transistores Q4 y Q5. Se observa también el tiempo muerto de 100 ns entre transistores de la misma rama configurado para este ensayo.

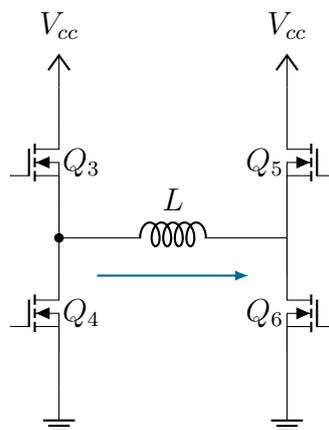


Figura 4.2: Circuito de puente H, mostrando el sentido de corriente tomado

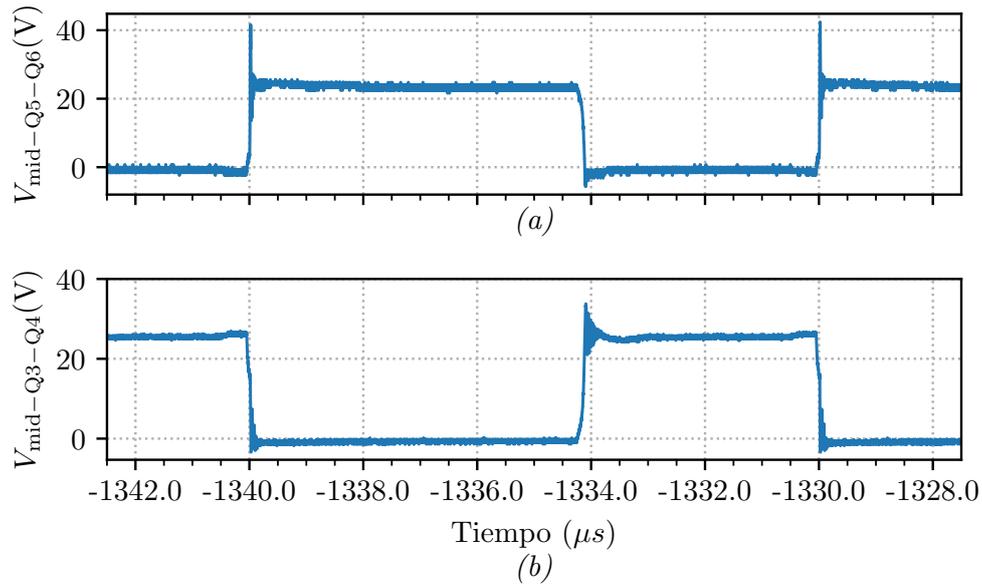


Figura 4.3: Punto medio puente H rama Q5-Q6 (a) y Q3-Q4 (b) con -10 A

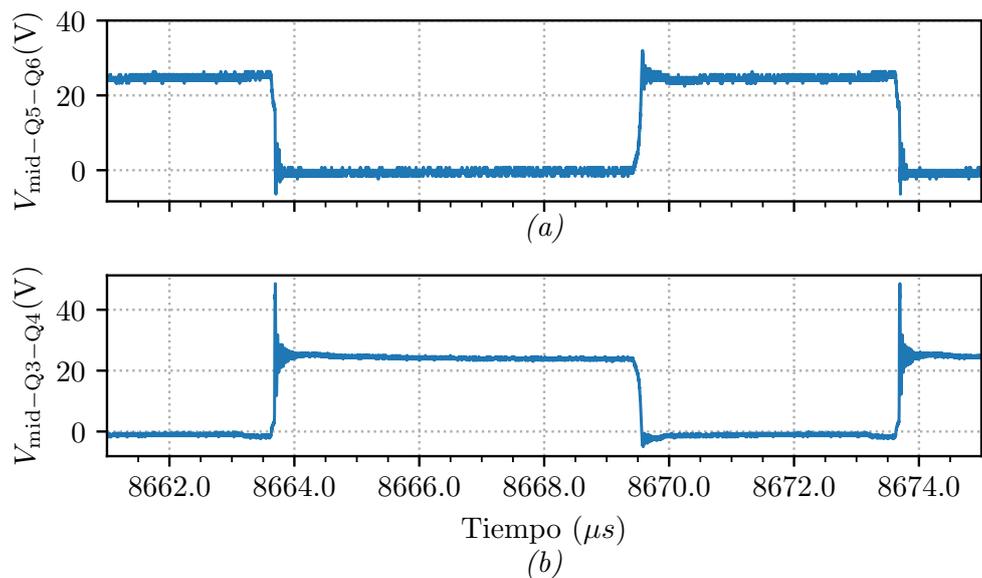


Figura 4.4: Punto medio puente H rama Q5-Q6 (a) y Q3-Q4 (b) con 10 A

4.1.3. Análisis por ramas

Como se mencionó previamente, se analizaron los peores casos de las ramas, es decir aquellos en los que se produce hard switching. La corriente se tomó con el sentido ya mostrado en la Figura 4.2.

Se realizaron mediciones de las tensiones gate-source de las llaves de cada rama y la tensión del punto medio de la misma. En la Figura 4.5 se puede observar para la rama Q5/Q6 y en la Figura 4.6 para la rama Q3/Q4.

Se puede observar en ambas figuras el apagado de las llaves superiores y posterior encendido de las inferiores, lo cual limita la configuración de tiempo muerto. A partir de estos resultados, se configura el deadtime de las llaves en 500 ns, de manera de poder asegurar el apagado de una de las mismas al momento del encendido de la otra en su misma rama.

Se aclara también que el ripple producido en el punto medio de ambas ramas afecta las demás mediciones, introduciendo ruido que se puede ver en ambas figuras.

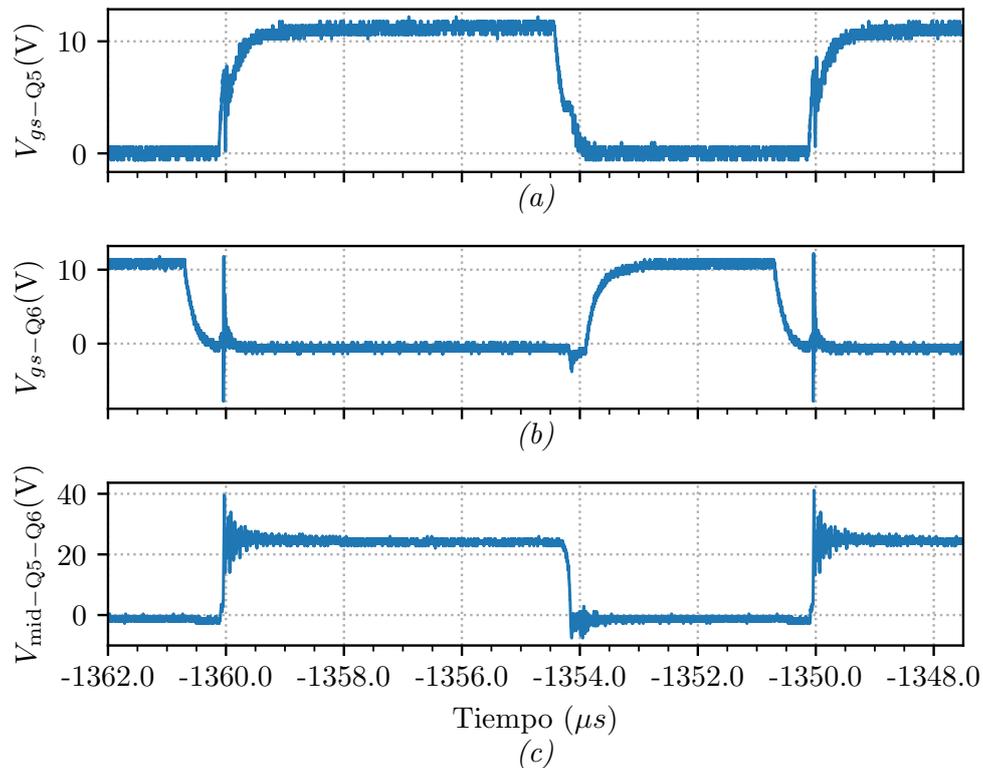


Figura 4.5: Tensión gate-source de Q5 (a), Q6 (b) y punto medio de la rama(c) para -10 A

4.1.4. Corriente de salida

Finalmente, Se comprobó la corriente de salida generada. En las Figuras 4.7 y 4.8 se puede observar la corriente generada de 50 Hz y 5 A y 10 A pico respectivamente. Se observó también el ripple de aproximadamente 1 A de amplitud, verificándose lo calculado y lo visto en simulación.

4.2. Mejoras posibles

En esta sección se describen algunas de las partes del proyecto en las que se encontraron problemas, junto con las mejoras propuestas para futuras iteraciones.

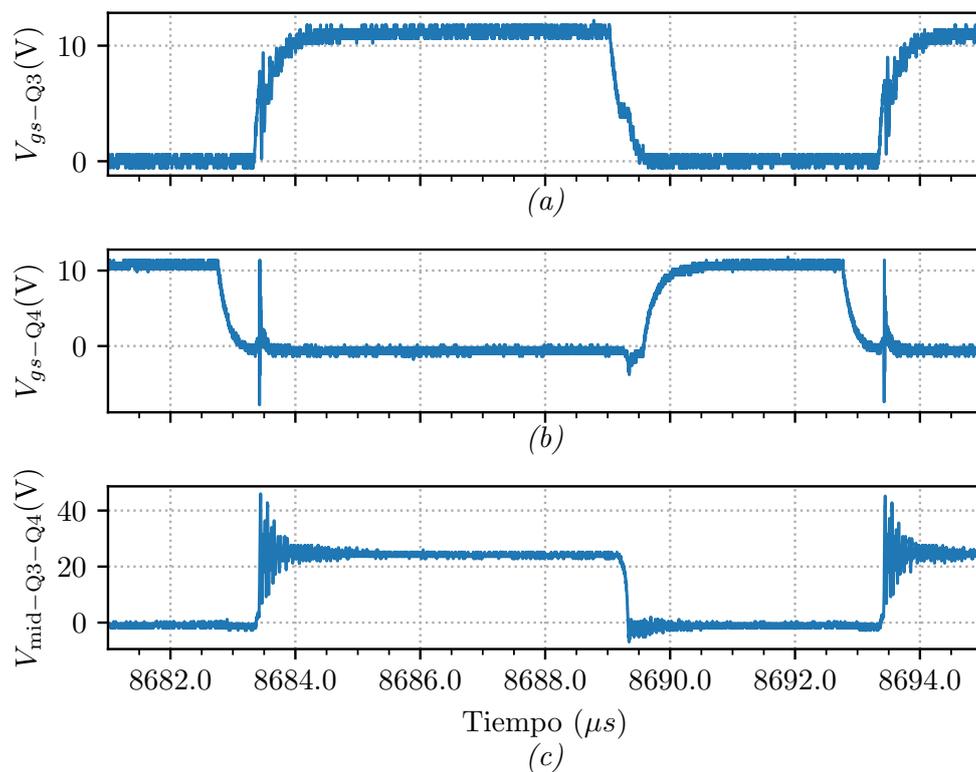


Figura 4.6: Tensión gate-source de Q3 (a), Q4 (b) y punto medio de la rama(c) para 10 A

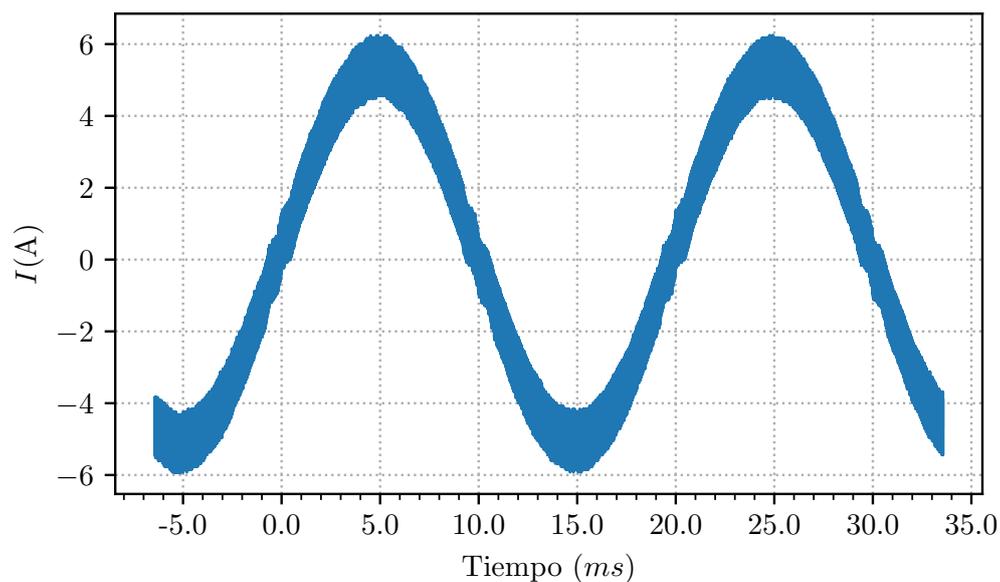


Figura 4.7: Salida de corriente de 5 A pico

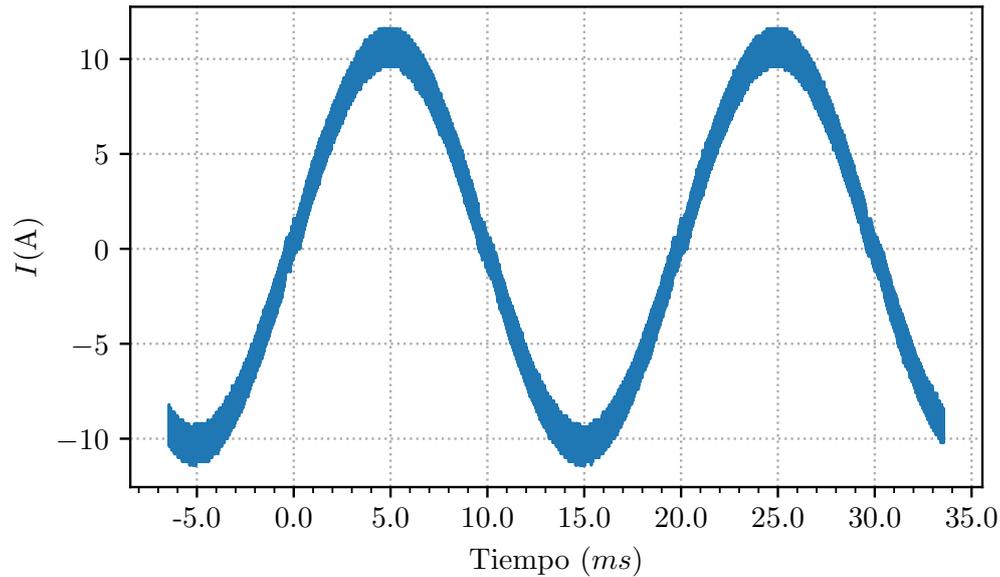


Figura 4.8: Salida de corriente de 10 A pico

4.2.1. Conmutación de los MOSFETs

Se encontró un ripple de amplitud elevada de 60 V en la medición de los puntos medios de las ramas, cuando ocurre hard switching. Si bien los transistores tienen un $V_{ds_{max}} = 110$ V, este ripple produce EMI que afecta las mediciones y genera ruido en el sistema, además de producir pérdidas innecesarias.

Mediante simulaciones, con un estudio del modelo más detallado, se constató que estas oscilaciones son resultado de la inductancia parásita de source de los MOSFETs, la cual afecta el encendido y apagado de las llaves.

Se solucionó parcialmente disminuyendo la velocidad de apagado de las llaves. Para eso se quitó el diodo que se encontraba en antiparalelo con la resistencia de gate.

Para completar la solución, se añadieron capacitores de snubber de 1 nF en paralelo entre el drain y el source. Debido a que estos capacitores no eran SMD (ya que no se contemplaron en el diseño original), introducen también inductancias parásitas no despreciables. Sin embargo, se verificó en la práctica que ayudaban también a reducir el ripple.

Combinando ambos cambios, se pudo disminuir la amplitud del ripple a menos de 1/3 de su valor original, como se mostró ya en la Sección 4.1.2.

En futuras iteraciones, se puede reducir aún más modificando el esquema de modulación por PWM a uno de tres niveles y agregando los capacitores de snubber en serie con resistencias en formato SMD.

4.2.2. Adquisición y filtrado

En el estudio de la etapa de adquisición y filtrado, se observó diversos problemas en las operaciones del circuito cuando la etapa de potencia estaba encendida y la imposibilidad de obtener

una buena representación de la tensión sobre la resistencia de shunt. Sin embargo, al conectarlo a un generador externo, el sistema se comportaba correctamente.

Luego de analizar el problema, y realizar prototipos de mejoras posibles y soluciones alternativas, se determinó que:

- La corriente de modo común generada por la conmutación de 24 V se estaba cerrando a través de la fuente de referencia y a su vez por partes sensibles del PCB
- La conmutación de 24 V no estaba siendo eliminada por la etapa diferencial ya que se encontraba muy por encima de la tensión máxima del operacional (5 V)
- El circuito debía ser rediseñado completamente, modificando el operacional por uno con aislación y con alimentación de 24 V

Debido a que un rediseño implicaba componentes no disponibles y un esfuerzo de tiempo considerable en la reimpresión y rearmado del instrumento, se optó por cambiar el método de sensado.

Es así que se eligió un sensor Hall para la medición. Sin embargo, la calibración o caracterización ahora estará supeditada a las características de este dispositivo, las cuales pueden ser inferiores a las de las sondas que se quieran medir.

4.2.3. Ripple de corriente

Como ya se ha mencionado en el informe, el ripple de corriente logrado es de aproximadamente 1 A, lo cual es significativo considerando que la corriente máxima del instrumento a generar es de 10 A pico.

Una mejora posible para mejorar este ripple es la utilización de un esquema de modulación por PWM de tres niveles. Esto reduciría el ripple de corriente, las pérdidas sobre el sistema y por ende la exigencia de disipación sobre las llaves.

Otra opción es el aumento de la inductancia, colocando una bobina en serie que permita reducir así la pendiente del ripple de corriente. El aumento de la inductancia sin embargo disminuiría el polo introducido por la planta, debiendo tenerlo en cuenta en el control.

Finalmente se podría considerar el aumento de la frecuencia de switching. En el diseño se debería considerar el aumento de las pérdidas sobre las llaves.

4.2.4. Resolución de tensión en el multiplicador de corriente

Originalmente, se consideró emplear solo la impedancia del multiplicador para las operaciones de la etapa de potencia. Sin embargo, se detectó debido a la baja resistencia del mismo una pobre resolución del sistema.

El paso mínimo de tensión que se puede generar es:

$$V_{min} = \frac{2V_{cc}}{m}$$

siendo m :

$$m = \frac{f_{clk}}{f_{pwm}}$$

El paso mínimo de corriente es entonces:

$$I_{min} = \frac{V_{min}}{R} = \frac{2V_{cc}}{m \cdot R}$$

y en particular para el multiplicador de corriente original:

$$I_{min} = \frac{2 \cdot 48 \text{ V}}{1200 \cdot 0.05 \Omega} = 0.8 \text{ A}$$

Con el objetivo de aumentar la resolución del modulador de PWM, se adicionó resistencia en serie, a expensas de mayores pérdidas. De esta forma, se agregó un conjunto de resistencias de 0.27Ω , quedando el paso mínimo de corriente ahora:

$$I_{min} = \frac{2 \cdot 48 \text{ V}}{1200 \cdot 0.32 \Omega} = 0.125 \text{ A}$$

Otra solución evaluada fue reducir la tensión de alimentación V_{cc} . Sin embargo, debido a que esta tensión alimentaba otras fuentes internas diseñadas para trabajar con 24 V , esto no pudo ser cambiado.

Como mejoras futuras, se considera la reducción de la frecuencia de switching, la utilización de un modulador de PWM con un clock más rápido o la utilización de microcontroladores con PWMs de alta resolución. Se podría también utilizar un inductor con resistencia menor, sin embargo se deberá tener en cuenta y diseñar para la corriente que se desea generar.

4.2.5. Distorsión por deadtime

De manera de poder reducir la distorsión ocasionada por el tiempo muerto configurado en el sistema, se plantea un rediseño de los drivers de los MOSFETs.

La reducción de la resistencia de gate podría mejorar los tiempos de encendido y apagado de las llaves, a costa de mayores pérdidas y efectos no deseados, tales como el ripple anteriormente mencionado. Estos deberán ser evaluados y compensados utilizando otras técnicas, algunas ya descriptas.

4.2.6. Frecuencia de adquisición

La frecuencia de adquisición utilizada de 6400 Hz resultó insuficiente para la generación de corrientes de elevada frecuencia. Como se discute en el Apéndice C, la etapa de adquisición fue concebida pensando en una frecuencia de muestreo mayor, la cual no fue posible implementar en este proyecto por falta de tiempo.

Se plantea entonces como mejora futura, un aumento de la frecuencia de adquisición, y por ende actualización de la señal de control, a 512 o 1024 puntos por ciclo de 50 Hz . De esta manera se mejoraría sustancialmente la generación de corriente a frecuencias elevadas.

Capítulo 5

Conclusiones

En este proyecto se ha diseñado y construido un calibrador y caracterizador de sondas de corriente.

Se concluye a continuación acerca del instrumento y del proyecto en general.

5.1. Conclusiones del instrumento

Respecto de los requerimientos planteados al inicio del proyecto, se llega a las siguientes conclusiones.

RF01: Generación y adquisición de corriente El instrumento genera corriente de acuerdo a lo diseñado, con algunas limitaciones. En particular, se encontró una distorsión en la forma de onda ocasionada por el deadtime y una frecuencia de muestreo insuficiente para la generación de corrientes de mayor frecuencia.

Sin embargo, se plantearon algunas mejoras posibles, las cuales con un mínimo rediseño pueden ser implementadas y mejorar el desempeño del dispositivo.

Respecto a la adquisición, no se pudo lograr el acondicionamiento de la señal sensada mediante la resistencia shunt, por lo que debió utilizarse un sensor de efecto Hall para adquirir la corriente generada. El uso del sensor de Hall limita las prestaciones del instrumento. Sin embargo, esto permitió avanzar con el proyecto y poder arribar a un producto funcional.

De manera de poder utilizar el sensor de shunt inicialmente diseñado, se requiere un rediseño completo del circuito de adquisición y filtrado.

RF02: Control mediante interfaz gráfica Este requerimiento ha sido completado en su totalidad. El instrumento puede controlarse a través de una interfaz gráfica en una PC, seleccionando distintos ensayos, utilizándolo en modo generador u observando los reportes que el mismo presenta al usuario.

5.2. Conclusiones del proyecto

Dado que este proyecto se encuentra bajo el marco de finalización de la carrera de Ingeniería Electrónica de la Universidad Nacional de Mar del Plata, se concluye también respecto de cuestiones que engloban el aprendizaje y trabajo realizado.

Este proyecto ha abarcado diferentes áreas de la electrónica: de potencia, digital, sistemas embebidos y programación, entre otros. A lo largo de la duración del mismo, se han adquirido conocimientos sobre diseño de PCBs, estrategias de control de señales alternas, circuitos de conmutación, soldadura de componentes SMD, programación de microcontroladores en C, programación en Python y escritura en LaTeX.

Se han adquirido conceptos sólidos de todas estas áreas, que permitirán el futuro desarrollo como profesional.

Respecto de las dificultades que atravesaron este proyecto, particularmente la pandemia de COVID-19, se considera que se han sorteado de la mejor manera posible.

Finalmente, este proyecto ha permitido el desarrollo de un primer instrumento de caracterización y adquisición de sondas de corriente. Sobre el mismo, el Laboratorio de Instrumentación y Control y sus colaboradores podrán generar valor agregado a su trabajo. Además, se propusieron algunas mejoras que permitirán mejorar el desempeño de este dispositivo y marcan posibles caminos a seguir en el desarrollo del mismo.

Capítulo 6

Bibliografía

- [1] Zhou et al. *Periodic control of power electronic converters*. The Institution of Engineering and Technology, 2016. ISBN: 978-1-84919-932-2.
- [2] *Analysis of the Sallen-Key Architecture*. SLOA024B. Texas Instruments. Jul. de 1999.
- [3] M. A. Herrán y col. «Repetitive Control With Adaptive Sampling Frequency for Wind Power Generation Systems». En: *IEEE Journal of Emerging and Selected Topics in Power Electronics* 2.1 (2014), págs. 58-69. DOI: 10.1109/JESTPE.2013.2290572.
- [4] *HV Floating MOS-Gate Driver ICs*. AN-978. Rev. D. International Rectifier. Mar. de 2007.
- [5] C. M. Orallo y col. «Harmonics Measurement With a Modulated Sliding Discrete Fourier Transform Algorithm». En: *IEEE Transactions on Instrumentation and Measurement* 63.4 (2014), págs. 781-793. DOI: 10.1109/TIM.2013.2287801.
- [6] *Using Monolithic High Voltage Gate Drivers*. DT04-04. International Rectifier.

Apéndice A

Especificación de Requerimientos

A.1. Ficha del documento

Fecha	Versión	Descripción	Autor
12/04/2021	1.0	Versión inicial	Agustín Aon Sanchez
16/05/2021	2.0	Revisión de acuerdo a comentarios	Agustín Aon Sanchez
14/08/2021	3.0	Revisión de acuerdo a comentarios	Agustín Aon Sanchez
08/09/2021	4.0	Revisión de acuerdo a comentarios	Agustín Aon Sanchez

A.2. Introducción

Este documento contiene la especificación de requerimientos para la construcción de un calibrador y caracterizador de sondas de corriente, basándose en la norma ANSI/IEEE 830.

A.2.1. Propósito del documento

Este documento define y describe los requerimientos funcionales y no funcionales para el desarrollo de un instrumento calibrador y caracterizador de sondas de corriente.

A.2.2. Alcance del documento

Esta especificación de requerimientos está dirigida a los desarrolladores del instrumento. También servirá de referencia para aquellas personas que en un futuro deseen realizar un dispositivo similar.

A.2.3. Personal involucrado

Nombre	Agustín Aon Sanchez
Rol	Desarrollador
Categoría Profesional	Estudiante
Responsabilidad	Desarrollo y diseño del sistema
Información de contacto	agustin.aon.s@gmail.com

Nombre	Ignacio Carugati
Rol	Director
Categoría Profesional	Investigador
Responsabilidad	Supervisar y guiar el desarrollo del proyecto
Información de contacto	icarugati@fi.mdp.edu.ar

A.2.4. Definiciones, acrónimos y abreviaturas

Nombre	Descripción
CSV	Formato de archivos de datos
JPG	Formato de archivos de imágenes
LIC	Laboratorio de Instrumentación y Control
PC	Computadora Personal
PDF	Formato de archivos de documentos
PNG	Formato de archivos de imágenes
RF	Requerimiento Funcional
RNF	Requerimiento No Funcional

A.2.5. Referencias

No se hacen referencias a otros documentos.

A.3. Descripción del dispositivo

A.3.1. Perspectiva de producto

El instrumento será diseñado para calibrar y caracterizar sondas de corriente utilizadas en equipos de calidad de energía, en particular, pero no exclusivamente, sondas de corriente de tipo Rogowski. El instrumento será controlado mediante una interfaz gráfica en una PC. Esto permitirá la automatización de ensayos y generación automática de reportes.

A.3.2. Funcionalidad del dispositivo

La funcionalidad principal del dispositivo será la de calibrar y caracterizar sondas de corriente.

Este instrumento realizará ensayos automatizados, generando sucesivamente corrientes alternas de acuerdo a los parámetros configurados y contrastándolas con las mediciones realizadas por las sondas conectadas al dispositivo. El usuario podrá configurar los parámetros de esos ensayos y también ejecutar pruebas manuales.

En la Figura A.1 se puede ver un diagrama en bloques del instrumento.

Las corrientes generadas por el instrumento deberán poder ser medidas por las sondas externas y se deberá incorporar puertos que permitan conectarlas al mismo.

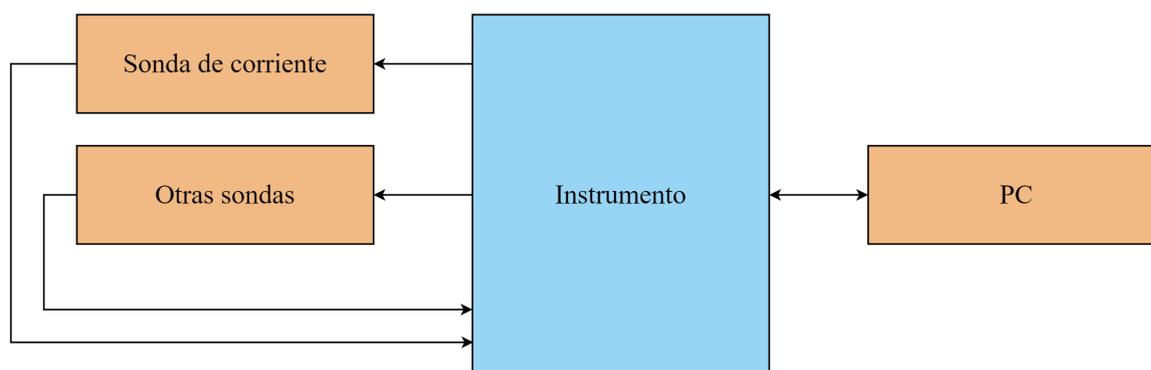


Figura A.1: Diagrama en bloques simplificado del dispositivo

A.3.3. Características de los usuarios

Los usuarios del dispositivo serán aquellos estudiantes o investigadores que trabajen con sondas de corrientes y necesiten calibrarlas o caracterizarlas. Los mismos deberán tener conocimientos de electrónica para utilizar el instrumento.

A.3.4. Restricciones

Restricción	Explicación
Potencia de corriente	Los componentes a utilizar presentan un máximo de corriente posible de generar. Si se sobrepasara el mismo, se podría dañar irreversiblemente el equipo. Es así, que se le debe agregar protección por sobrecorriente al equipo.
Interfaz gráfica para el control del sistema	El sistema requiere una interfaz gráfica accesible a través de una computadora para su control.
Lenguaje de programación del microcontrolador	Los microcontroladores están limitados a utilizar como lenguaje de programación el lenguaje C o C++.

A.4. Requerimientos funcionales

A.4.1. RF01: Generación y adquisición de corriente

El instrumento deberá generar corriente alterna senoidal, así como otras formas de onda que elija el usuario. Deberá también adquirir esa corriente generada para así realizar un control a lazo cerrado de la misma.

De esta manera, sondas de corriente externas conectadas al instrumento, medirán esa corriente generada y sus mediciones serán adquiridas para su posterior caracterización y/o calibración.

A.4.2. RF02: Sistema de control gráfico y gestión de ensayos

El dispositivo deberá ser capaz de conectarse a una PC que utilice el sistema operativo Windows. En la misma correrá una interfaz gráfica que permitirá darle instrucciones al instrumento, así como también reportar información proveniente del mismo.

Este sistema deberá ser capaz de realizar ensayos automatizados. El usuario introducirá los parámetros necesarios del ensayo en la interfaz gráfica en la PC, para que al finalizar el mismo, genere un reporte de las sondas conectadas.

El reporte generado por el ensayo deberá poder ser guardado en formato de imágenes PNG, además de que se podrán guardar sus datos en formato CSV, de manera de permitir al usuario un post-procesamiento de los datos.

A.5. Requerimientos no funcionales

A.5.1. RNF01: Registro de eventos

La interfaz gráfica deberá tener implementado un registro de eventos o *logging* que permita al usuario obtener información de los distintos sucesos que ocurran en el dispositivo, facilitando así la detección de fallas y malfuncionamientos del instrumento.

A.5.2. RNF02: Conexión USB

El instrumento deberá poseer un puerto de conexión USB el cual se conectará a la PC mediante un cable removible para su comunicación con la interfaz gráfica.

Apéndice B

Especificación Funcional

B.1. Ficha del documento

Fecha	Versión	Descripción	Autor
14/08/2021	1.0	Versión inicial	Agustín Aon Sanchez
08/09/2021	2.0	Actualización de requerimientos	Agustín Aon Sanchez
30/09/2021	3.0	Revisión paneles interfaz gráfica	Agustín Aon Sanchez

B.2. Introducción

Este documento corresponde a la Especificación Funcional para el proyecto final titulado Calibrador y caracterizador de sondas de corriente. Esta especificación se ha estructurado basándose en la información mencionada en el documento Especificación de Requerimientos (ER) versión 3.0.

B.2.1. Propósito del documento

El presente documento tiene como propósito proveer información detallada de cómo funcionará la solución, cuáles serán sus comportamientos deseados y cómo se deberá construir, con base en los requerimientos anteriormente definidos en la ER.

Esta especificación funcional está dirigida a aquellos encargados del desarrollo de este proyecto. Además, este documento puede servir de soporte a aquellas personas que en un futuro deseen realizar un dispositivo similar.

B.2.2. Alcance del proyecto

El proyecto abarca la definición de los requerimientos, la implementación de la solución y la presentación final de la misma.

Los requerimientos fueron planteados junto con los miembros interesados del Laboratorio de Instrumentación y Control (LIC) de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata. Es en este laboratorio donde se realizará este proyecto, haciendo uso de los recursos disponibles, bajo la guía del director del proyecto.

La implementación de la solución será también realizada en el LIC.

B.2.3. Personal involucrado

Nombre	Agustín Aon Sanchez
Rol	Desarrollador
Categoría Profesional	Estudiante
Responsabilidad	Desarrollo y diseño del sistema
Información de contacto	agustin.aon.s@gmail.com

Nombre	Ignacio Carugati
Rol	Director
Categoría Profesional	Investigador
Responsabilidad	Supervisar y guiar el desarrollo del proyecto
Información de contacto	icarugati@fi.mdp.edu.ar

B.2.4. Definiciones, acrónimos y abreviaturas

Nombre	Descripción
CSV	Formato de archivos de datos
JPG	Formato de archivos de imágenes
LIC	Laboratorio de Instrumentación y Control
PC	Computadora Personal
PDF	Formato de archivos de documentos
PNG	Formato de archivos de imágenes
RF	Requerimiento Funcional
RNF	Requerimiento No Funcional

B.2.5. Referencias

Título del Documento
Especificación de Requerimientos Versión 4.0

B.2.6. Riesgos y suposiciones

Una de las limitaciones que se deben tener en cuenta es la disponibilidad de componentes. Esto puede afectar al momento de la implementación de la solución, debiendo en el peor de los casos volver a diseñar alguna de sus partes.

Otro de los riesgos que se asume es el financiamiento por parte de la universidad, ya que se pueden presentar limitaciones de presupuesto al momento de la implementación.

B.3. Descripción del dispositivo

El dispositivo es un banco de calibración y caracterización de sondas de corriente utilizadas en equipos de calidad de energía, en particular, las sondas de Rogowski.

En la Figura B.1 se puede ver un diagrama en bloques del instrumento.

El sistema de control digital, posiblemente un microcontrolador, controlará al generador de corriente para producir la forma de onda determinada por el usuario. Por su parte, la corriente generada será medida por el generador de corriente, que luego de pasar por una etapa de adecuamiento y sensado, será realimentada para cerrar el lazo de control.

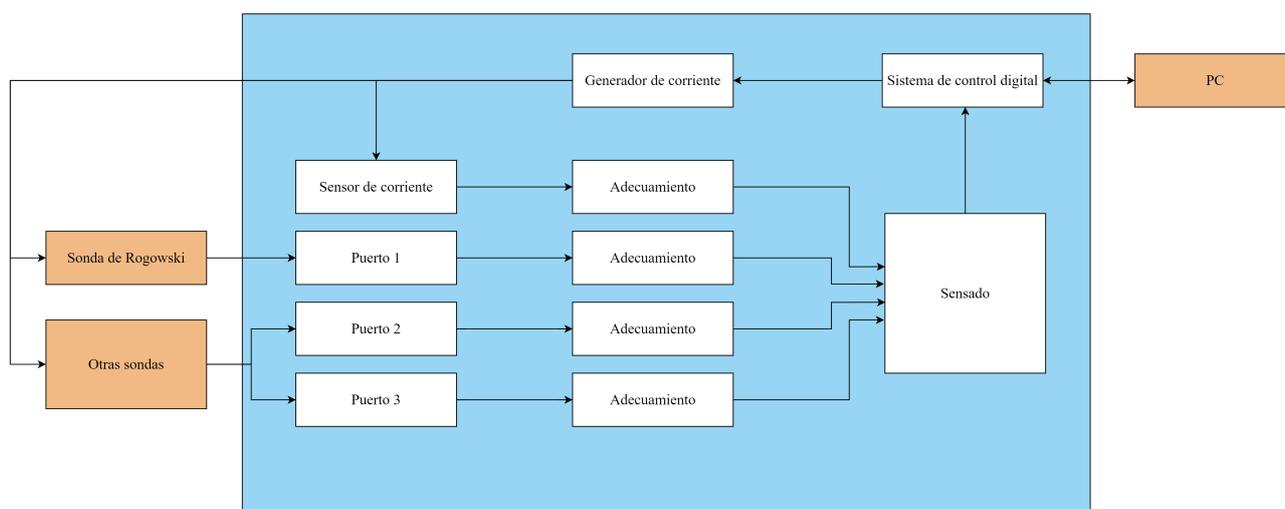


Figura B.1: Diagrama en bloques general del dispositivo

La corriente generada será medida por sondas externas de corriente, que se conectarán a los distintos puertos del positivo, para ser muestreadas por el sistema de control digital, luego de pasar por una etapa de adecuamiento y sensado.

Finalmente, el sistema de control digital procesará los datos provenientes de las sondas externas y mostrará el reporte en la PC, la cual también será utilizada para controlar todas las funciones del instrumento.

B.4. Especificaciones funcionales

B.4.1. RF01: Generación y adquisición de corriente

El instrumento deberá poder generar corriente alterna, que será posteriormente adquirida para ser controlada a lazo cerrado por un sistema de control digital. Se podrán generar las siguientes formas de onda:

- Senoidal
- Cuadrada
- Triangular

- Diente de sierra
- Otras personalizadas por el usuario

La corriente alterna máxima que se permitirá es de $10 A_p$. La frecuencia máxima permitida será de 2000 Hz, siendo esta el 40^º armónico en redes eléctricas de 50 Hz.

Esta corriente generada deberá poder ser medida por sondas de corriente externas, las cuales se conectarán al instrumento y permitirán la adquisición de estas mediciones. El dispositivo contará así con tres puertos para esta tarea, uno de los cuales será exclusivo para sondas de Rogowski y los demás genéricos para otras tecnologías.

Una etapa de adecuación de señales permite eliminar ruido y ajustar la ganancia de las señales adquiridas para la etapa posterior de sensado. Finalmente las mediciones serán introducidas al sistema de control digital, el cual realizará un procesamiento de los datos, produciendo la siguiente información:

- Amplitud RMS
- Amplitud RMS de armónicos, fundamental y continua
- Distorsión total de la forma de onda (TWD)

B.4.2. RF02: Sistema de control gráfico y gestión de ensayos

El dispositivo deberá ser capaz de conectarse a una PC que utilice el sistema operativo Windows. En la misma correrá una interfaz gráfica que permitirá darle instrucciones al instrumento, así como también reportar información proveniente del mismo.

En la Figura B.2 se puede observar un esquema a modo de guía para el diseño de la interfaz gráfica.

En el “Panel de comunicaciones” se deberá colocar todos los elementos referidos a las comunicaciones. Entre ellos el estado de conexión, la selección del puerto de la PC al que se conectó el instrumento y botones para conectar y desconectar.

En el “Panel de estado” se deberá colocar todos los elementos relacionados con la configuración de la interfaz gráfica y del instrumento. Se mostrará tanto la configuración existente en ambos y se podrá modificar desde el mismo panel.

En el “Panel de funciones” se colocarán todos los elementos correspondiente a las funciones. En la Figura B.2 se observan los botones de cambio de función, que modificarán el panel de acuerdo a la función que se encuentre seleccionada.

El instrumento deberá ser capaz de realizar ensayos automatizados. El usuario deberá poder introducir los parámetros necesarios del ensayo en la interfaz gráfica en la PC, para que al finalizar el mismo, genere un reporte de caracterización de las sondas conectadas.

Los ensayos automatizados que se deberá proveer, serán de dos tipos:

- Ensayo de respuesta en frecuencia
- Ensayo de respuesta en frecuencia con control de máximo TWD

En ambos ensayos los parámetros a ingresar serán:

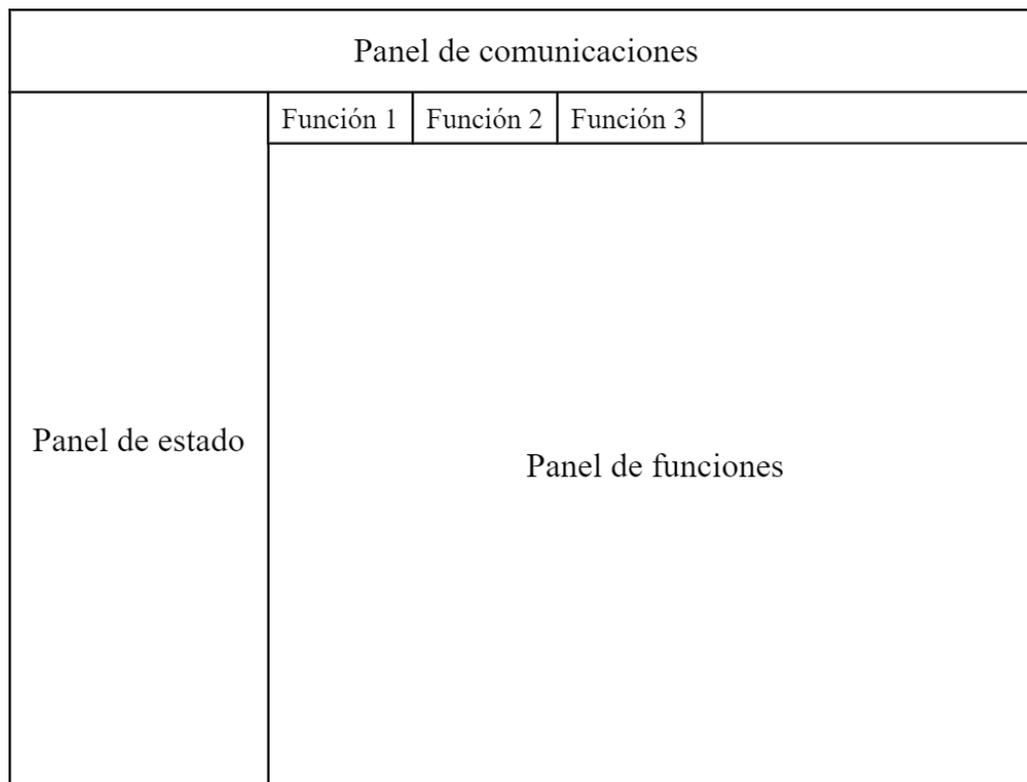


Figura B.2: Esquema de la interfaz gráfica

- Amplitud RMS
- Frecuencia inicial
- Frecuencia final
- Frecuencia de paso

Agregándose para el segundo ensayo el siguiente parámetro:

- Máximo TWD permitido

el cual permitirá determinar si la sonda está saturada y, en caso de estarlo, hacer un derating automático de la amplitud de excitación hasta disminuir la distorsión a los niveles permitidos.

Se deberá además soportar un modo “generador” en el cual el usuario pueda utilizar el instrumento en modo libre, permitiéndosele ingresar los siguientes parámetros:

- Amplitud RMS
- Frecuencia
- Forma de onda

Los reportes que resulten de los ensayos automatizados, deberán poder ser guardados en formato PNG. Se le deberá mostrar al usuario una ventana en la que podrá seleccionar el nombre del archivo a guardar y su ubicación.

Los datos generados en los reportes deberán también poder ser guardados en formato CSV (*comma-separated values*). Esto permitirá al usuario acceder a los datos “crudos” y realizar así, en caso de necesitarlo, un procesamiento adicional.

Los datos serán guardados con el siguiente formato:

Frequency	Channel	Irms	TWD	Harmonic n

B.5. Requerimientos no funcionales

B.5.1. RNF01: Registro de eventos

La interfaz gráfica deberá tener implementado un registro de eventos o *logging* que permita al usuario obtener información de los distintos sucesos que ocurran en el dispositivo.

Se tendrán distintos niveles de registro, que se reportarán y podrán ser filtrados por el usuario:

- *Critical*: sucesos que fueren a un apagado del instrumento
- *Error*: sucesos que causen fallas en la operación del instrumento, pero no en sí mismo
- *Warning*: sucesos que puedan, pero no necesariamente lo hagan, causar fallas en el sistema
- *Info*: sucesos de información
- *Debug*: sucesos de diagnóstico

Se deberá agregar además un modo en el que el usuario podrá observar los datos “crudos” transmitidos entre el instrumento y la PC.

B.5.2. RNF02: Conexión USB

El instrumento deberá poseer un puerto de conexión USB Mini-B hembra al cual se le podrá conectar un cable USB Mini-B macho a USB-A macho a una PC para su comunicación con la interfaz gráfica.

Los puertos elegidos forman parte del estándar USB (*Universal Serial Bus*), ampliamente utilizado en dispositivos electrónicos de consumo. En la Figura B.3 se puede observar un cable USB Mini-B macho a USB-A macho.



Figura B.3: Cable USB Mini-B macho a USB-A macho

Apéndice C

Especificación Técnica

C.1. Ficha del documento

Fecha	Versión	Descripción	Autor
16/08/2021	1.0	Versión inicial	Agustín Aon Sanchez
03/10/2021	2.0	Revisión de acuerdo a comentarios	Agustín Aon Sanchez

C.2. Introducción

Este documento corresponde a la Especificación Técnica para el proyecto final titulado Calibrador y caracterizador de sondas de corriente. Esta especificación se ha estructurado basándose en la información mencionada en el documento Especificación de Requerimientos (ER) versión 4.0 y en el documento Especificación Funcional (EF) versión 3.0.

C.2.1. Propósito del documento

El presente documento tiene como propósito proveer información detallada de cómo funcionará la solución, cuáles serán sus comportamientos deseados y cómo se deberá construir, con base en los requerimientos anteriormente definidos en la ER.

Esta especificación técnica está dirigida a aquellos encargados del desarrollo de este proyecto. Además, este documento puede servir de soporte a aquellas personas que en un futuro deseen realizar un dispositivo similar.

C.2.2. Alcance del proyecto

El proyecto abarca la definición de los requerimientos, la implementación de la solución y la presentación final de la misma.

Los requerimientos fueron planteados junto con los miembros interesados del Laboratorio de Instrumentación y Control (LIC) de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata. Es en este laboratorio donde se realizará este proyecto, haciendo uso de los recursos disponibles, bajo la guía del director del proyecto.

La implementación de la solución será también realizada en el LIC.

C.2.3. Personal involucrado

Nombre	Agustín Aon Sanchez
Rol	Desarrollador
Categoría Profesional	Estudiante
Responsabilidad	Desarrollo y diseño del sistema
Información de contacto	agustin.aon.s@gmail.com

Nombre	Ignacio Carugati
Rol	Director
Categoría Profesional	Investigador
Responsabilidad	Supervisar y guiar el desarrollo del proyecto
Información de contacto	icarugati@fi.mdp.edu.ar

C.2.4. Definiciones, acrónimos y abreviaturas

Nombre	Descripción
ADC	Convertor Analógico Digital
API	Protocolo de interfaz de aplicación
CSV	Formato de archivos de datos
JPG	Formato de archivos de imágenes
LIC	Laboratorio de Instrumentación y Control
PC	Computadora Personal
PDF	Formato de archivos de documentos
PNG	Formato de archivos de imágenes
RC	Controlador repetitivo
RF	Requerimiento Funcional
RNF	Requerimiento No Funcional

C.2.5. Referencias

Título del Documento
Especificación de Requerimientos Versión 4.0
Especificación Funcional Versión 3.0

C.2.6. Estructura del documento

Esta especificación técnica estará organizada dividida en las distintas etapas de diseño. En cada una de ellas, se hará referencia al requerimiento que se especifica.

C.3. Descripción del dispositivo

El dispositivo es un banco de calibración y caracterización de sondas de corriente utilizadas en equipos de calidad de energía, en particular, las sondas de Rogowski.

En la Figura C.1 se puede ver un diagrama en bloques completo del instrumento.

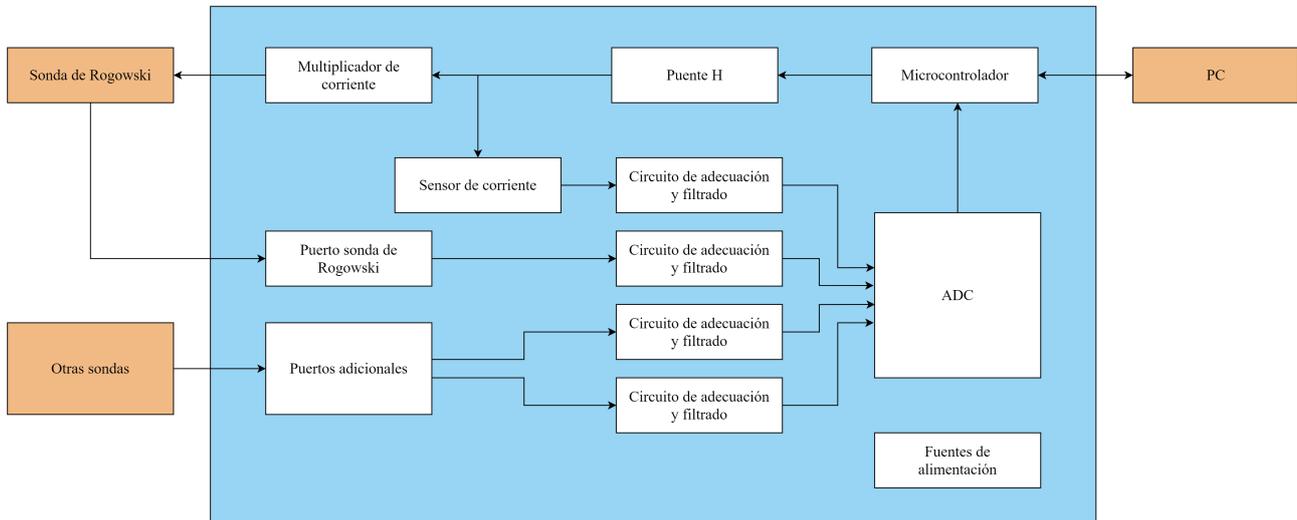


Figura C.1: Diagrama en bloques completo del dispositivo

Este instrumento permitirá generar corrientes que alimenten a las sondas a calibrar o caracterizar. Luego, las mediciones tomadas por estas sondas serán introducidas al instrumento para su posterior análisis.

Los resultados de estas calibraciones o caracterizaciones, serán mostradas a través de una interfaz gráfica en una PC, a la que estará conectado el instrumento. Esta permitirá controlar todas las funciones del mismo.

A continuación se procederá a explicar las siguientes etapas de diseño, finalizando con la construcción del mismo.

C.4. Diseño de hardware

En esta sección se explicará cómo serán implementadas las distintas etapas de hardware del instrumento. Además, en el Anexo D se incluirá el esquemático completo, en el Anexo E se incluirá el PCB y en el Anexo F se incluirá la lista de materiales. Se adjuntará también el proyecto diseñado utilizando Altium 21.

C.4.1. Generación de corriente

Requisito relacionado	Descripción
RF01	Generación y adquisición de corriente

La etapa de generación de corriente se implementará utilizando una topología tipo puente H, utilizando MOSFETs controlados por sus respectivos drivers. En las Figuras C.2a y C.2b se pueden observar los respectivos esquemáticos. Se deberá incluir un circuito de alimentación, mostrado en la Figura C.2c, un circuito de protección, mostrado en la Figura C.2d y una resistencia de medición tipo shunt, junto con un conector para la salida al multiplicador, mostrados en la Figura C.2e.

Se utilizarán cuatro MOSFETs junto con dos drivers, con la misma configuración mostrada.

C.4.1.1. Funcionamiento

Una versión simplificada del circuito se puede ver en la Figura C.3.

El microcontrolador controlará a partir de sus salidas PWM los drivers de los MOSFETs. Así, este dictará la apertura y cierre de los cuatro MOSFET que generarán una caída de tensión sobre el multiplicador de corriente, representado en el circuito como el inductor L , de aproximadamente 24 V positiva o negativa.

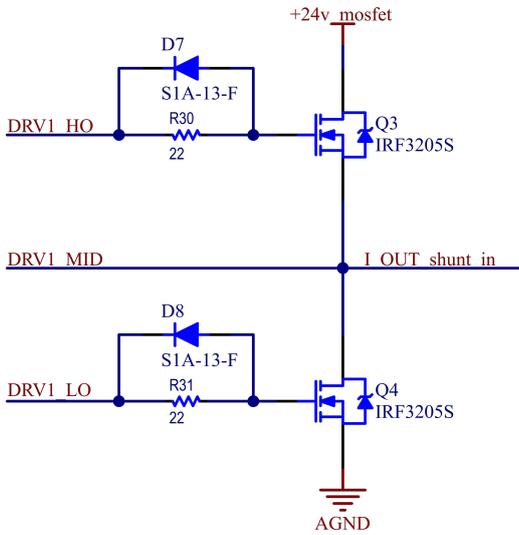
Se incluirá también una resistencia de shunt R_{shunt} cuya caída de tensión deberá ser medida para poder ser realimentada en el microcontrolador y así controlar la corriente generada.

C.4.1.2. MOSFETs

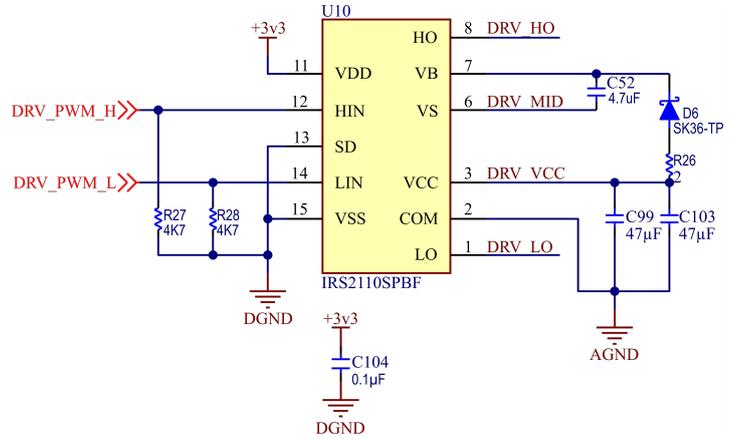
Se utilizarán MOSFETs de montaje superficial de elevada velocidad de conmutación, capacidad de disipar el calor con el mismo cobre del PCB, baja resistencia de drain y baja resistencia térmica.

Se eligió el IRF3205S que cuenta con las siguientes características:

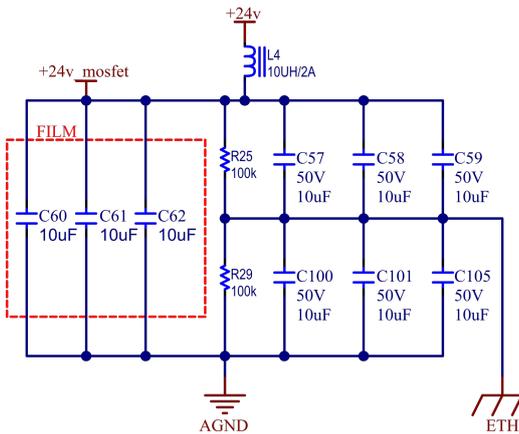
- $V_{DSS} = 55 \text{ V}$
- $R_{DS_{on}} = 8 \text{ m}\Omega$
- $I_D = 110 \text{ A}$
- $R_{\theta JA} = 40 \text{ }^\circ\text{C/W}$



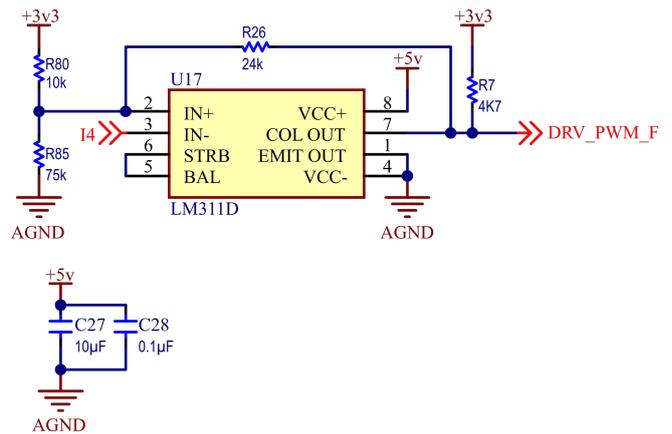
(a) Esquemático MOSFETs



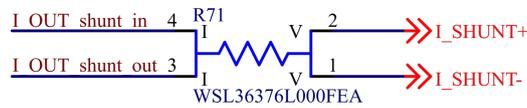
(b) Esquemático MOSFET Driver



(c) Esquemático alimentacion MOSFETs



(d) Esquemático protección MOSFETs



(e) Esquemático shunt y conector

Figura C.2: Esquemáticos etapa de generación

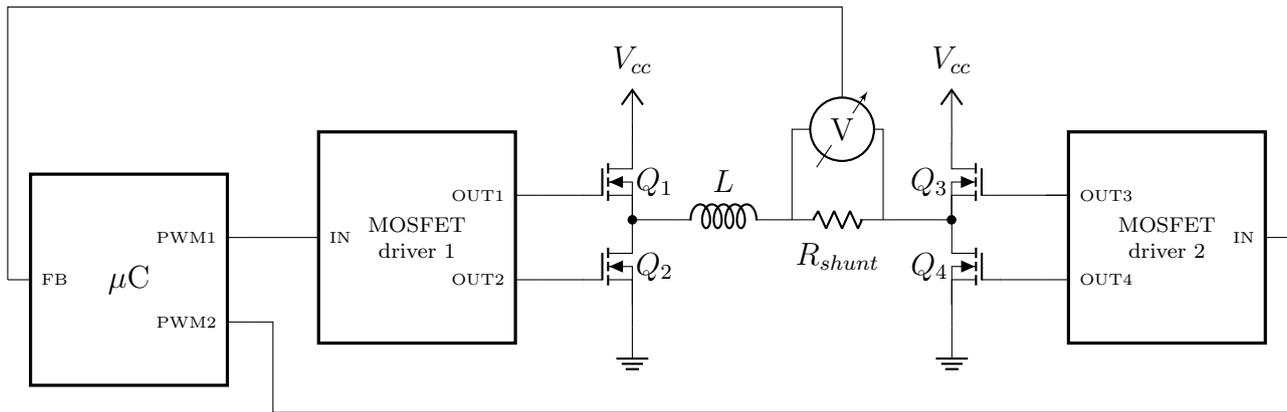


Figura C.3: Circuito simplificado de generación de corriente

Como se puede observar en la Figura C.2a, en serie entre el driver y el MOSFET, se encuentra una resistencia en paralelo con un diodo conectado en inverso. El objetivo de la misma es reducir la velocidad de encendido del transistor, como se puede ver en la Figura C.4 obtenida del datasheet del integrado, dado que un encendido demasiado rápido puede producir tensiones negativas sobre el pin V_S , lo cual puede llegar a producir daños permanentes sobre el dispositivo. El diodo, por otra parte, acelera el apagado del MOSFET, previniendo el cortocircuito en la conmutación.

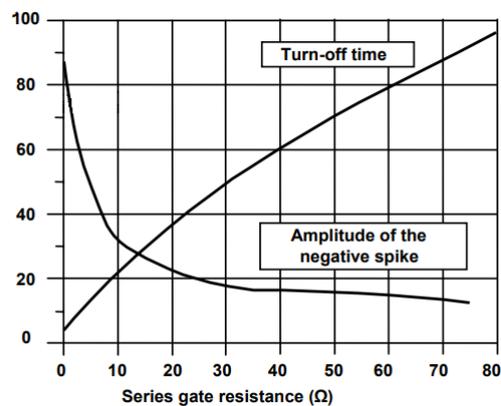


Figura C.4: Pico de tensión en pin V_S vs. resistencia y tiempo de encendido

Disipador La potencia se disipará a través del PCB, al ser el MOSFET elegido de montaje superficial. Se utilizarán planos de disipación de 6.5 cm^2 , basados en las recomendaciones del fabricante, siendo la resistencia térmica de:

$$R_{\Theta JA} = 40 \text{ }^\circ\text{C/W}$$

Para estimar la potencia disipada, se simuló el sistema generando una corriente con los parámetros nominales, es decir 50 Hz y 10 A. Se obtuvo así una disipación de 0.5 W lo cual produciría una temperatura máxima:

$$T_{max} = T_{amb} + 20 \text{ }^\circ\text{C}$$

aceptable para la aplicación.

C.4.1.3. MOSFET driver

El rol de estos componentes será el de controlar la apertura y cierre de los MOSFET. Para ello se buscó un dispositivo que cumpliera con los requerimientos de frecuencia de switching necesarios, tensión de disparo del gate, bajo costo y de utilización general.

El integrado que se montará será el IRS2110SPBF, de Infineon Technologies con las siguientes características:

- Tensión de gate entre 10 V y 20 V.
- Tiempo de encendido y apagado de 130 ns y 120 ns respectivamente.
- Tensión de drive del MOSFET hasta 500 V
- Compatible con lógica 3.3 V
- Canal flotante diseñado para utilizar con bootstrap

La frecuencia de switching que se utilizará es 100 kHz, siendo el retardo del integrado despreciable comparado con esta. La tensión de gate del MOSFET será proveída por la fuente de 12 V. Además, el MOSFET driver será disparado con el PWM del microcontrolador, de lógica 3.3 V. Finalmente el canal flotante permitirá disparar el MOSFET del lado alto utilizando únicamente un diodo y un capacitor de bootstrap externos.

El diagrama de bloques interno del integrado se puede ver en la Figura C.5.

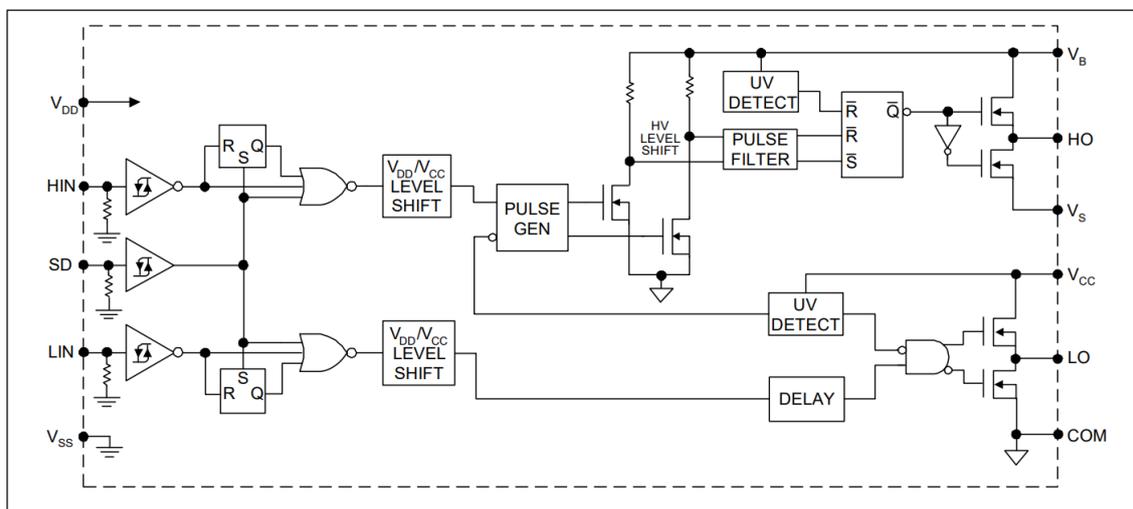


Figura C.5: Diagrama en bloques del integrado IRS2110SPBF

Se describirá a continuación la selección realizada de componentes para el circuito mostrado en el esquemático de la Figura C.2b.

Etapa lógica Las entradas HIN y LIN serán conectadas a los puertos PWM del microcontrolador, con dos resistencias pull-down de $4.7\text{ k}\Omega$, lo cual permitirá llevar el valor a bajo ante el apagado del microcontrolador. La fuente de tensión lógica VDD será conectada a 3.3 V, siendo esta la tensión de alimentación del microcontrolador, y VSS a masa.

Etapa de potencia El pin de VCC se conectará a 12 V. Los capacitores de desacople para este pin fueron elegidos de esos valores ya que el fabricante recomienda una capacidad al menos 10 veces más grande que el capacitor de bootstrap. Se han colocado dos por motivos de disposición del PCB.

En los pines 8 y 7 se puede ver la conexión de la fuente flotante y su retorno, VB y VS. El objetivo de este bloque es el de proveer una tensión mayor a 24 V para poder activar el gate del MOSFET de la parte alta. Así, durante el período en el que el MOSFET de la parte baja está activo, el capacitor de bootstrap C_{52} se carga a través del diodo D_6 a la tensión de VCC, es decir aproximadamente 12 V. Luego cuando este MOSFET se apaga y se procede a activar el de la parte alta, VS ahora se encuentra a 24 V, quedando la fuente flotante VB con una tensión efectiva de 36 V debido al capacitor cargado, pudiendo así proveer la tensión necesaria al gate del MOSFET.

Capacitor de bootstrap El capacitor de bootstrap C_{52} será utilizado para proveer de carga al gate del MOSFET superior. Se diseñó siguiendo las notas de aplicación brindada por el fabricante [4] y [6].

El primer paso es establecer la máxima disminución de tensión ΔV_{BS} que se puede tener en el capacitor de bootstrap C_{bs} para garantizar que el MOSFET del lado alto se mantenga prendido. Esta caída estará dada por:

$$\Delta V_{BS} \leq V_{CC} - V_F - V_{GSmin} - V_{DSon} - V_{Rbs} \quad (C.1)$$

siendo V_{CC} la tensión de la fuente de alimentación de 12 V, V_F la caída sobre el diodo de bootstrap, V_{GSmin} la mínima tensión de gate a mantener, V_{DSon} la caída sobre el MOSFET del lado bajo cuando está encendido y V_{Rbs} la caída sobre la resistencia de bootstrap. En la Figura C.6 se puede observar un esquemático de esta parte del circuito.

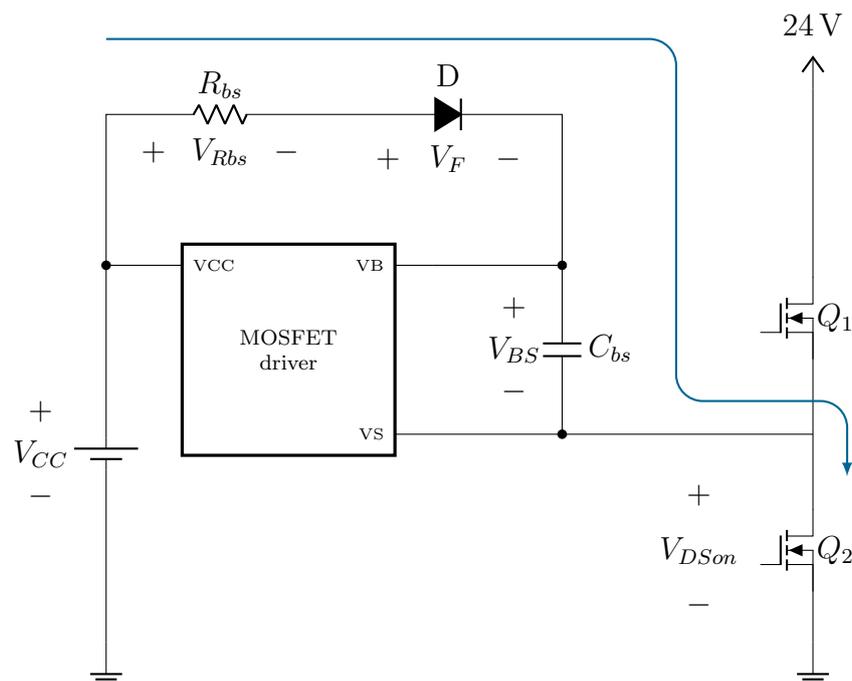


Figura C.6: Esquemático de la etapa de bootstrap del MOSFET driver

Para poder encontrar ΔV_{BS} , se deben hallar primero los valores de las demás tensiones, como se puede ver en (C.1). A partir de valores del fabricante y datos propios se obtuvo:

- $V_{CC} = 12 \text{ V}$
- $V_F = 0.75 \text{ V}$
- $V_{GSmin} = 4 \text{ V}$
- $V_{DSon} = I_D \cdot R_{DSon} = 10 \text{ A} \cdot 3.95 \text{ m}\Omega = 395 \text{ mV}$

De aquí solo resta hallar V_{Rbs} . El objetivo de esta resistencia es limitar la máxima corriente que circula por el diodo D al valor máximo que permite el fabricante. Para ello se calcula:

$$R_{bsmin} = \frac{V_{CC}}{I_{Dmax}} = \frac{12 \text{ V}}{100 \text{ A}} = 0.12 \Omega$$

La cual si multiplicamos por 10 para tener un margen de seguridad y redondeamos hacia arriba al valor más cercano obtenemos $R_{bs} = 2 \Omega$, obteniendo así una corriente máxima sobre el diodo $I_{Dmax} = 6 \text{ A}$.

De manera de poder hallar entonces V_{Rbs} en valor promedio se realiza el siguiente cálculo:

$$V_{Rbs} = Q_{tot} \cdot T_{off} \cdot R_{bs} \quad (\text{C.2})$$

el cual solo podrá ser resuelto una vez se obtenga la carga total que sale del capacitor de bootstrap.

El segundo paso es entonces, hallar todos los factores que contribuyen a que V_{BS} disminuya, es decir todas las cargas y corrientes que circulan por el circuito:

- Carga de Gate requerida para encender el transistor (Q_G)
- Carga requerida por los level shifters internos del MOSFET (Q_{LS}), generamente 5 nC (500V/600V MOSFETs) o 20 nC (1200V MOSFETs)
- Corriente de fuga Gate-Source del transistor (I_{LK-GS})
- Corriente de reposo de la sección flotante (I_{QBS})
- Corriente de fuga de la sección flotante (I_{LK})
- Corriente de fuga del diodo de bootstrap (I_{LK-D})
- Corriente de desaturación del diodo encendido (I_{DS-})
- Corriente de fuga del capacitor de bootstrap (I_{LK-CAP})
- Tiempo que dura encendido el lado alto (T_{Hon})

I_{LK-CAP} es sólo relevante cuando se utiliza un capacitor electrolítico y puede ser ignorada si se usan de otro tipo. El fabricante recomienda utilizar al menos un capacitor cerámico con bajo ESR.

I_{LK-D} es sólo relevante para diodos comunes, siendo en nuestro caso uno tipo Schottky.

Entonces se tiene:

$$Q_{TOT} = Q_G + Q_{LS} + (I_{LK-GS} + I_{QBS} + I_{LK} + I_{LK-D} + I_{DS-}) \cdot T_{Hon} \quad (\text{C.3})$$

Para poder hallar esta carga total, se recurre a los datos de los fabricantes nuevamente, obteniendo:

- $Q_G = 146 \text{ nC}$
- $Q_{LS} = 5 \text{ nC}$
- $I_{LK-GS} = 100 \text{ nA}$
- $I_{QBS} = 230 \mu\text{A}$
- $I_{LK} = 50 \mu\text{A}$
- $I_{LK-D} = 10 \text{ mA}$

Se obtiene suponiendo el peor caso, cuando el MOSFET alto está el mayor tiempo prendido, es decir para $T_{Hon} = \frac{0.9}{100 \text{ kHz}}$:

$$C_{bs_{min}} = \frac{Q_{TOT}}{\Delta V_{BS}} = 36.22 \text{ nF} \quad (\text{C.4})$$

Dejando un margen de seguridad de al menos 100 veces y redondeando al siguiente valor superior, se obtuvo:

$$C_{bs} = 4.7 \mu\text{F}$$

C.4.1.4. Alimentación

Para poder proveer las corrientes de alta frecuencia necesarias y aliviar los requerimientos sobre la fuente de tensión externa, se agregará el circuito de alimentación ya mostrado en la Figura C.2c.

Los capacitores C_{60} , C_{61} , C_{62} serán capacitores de film, capaces de proveer gran cantidad de corriente en frecuencias de bajas a medias. Para la corriente de alta frecuencia agregada por el switching se agregarán los capacitores cerámicos C_{57} , C_{58} , C_{59} , C_{100} , C_{101} y C_{105} . En paralelo a estos se agregarán dos resistencias R_{25} y R_{29} que permitirán mantener el punto medio de los capacitores en la mitad de la tensión, además de una conexión a tierra.

Se agregará finalmente una bobina L_4 que actuará de filtro pasabajos, de manera tal que las corrientes sean mayoritariamente obtenida de los capacitores y no de la fuente de alimentación externa.

Los valores de los capacitores fueron obtenidos mediante repetidas iteraciones de simulación, tratando de disminuir la caída de tensión sobre los capacitores y utilizando valores de capacitores disponibles.

C.4.1.5. Protección

Para protección ante sobrecorriente se adicionará el circuito mostrado en la Figura C.2d. Para su diseño se utilizó el comparador LM311D, en una configuración de comparador con histéresis.

Con los valores de resistencias utilizados, se obtiene una histéresis de 10 A a 20 A.

C.4.1.6. Resistencia de shunt

Esta resistencia se colocará en serie al multiplicador de corriente, como se puede ver en la Figura C.2e de manera que deberá soportar 10 A que circularán por esta. Se utilizará entonces la resistencia WSL36376L000FEA que tiene las siguientes características:

- $R = 6 \text{ m}\Omega \pm 1 \%$
- $P_{max} = 3 \text{ W}$

Esta resistencia posee cuatro terminales, permitiendo así contar con puertos separados para la medición y la parte de potencia.

Se deberá también incluir un conector que soporte una salida de por lo menos 10 A, para la conexión con el multiplicador de corriente.

C.4.1.7. Multiplicador de corriente

El multiplicador de corriente estará formado por 50 vueltas de cobre, formando así un inductor. La función del mismo será la de aumentar virtualmente la corriente generada por el instrumento, de manera de poder llevar las sondas a caracterizar o calibrar a fondo de escala.

Las vueltas de cobre deberán ser de 80 mm, de manera de poderse montar en el soporte descrito en la Sección C.7. Se utilizará cobre de grosor **tengo q medirlo**, de manera de soportar la corriente máxima a generar y proveer rigidez al diseño.

Este elemento no estará montado sobre el PCB, sino que será montado al lado del mismo, proceso descrito en la Sección C.7.

C.4.2. Adecuación y filtrado

Requisito relacionado	Descripción
RF01	Generación y adquisición de corriente

El instrumento deberá contar con tres puertos a los cuales se puedan conectar sondas externas (sondas de Rogowski, pinzas amperométricas, etc.), para su calibración y caracterización. Uno de estos puertos será dedicado para la sonda Rogowski y los otros dos genérico para otras sondas.

El dispositivo contará con dos esquemáticos distintos para sus puertos de conexión. En la Figura C.7a se puede observar el correspondiente para la sonda Rogowski y en la Figura C.7b el correspondiente para otras sondas.

Se incluirá además circuitos de adecuación y filtrado para cada puerto, además de para la señal de realimentación medida por la resistencia de shunt, formando así cuatro canales. En la Figura C.7c se puede observar el esquemático de uno de los mismos.

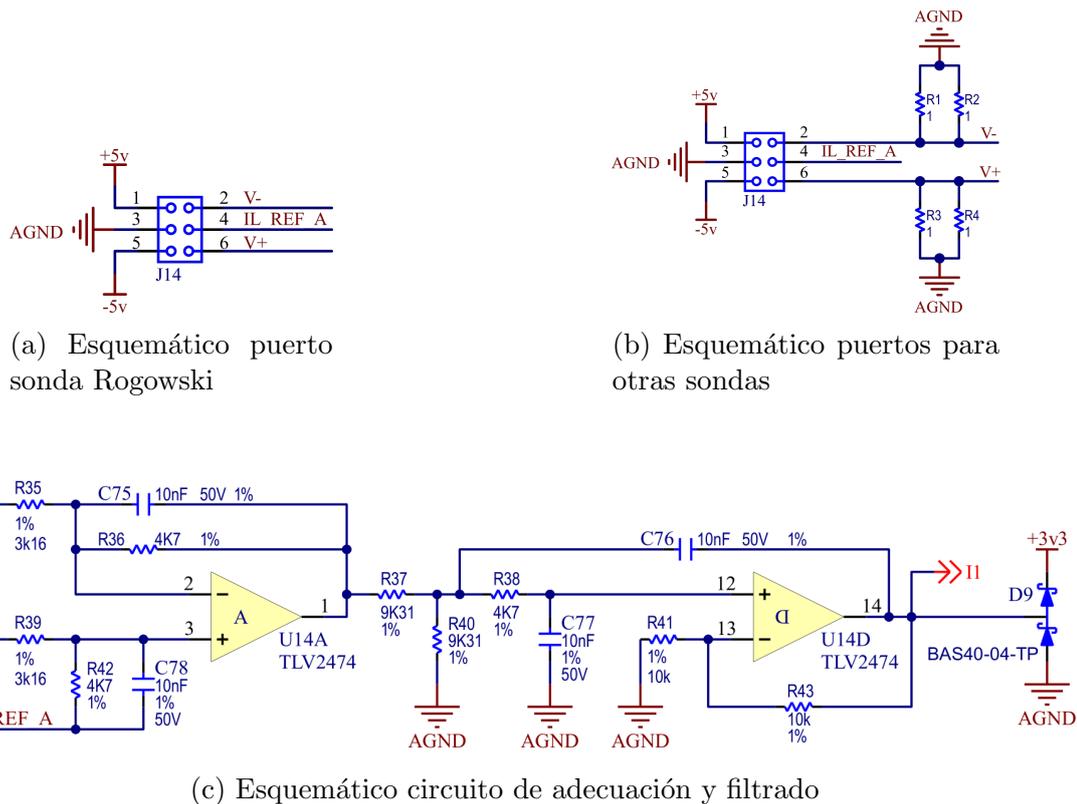


Figura C.7: Esquemáticos etapa de adquisición

C.4.2.1. Funcionamiento

Este circuito proveerá la ganancia y filtrado para los cuatro canales del convertor analógico digital. Los mismos, están divididos en dos tipos diferentes:

- Un canal para medir la corriente en el multiplicador. Se mide la caída de tensión de la resistencia shunt colocada en serie con la corriente que circula por la carga. Esta medición es realizada de manera de, a partir de un lazo de control, regular la corriente.
- Tres canales para la conexión de las sondas de corriente a caracterizar.

Si bien existen estos dos tipos de entradas, el circuito de adecuación y filtrado es el mismo para todas, pudiendo variar entre ellos la ganancia aplicada.

El filtrado se diseñó siguiendo la norma IEC6100-4-30, que exige una atenuación mínima de -50 dB en la banda de rechazo y muestreo hasta el armónico 40 inclusive. Como se explicará en la Sección C.5.3, la frecuencia de muestreo a utilizar es $f_s = 128 \cdot 50 \text{ Hz} = 6400 \text{ Hz}$. Sin embargo, previniendo futuras mejoras en el firmware, se diseñó pensando en una frecuencia de muestreo 4 veces mayor, es decir para

$$f_s = 512 \cdot 50 \text{ Hz} = 25.6 \text{ kHz}$$

Se utilizará un filtro Butterworth con frecuencia de corte $f_c = 3400 \text{ Hz}$, de manera tal de obtener una atenuación mínima aproximada de -50 dB en $f_s - f_c = 22.2 \text{ kHz}$, considerando la banda de rechazo a partir de la señal imagen introducida a causa del muestreo.

En la Figura C.8 se puede observar el circuito utilizado para el diseño de la etapa de adecuación y filtrado.

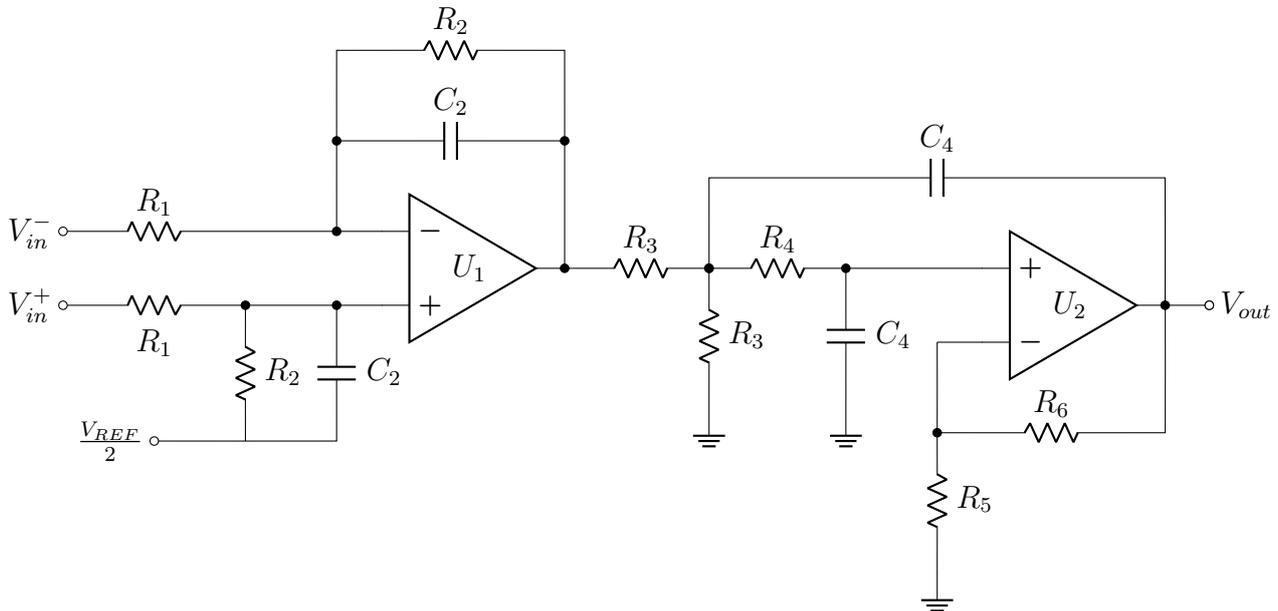


Figura C.8: Circuito de adecuación y filtrado

Primera etapa En esta etapa que culmina en la salida del primer amplificador operacional U_1 , se incluye una configuración modo diferencial a modo común, junto con un filtro pasabajos de primer orden. La transferencia de esta etapa es la siguiente:

$$\frac{V_1(s)}{V_{in}^+(s) - V_{in}^-(s)} = \frac{R_2}{R_1} \cdot \frac{1}{1 + sC_2R_2}$$

De manera de tener la frecuencia de corte deseada, se eligieron los siguientes valores:

- $R_2 = 4.7 \text{ k}\Omega$
- $C_2 = 10 \text{ nF}$

Se obtiene de esta forma una frecuencia de corte $f_c = 3386 \text{ Hz}$. La resistencia R_1 se elegirá de acuerdo a las necesidades de ganancia de cada entrada.

Los amplificadores operacionales son alimentados en forma unipolar, por lo que se emplea una tensión de offset de $\frac{V_{REF}}{2}$.

Segunda etapa Filtro pasabajos de segundo orden tipo Sallen-Key.

Si se observa la Figura C.9, se verá una de las configuraciones más comunes encontradas en la literatura [2].

La transferencia de un circuito Sallen-Key en la configuración de la Figura C.9 es la siguiente:

$$\frac{V_o(s)}{V_i(s)} = \frac{K}{s^2(R_3R_4C_3C_4) + s(R_3C_3 + R_4C_3 + R_3C_4(1 - K)) + 1}$$

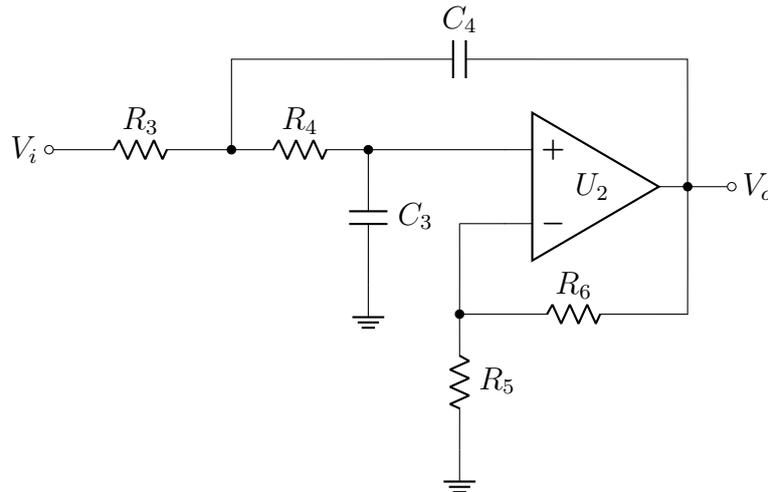


Figura C.9: Configuración Sallen-Key pasabajos estándar

siendo:

$$f_c = \frac{1}{2\pi\sqrt{R_3R_4C_3C_4}} \quad y \quad Q = \frac{\sqrt{R_3R_4C_3C_4}}{R_3C_3 + R_4C_3 + R_3C_4(1-K)}$$

Para acelerar el diseño, se pueden encontrar en la literatura diversas simplificaciones [2]. En este caso, se ha decidido optar por igualar componentes. Así, $R_3 = R_4 = R$ y $C_3 = C_4 = C$, resultando en:

$$f_c = \frac{1}{2\pi RC} \quad y \quad Q = \frac{1}{3-K}$$

y

$$\frac{V_o(s)}{V_i(s)} = \frac{K}{s^2R^2C^2 + sRC(3-K) + 1}$$

Se utilizará un factor $Q = 1$ que utilizando resistencias con margen de error de 1%, resultaría para un peor caso un factor $Q = 1.02$.

Siendo este el único grado de libertad, se obtiene $K = 2$. Es por ello que, tal como se mencionó antes, se realiza la modificación en la resistencia R_3 . Al atenuar la señal a la mitad con el divisor resistivo antes de introducirla a la segunda etapa, se cancela el efecto de ganancia de esta última, quedando así, a fines prácticos, una ganancia unitaria. La única condición necesaria es ahora:

$$\frac{R_3}{2} = R_4$$

de manera de cumplir la simplificación planteada.

Atendiendo a todas estas consideraciones y cumpliendo la frecuencia de corte antes planteada, se eligieron los siguientes valores:

- $R_3 = 9.31 \text{ k}\Omega$
- $R_4 = 4.7 \text{ k}\Omega$
- $C_3 = C_4 = 10 \text{ nF}$
- $R_5 = R_6 = 10 \text{ k}\Omega$

utilizando de esta manera los mismos componentes que en la etapa previa, llegando a la frecuencia de corte de 3386 Hz, logrando el filtro pasabajos de tercer orden deseado, de transferencia:

$$G_f(s) = \frac{1}{1.0385 \times 10^{-13}s^3 + 4.4187 \times 10^{-9}s^2 + 9.4008 \times 10^{-5}s + 1}$$

C.4.2.2. Protección ADC

En el circuito final, se agregaron dos diodos schottky a la salida, uno conectado a 3.3 V y el otro a masa para la protección de las entradas del conversor analógico digital, limitando la tensión máxima a $3.3\text{ V} + V_F$, siendo $V_{F_{max}} = 1\text{ V}$ para los diodos elegidos.

C.4.2.3. Puertos de conexión

Para los puertos de conexión, se incluirá en ambos casos salidas de $\pm 5\text{ V}$, junto con una salida de masa, para conectar las sondas que las requieran. Se agregará también una salida con la tensión de referencia utilizada en la etapa de adecuación.

En el caso del puerto genérico se agregará una serie de resistencias, como se muestra en la Figura C.7b, que permita generar una tensión medible a partir de la corriente de entrada. Las mismas no serán montadas en la construcción y se dejará al usuario decidir los valores de acuerdo a la necesidad de la sonda que desee conectar.

C.4.3. ADC

Requisito relacionado	Descripción
RF01	Generación y adquisición de corriente

Para la implementación del lazo de control de corriente en el multiplicador y la adquisición de la señal entregada por la sonda de corriente a caracterizar, se utilizará un conversor analógico digital.

Se utilizará el integrado ADS1174IPAPT. El esquemático para la conexión del mismo, por su complejidad, fue dividido en secciones.

C.4.3.1. Alimentación

Este dispositivo, necesita tres fuentes de alimentación separadas: 5 V, 3.3 V y 1.8 V. Debido a indicaciones del fabricante, se agregó un capacitor de desacople de $10\ \mu\text{F}$ entre cada entrada y masa, como se puede ver en la Figura C.10

C.4.3.2. Entradas analógicas

En el caso de las entradas analógicas, se colocó un capacitor cerámico de $2.2\ \text{nF}$ entre cada entrada diferencial, por indicación del fabricante para mejorar la performance del sistema.

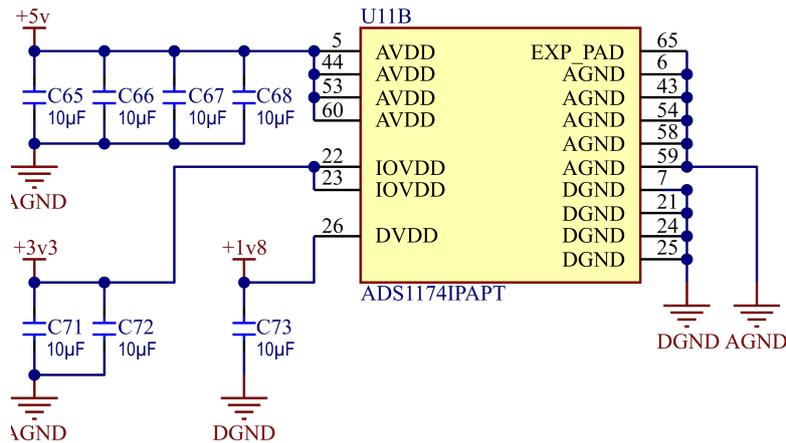


Figura C.10: Alimentación del ADC

Además, se colocaron las cuatro entradas superiores (AINP4-AINP8) a masa, ya que éstas sólo están habilitadas en la versión de 8 canales del integrado. En esta etapa se incluyó también la tensión de referencia, la cual dictará el fondo de escala del dispositivo. El esquemático resultante se puede ver en la Figura C.11.

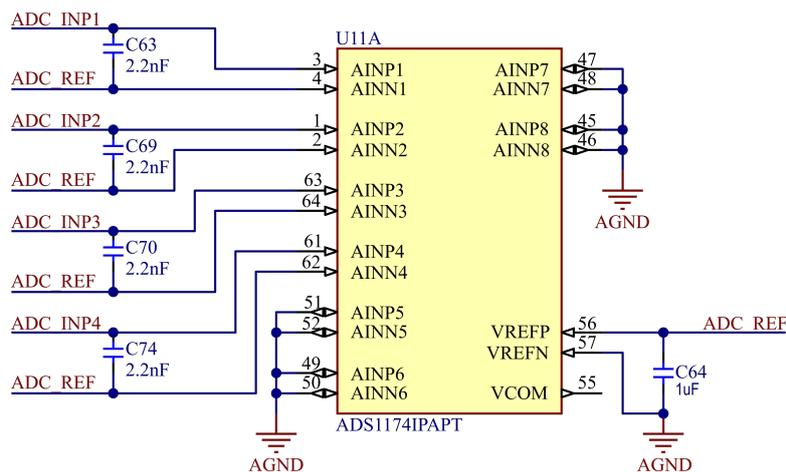


Figura C.11: Entradas analógicas del ADC

C.4.3.3. Entradas y salidas digitales

En la Figura C.12 se puede observar el esquemático utilizado. Siguiendo las indicaciones del fabricante, se conectó el pin DOUT1, la salida de datos SPI, a la entrada SPI_MISO (Master Input Slave Output) del microcontrolador. Se conectó también SPCK, la entrada de clock SPI, al clock del SPI del microcontrolador y CLK, el clock general del integrado, al clock generado por el PWM del microcontrolador. El pin de DRDY (data ready) se ha conectado a una entrada GPIO del microcontrolador.

Tal como se recomienda en la hoja de datos, las conexiones de las señales de SPI, el clock y la señal de data ready se han terminando con resistencias de $100\ \Omega$ para reducción de ringing.

El funcionamiento de la interfaz SPI es el siguiente. Una vez que el ADC tiene los datos listos, genera una interrupción en el microcontrolador a través del pin de DRDY. El microcontrolador

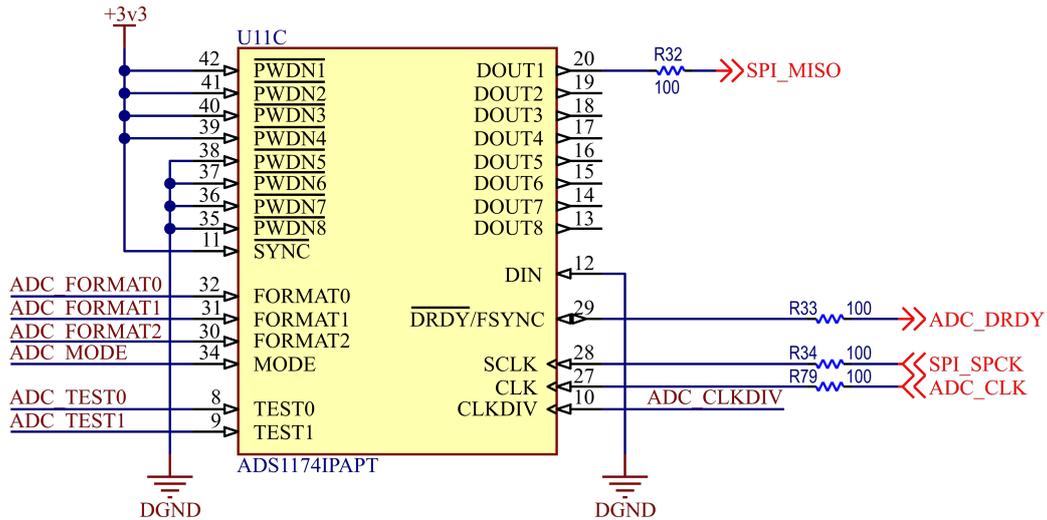


Figura C.12: Entradas y salidas digitales del ADC

así comienza a generar el clock del SPI y el ADC envía los datos. En la Figura C.13 se puede observar una descripción gráfica del funcionamiento descripto.

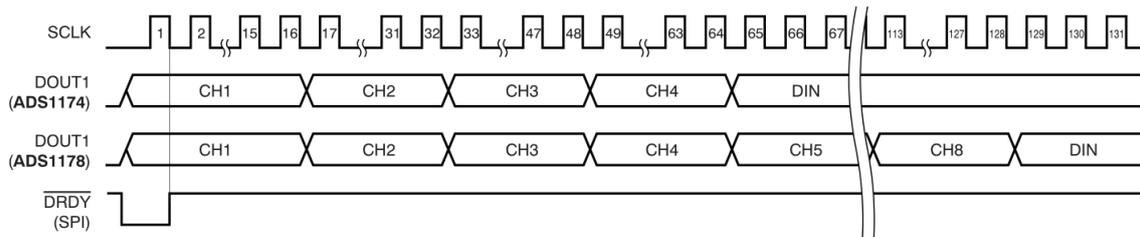


Figura C.13: Diagrama de tiempo de envío de datos del ADC en modo TDM

C.4.3.4. Modos de salida de datos

Tanto para la conexión mediante el protocolo SPI o Frame-Sync, el ADC ofrece tres modos distintos para envío de datos:

- TDM Dynamic: solo se enviarán las muestras de los canales habilitados en serie a través del pin DOUT1.
- TDM Fixed: las muestras de *todos* los canales son enviadas en serie a través del pin DOUT1. En caso de que alguno no esté habilitado, se dejará lugar para el tiempo que hubiese ocupado.
- Discrete: las muestras son enviadas en paralelo en cada una de los pines de salida disponibles para tal fin (DOUT1-4).

Previendo futuras modificaciones en el modo de envío de información, se decidió dejar un header que permita modificar esta configuración mediante el agregado de jumpers, como se puede ver en la Figura C.14

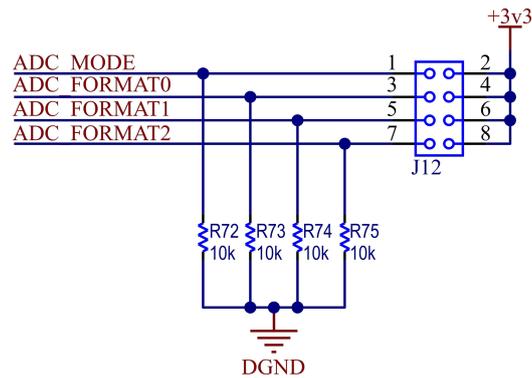


Figura C.14: Selector de modo de salida de datos del ADC

C.4.3.5. Modos de testeo

Este modo permite medir la continuidad de los pines de entrada y salida según se ve en la Tabla C.1. Una vez activado, las funciones normales de los pines digitales son deshabilitadas. Nuevamente se dejó un header con pines expuestos en caso de que se necesite utilizar esta función, como se puede ver en la Figura C.15.

Entrada	Salida
PWDN1	DOUT1
PWDN2	DOUT2
PWDN3	DOUT3
PWDN4	DOUT4
MODE	DIN
FORMAT0	CLKDIV
FORMAT1	DRDY/FSYNC
FORMAT2	SCLK

Tabla C.1: Conexión interna de pines en modo de testeo del ADC

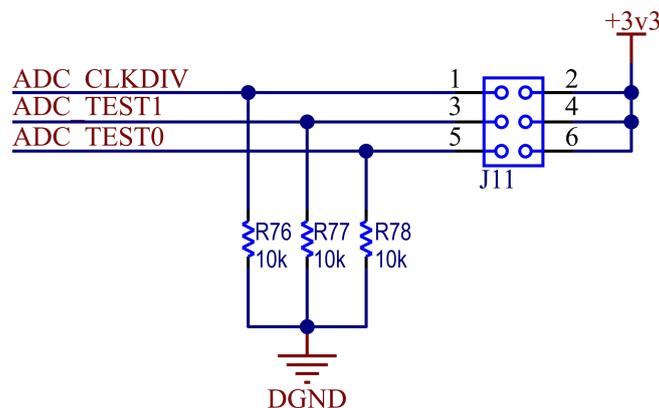


Figura C.15: Selector de modo de testeo del ADC

C.4.3.6. Selección de ADC

Se contempló el uso del conversor analógico interno del microcontrolador, por lo que se adicionó un header de selección. El esquemático se puede ver en la Figura C.16.

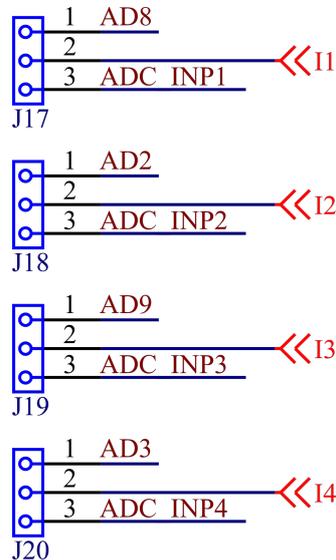


Figura C.16: Selector de ADC

C.4.3.7. Características integrado

El integrado que se utilizará es el ADS1174IPAPT de Analog Devices. Este cuenta con las siguientes características:

- 4 canales simultáneos.
- Dos modos de selección posibles: 52 kSPS o 10 kSPS.
- DC Performance:
 - $2 \mu\text{V}/^\circ\text{C}$ deriva de offset
 - $2 \text{ ppm}/^\circ\text{C}$ deriva de ganancia
- AC Performance:
 - 25 kHz de ancho de banda
 - 97 dB de SNR
 - -105 dB de THD
- Interfaz SPI.
- Muestreador tipo delta-sigma.
- Filtro interno de $\pm 0.005 \text{ dB}$ de ripple y respuesta de fase lineal.

En la Figura C.17 se puede observar el diagrama en bloques interno del integrado, provisto por el fabricante.

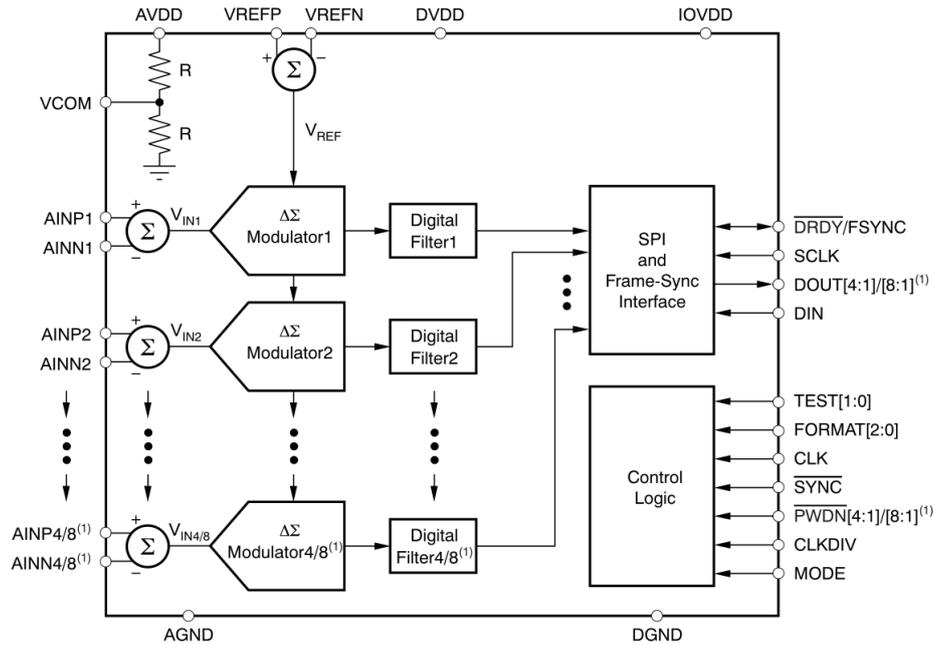


Figura C.17: Diagrama en bloques interno del ADS1174IPAPT

C.4.4. Microcontrolador

Requisito relacionado	Descripción
RF01	Generación y adquisición de corriente
RF02	Sistema de control gráfico y gestión de ensayos

Se utilizará un microcontrolador SAM4S8B, debido a la necesidad de realizar funciones complejas y para cumplir ambos requerimientos funcionales. Es así que se implementará en el mismo:

- Control digital de la corriente generada a lazo cerrado
- Control de generación de corriente a través de PWM
- Interfaz con la PC a través de USB
- Generación de clock para el ADC externo a través de PWM
- Control de ADC externo utilizando SPI
- Muestreo utilizando ADC interno (opcional)
- Procesamiento de datos adquiridos
- Guardado de información de calibración en EEPROM externa

C.4.4.1. Puertos de entrada y salida

En estos pines de entrada y salida es donde está concentradas la mayoría de las funciones que se irán explicando por cada grupo. Las conexiones de ambos puertos se pueden ver en la Figura C.18 y en la Figura C.19.

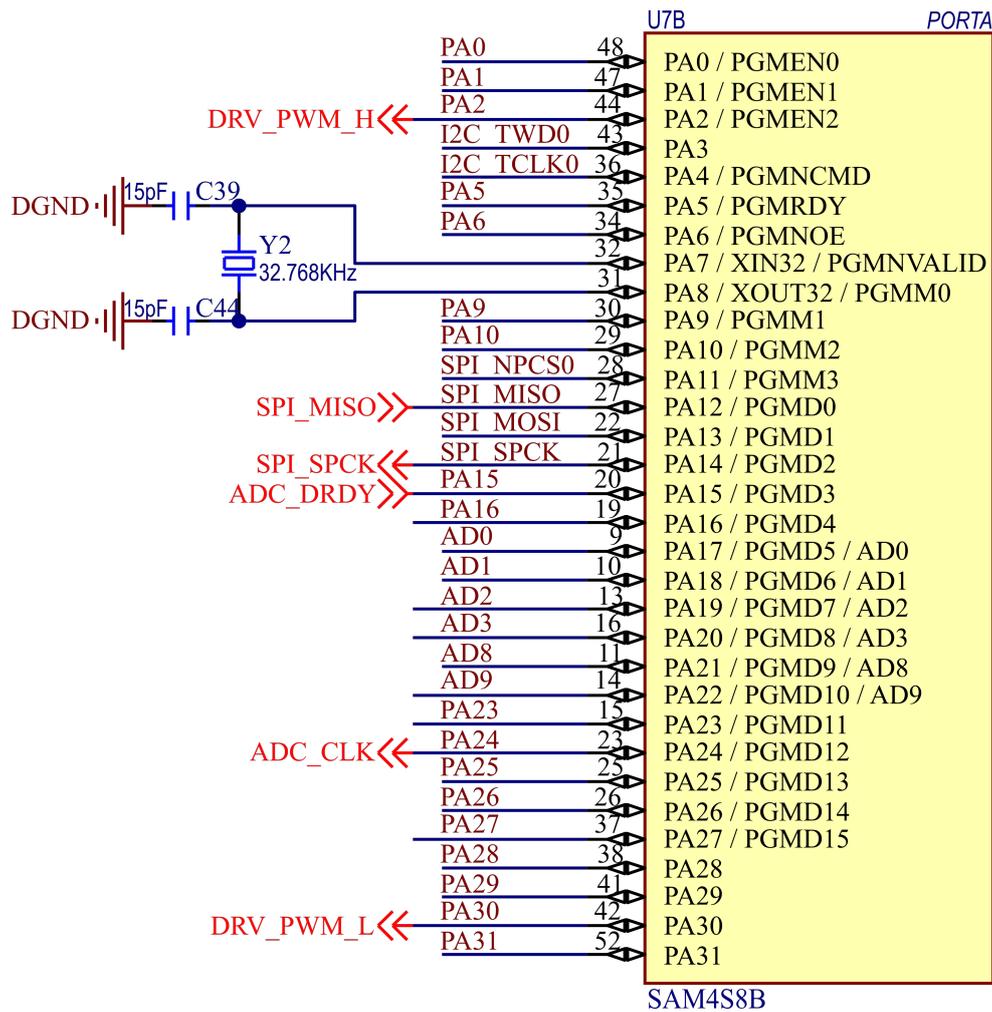


Figura C.18: Pines del puerto A del microcontrolador

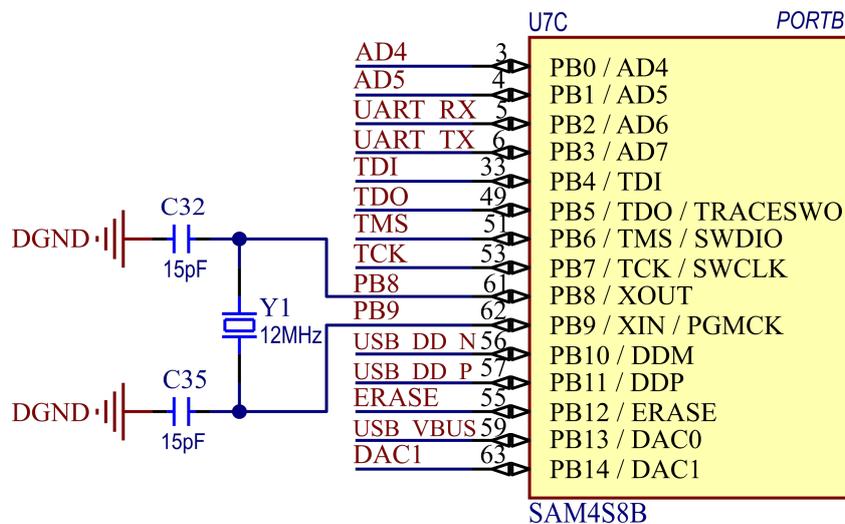


Figura C.19: Pines del puerto B del microcontrolador

Se han conectado también dos cristales que servirán para control del puerto USB (Y1) y para la función RTC del microcontrolador (Y2).

Cabe destacar algunas señales que se verán en otras etapas, tales como:

- DRV_PWM_H, DRV_PWM_L: se conectan a la entrada diferencial de control del driver del MOSFET.
- SPI_MISO, SPI_SPCK: sirven para comunicación entre el ADC y el microcontrolador.
- ADC_CLK: clock del ADC

C.4.4.2. Conexión JTAG/SWD

Se agregaron también las conexiones necesarias para colocar un header JTAG/SWD de manera de poder programar el microcontrolador. Como se puede observar en la Figura C.20, se agregaron también resistencias pull-up de 100 k Ω y un capacitor de desacople en la salida de 3.3V.

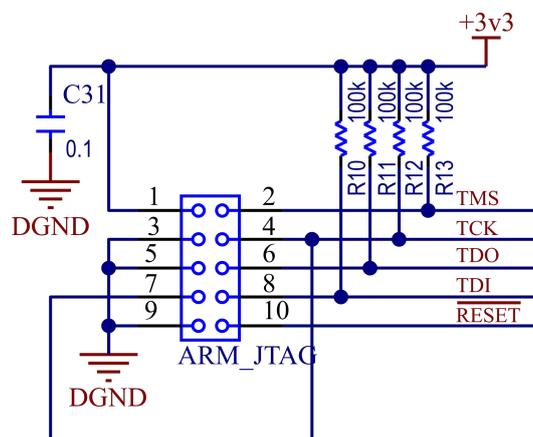


Figura C.20: Conexión JTAG/SWD del microcontrolador

C.4.4.3. Conexión USB

La conexión USB consta de 2 señales:

- USB_VBUS: genera la interrupción en el microcontrolador cuando el puerto USB es conectado a la PC, teniendo que adecuarse la tensión de 5V de entrada con un divisor resistivo.
- USB_DD: señal diferencial de transmisión de datos, terminada cada una con una resistencia de 22 Ω de manera de mejorar la adaptación de impedancias.

Se utilizó en este caso un puerto mini-USB, siendo uno de los más usados y comunes en la industria. En la Figura C.21 se puede observar el esquemático.

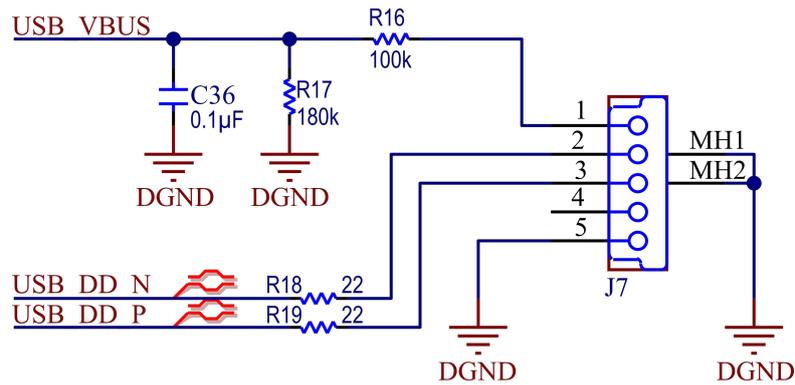


Figura C.21: Conexión USB del microcontrolador

C.4.4.4. EEPROM

Se ha optado por utilizar una memoria EEPROM para guardar los datos de calibración del instrumento. Se conecta mediante I²C.

En la Figura C.22 se puede observar los componentes utilizados. Se agregaron dos resistencias pull-up y un capacitor de desacople.

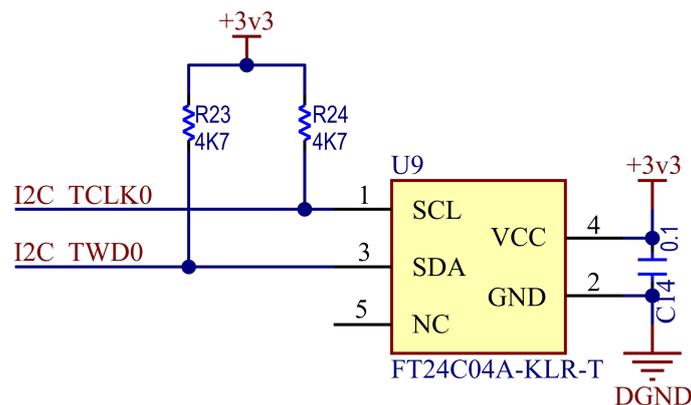


Figura C.22: Conexión EEPROM al microcontrolador

C.4.4.5. RESET y ERASE

Se dejaron dos header expuestos, con el objetivo de tener fácil acceso en caso de necesitarlo. Estas conexiones son las de RESET y ERASE, permitiendo reiniciar el microcontrolador y borrar su memoria, respectivamente. En ambos casos no fue necesario agregar una resistencia de pull-up o pull-down, ya que están integradas al mismo.

En la Figura C.23 se pueden observar ambos header.

C.4.4.6. Alimentación

Para poder alimentar al microcontrolador, se utilizó la fuente de 3.3V. De esta manera, se procedió a conectar varios capacitores de desacople, tanto de 10 µF como de 0.1 µF, de manera

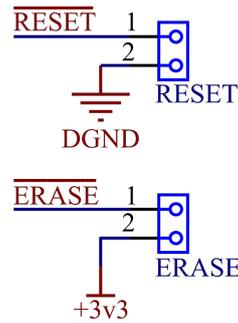


Figura C.23: Header RESET y ERASE del microcontrolador

de filtrar los diferentes rangos de frecuencia que estos permiten. En la Figura C.24 se puede observar los componentes utilizados.

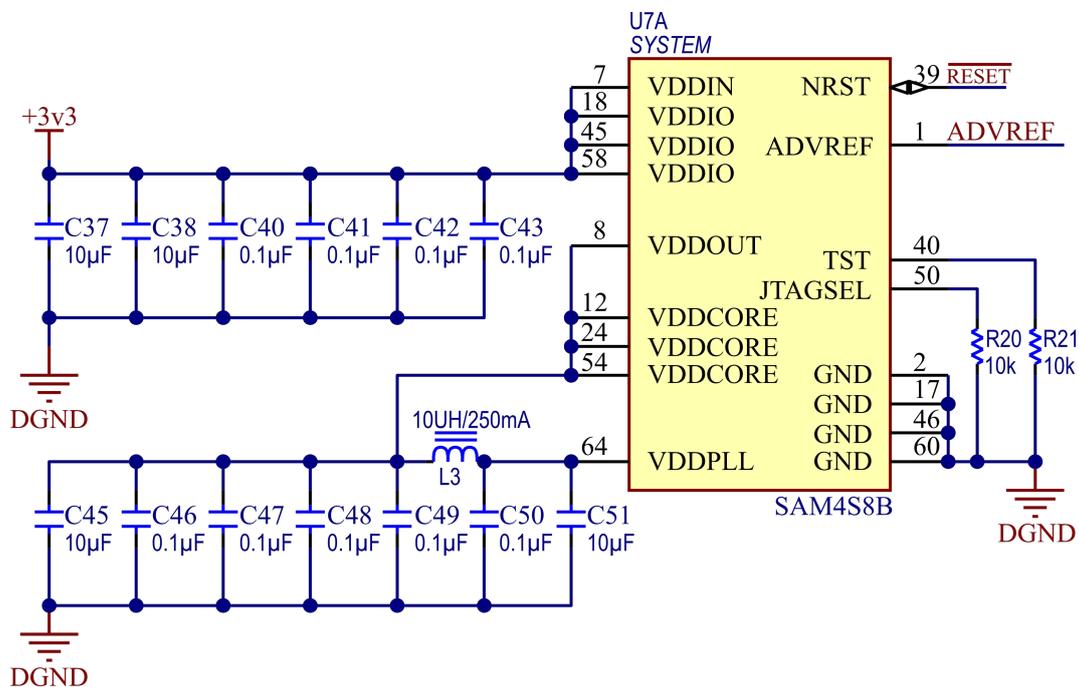


Figura C.24: Alimentación del microcontrolador

C.4.4.7. Alimentación de referencia del ADC interno

Se agregó una fuente de referencia para el ADC. Se eligió el integrado ISL21010_3V0, por su facilidad de uso y disponibilidad. En la Figura C.25 se puede observar el esquemático utilizado.

C.4.4.8. Otras conexiones

Además de las ya nombradas, se dejaron ciertos pines expuestos para tener mayor flexibilidad ante futuros cambios:

- Header que deja expuesto el DAC, ADC, UART y demás pines generales de entrada y salida, como se puede ver en la Figura C.26a.

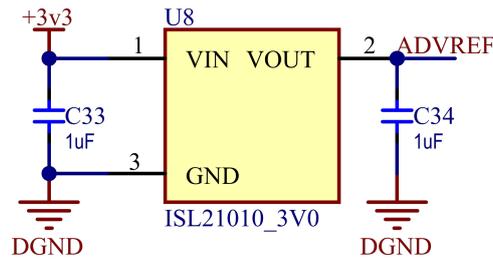
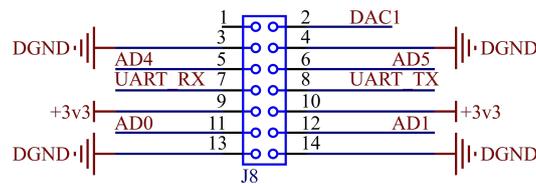
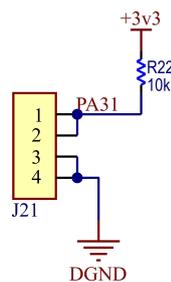


Figura C.25: Fuente de referencia del ADC del microcontrolador

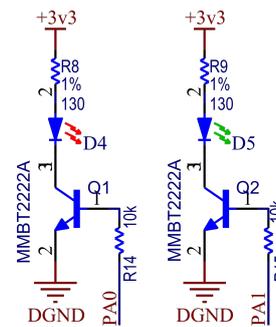
- Botón, se puede ver en la Figura C.26b.
- LEDs, se puede ver en la Figura C.26c.



(a) Header



(b) Botón



(c) LEDs

Figura C.26: Otras conexiones del microcontrolador

C.4.4.9. Características integrado

El integrado posee las siguientes características:

- Frecuencia de clock 120 MHz
- 512 Kbytes de memoria Flash
- 128 Kbytes de de memoria SRAM
- Encapsulado 64LQFP
- ADC 12-bit de 11 canales
- DAC 12-bit de 2 canales
- 47 puertos de entrada y salida (PIOs)
- 2 UART
- PWM, timers, I2C, SPI, y otras funciones

Se utilizará la familia Atmel ya que se contaba con disponibilidad y experiencia en su uso. Este modelo en particular fue elegido por su velocidad, confiabilidad y gran capacidad de Flash y SRAM.

C.4.5. Fuentes de alimentación

Observando las necesidades de alimentación de los componentes utilizados, se tomó nota de las tensiones a generar para poder proveerlas:

- Fuente de alimentación de 24 V (externa)
- Fuente de alimentación de 12 V
- Fuente de alimentación de 5 V
- Fuente de alimentación de -5 V
- Fuente de alimentación de 3.3 V
- Fuente de alimentación de 1.8 V

C.4.5.1. Fuente de alimentación de 24V (externa)

Esta fuente se encargará de alimentar todo el circuito. Dado que este es un instrumento de banco, no se necesitaba que tuviera una conexión a la red propia, de manera que para ahorrar componentes se decidió este camino.

De acuerdo a simulaciones realizadas, la fuente de alimentación externa debe proveer al menos 2 A, con un margen de seguridad, de manera de poder compensar las pérdidas ocurridas en la conmutación.

C.4.5.2. Fuente de alimentación de 12V

Esta fuente se encarga de alimentar la fuente de 5 V y el driver del MOSFET. Se eligió una fuente de tipo switching, ya que se alimenta directamente desde la entrada de 12 V y alimenta indirectamente todo el PCB.

Se eligió el integrado LM22673TJ-ADJ. El mismo tiene las siguientes características:

- Amplia tensión de entrada: 4.5 V - 42 V
- Tensión de salida ajustable a partir de resistencias de feedback
- Precisión de $\pm 1.5\%$
- Corriente continua máxima de 3 A
- Corriente pico ajustable

En la Figura C.27 se puede observar el diagrama de bloques funcional del integrado LM22673-TJ-ADJ, brindado por el fabricante en la hoja de datos.

En la Figura C.28 se puede observar el esquemático de la fuente de 12 V.

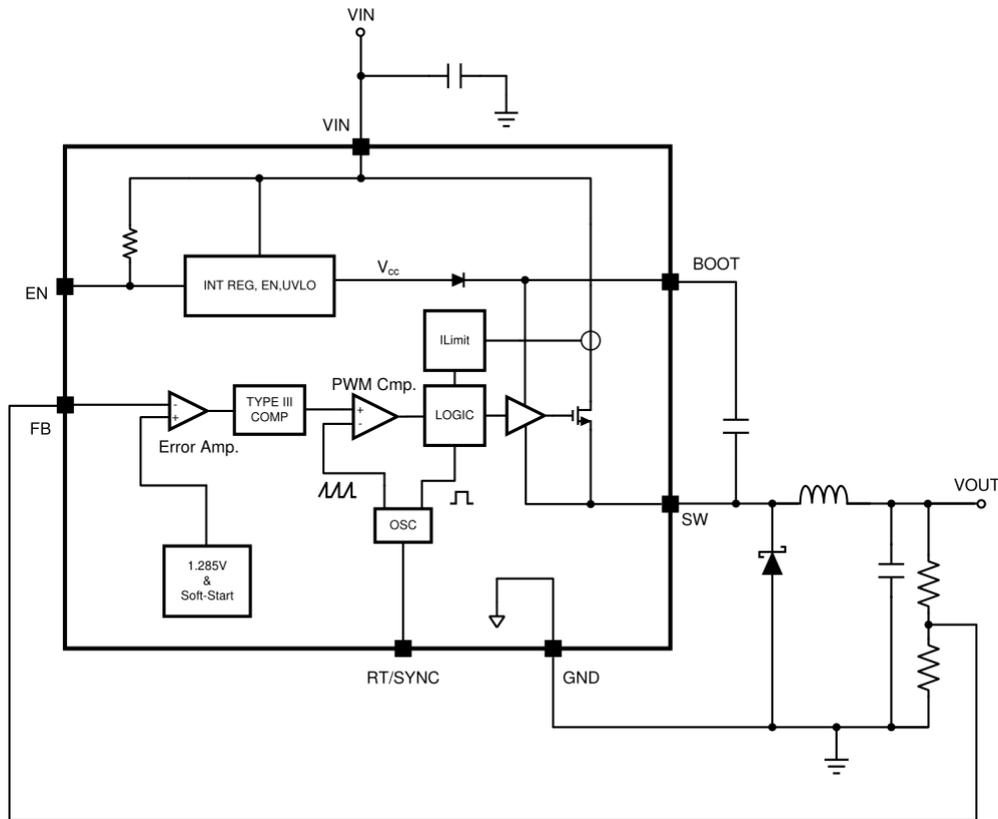


Figura C.27: Diagrama de bloques del integrado LM22673-TJ-ADJ

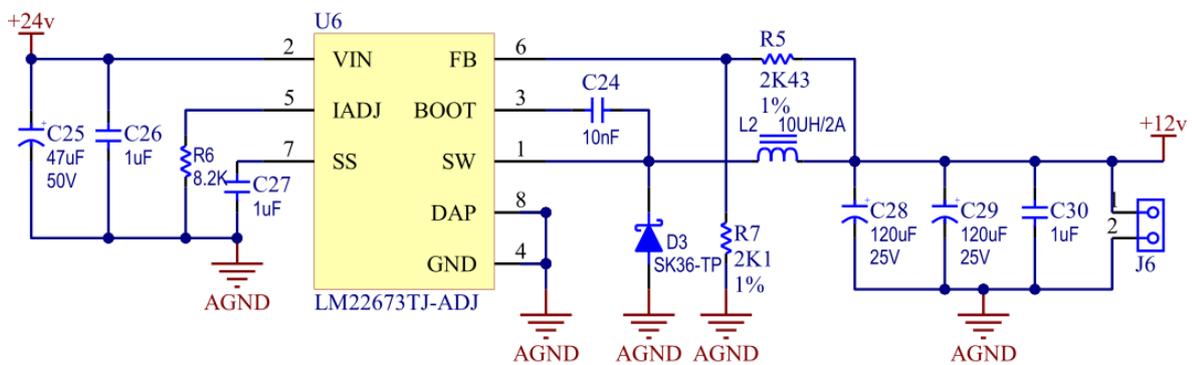


Figura C.28: Fuente de alimentación de 12 V

Siguiendo las indicaciones de la hoja de datos, se procedió a elegir los componentes:

- C_2 y C_3 conectados a V_{IN} . Esta combinación de capacitores de desacoplamiento, uno electrolítico grande y uno cerámico más pequeño, permite aislar al circuito de ruidos tanto de baja como de alta frecuencia provenientes de la fuente de tensión. También permite compensar las inductancias parásitas.
- R_2 conectado a I_{ADJ} . Este pin regula la corriente máxima pico. Una sola resistencia es necesaria entre este pin y masa para poder controlarla, de acuerdo a lo mostrado en la Figura C.29.

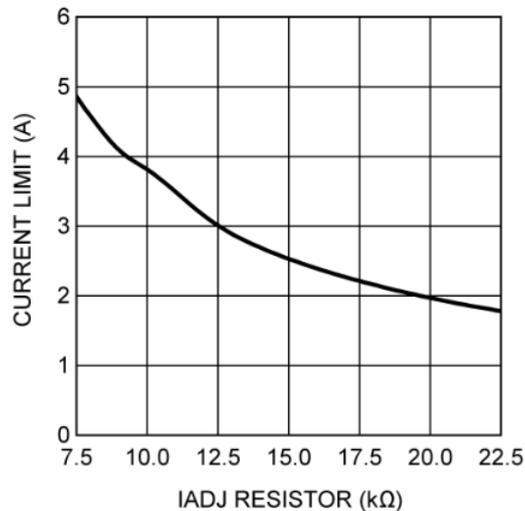


Figura C.29: Corriente pico máxima vs. resistencia de I_{ADJ} en LM22673-TJ-ADJ

- R_1 y R_3 conectados a FB . Este pin permite ajustar la tensión generada, a partir de la correcta elección de valores de las resistencias. Se siguió la siguiente ecuación provista por el fabricante, siendo R_{FBT} la resistencia entre FB y V_{OUT} y R_{FBB} la resistencia entre FB y masa.

$$R_{FBT} = \left[\frac{V_{out}}{1.285} - 1 \right] \cdot R_{FBB}$$

- L_1 , C_5 , C_6 y C_7 conectados a SW formando así un filtro pasabajos para generar la tensión de salida.
- C_1 y D_1 conectados entre $BOOT$ y SW y entre SW y masa respectivamente. Este capacitor de bootstrapping genera en conjunto con el diodo la tensión necesaria para encender el MOSFET que se encuentra a la salida del integrado, tal como se observa en la Figura C.27. Se eligió además un diodo tipo Schottky, de acuerdo a las recomendaciones del fabricante, con una tensión reversa máxima de 1.3 veces la máxima tensión de entrada.
- C_4 conectado a SS . Este pin permite regular la función *soft-start* del integrado, reduciendo el tiempo que le toma llegar a estado estacionario y de esa forma someter a menor estrés al mismo. Fue elegido siguiendo la siguiente ecuación:

$$T_{SS} \approx 26 \times 10^3 \cdot C_{SS}$$

tomando el máximo valor recomendado por el fabricante (de 100 nF a 1 μ F), ya que no se necesitan mejores prestaciones.

C.4.5.3. Fuente de alimentación de 5V y 1.8V

La fuente de 5 V alimenta el conversor analógico digital, las fuentes de 3.3 V, 1.8 V, -5 V y los amplificadores operacionales empleados en la etapa de adquisición y adecuación de señales.

La fuente de 1.8 V, por otro lado, alimenta solamente el ADC.

Dado el bajo costo y las relativamente bajas necesidades de potencia, se decidió utilizar una fuente lineal. Por motivos de disponibilidad se eligió el integrado LM1117 de tensión fija. El mismo tiene las siguientes características:

- Corriente máxima de 800 mA
- Máxima regulación de carga del 0.4 %
- Mínima cantidad de componentes

El diagrama de bloques del integrado se puede ver en la Figura C.30

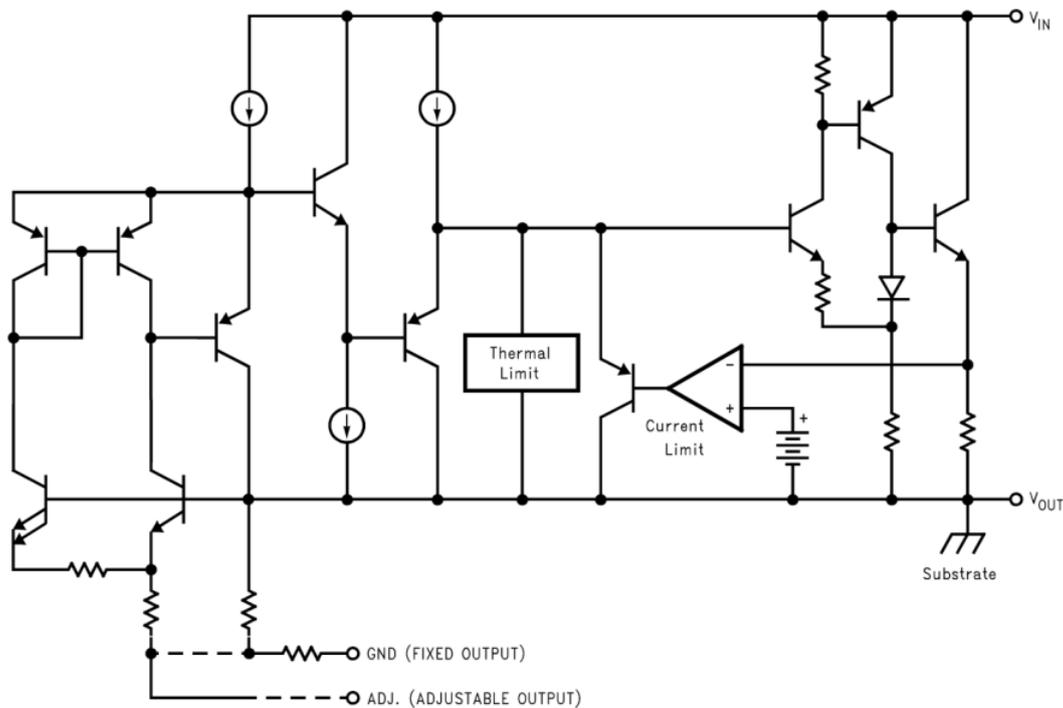


Figura C.30: Diagrama de bloques del integrado LM1117MP-1.8/NOPB

En la Figura C.31 se puede observar el esquemático de la fuente de 1.8 V. La versión utilizada del integrado es la LM1117MP-1.8.

El esquemático de la fuente de 5 V es idéntico, siendo en este caso el integrado LM1117MP-5.0, versión de tensión fija para 5 V.

C.4.5.4. Fuente de alimentación de 3.3V

Esta fuente alimenta las siguientes partes del circuito: microcontrolador, ADC y driver del MOSFET. Dados los bajos requerimientos de potencia y el menor costo, se decidió utilizar una

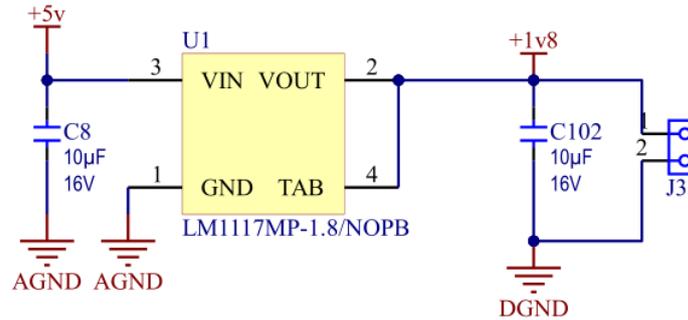


Figura C.31: Fuente de alimentación de 1.8 V

fuentes lineales.

De esta forma se eligió el integrado TPS79533DCQR. El mismo ha sido utilizado en diseños previos con un alto grado de confiabilidad. Entre sus características más destacables se encuentran:

- Corriente máxima de 500 mA
- Muy bajo ruido ($33 \mu\text{V}_{\text{RMS}}$)
- Baja caída de tensión a máxima carga (110 mV)
- Mínima cantidad de componentes

El diagrama en bloques del integrado se puede ver en la Figura C.32.

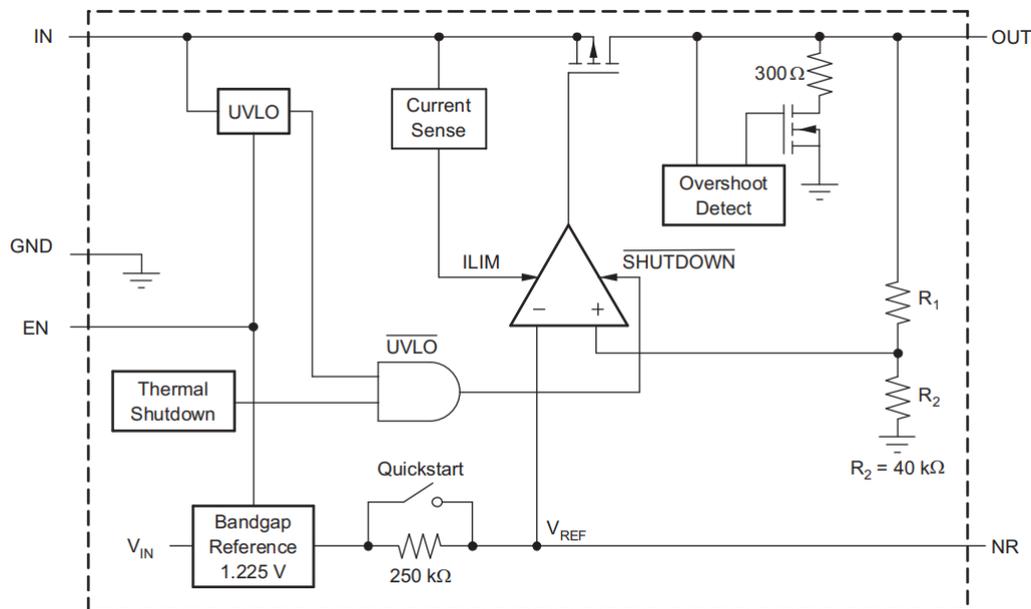


Figura C.32: Diagrama de bloques del integrado TPS79533DCQR

En la Figura C.33 se puede observar el esquemático de la fuente de 3.3 V.

Siguiendo las indicaciones de la hoja de datos, se eligieron los componentes necesarios. Estos, tal como se puede observar, son simplemente tres capacitores, ya que este integrado permite un uso mínimo de componentes.

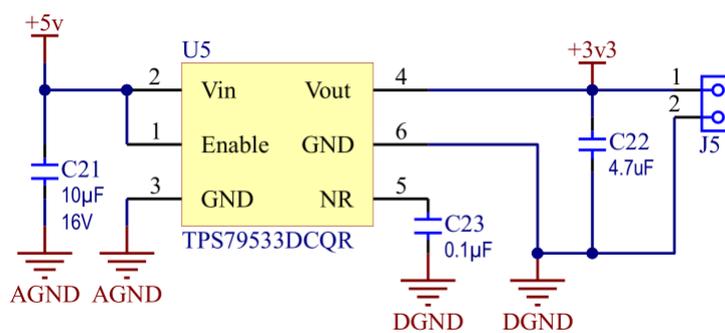


Figura C.33: Fuente de alimentación de 3.3 V

C.5. Diseño de firmware

El firmware del microcontrolador se programará en lenguaje C, sin utilizar sistemas operativos en tiempo real (RTOS) y haciendo uso del Advanced Software Framework (ASF) de Atmel, que provee una capa de abstracción de hardware, facilitando así el uso de los periféricos.

Esta sección responde a los requerimientos RF01 y RF02.

C.5.1. Estructura general

El programa que correrá en el microcontrolador se dividirá en módulos llamados *apps*. Cada uno de ellos cuenta con un API que será el encargado de comunicarse con la interfaz de comunicaciones, así permitiendo tener una capa de abstracción entre ambos. Además, esta interfaz de comunicaciones proveerá la estructura necesaria para poder comunicarse con la PC, ya sea vía UART o USB.

Las tareas que realizará el microcontrolador son:

- Generación de corriente
- Adquisición y procesamiento de señales
- Comunicación con la interfaz virtual

C.5.2. Generación de corriente

Requisito relacionado	Descripción
RF01	Generación y adquisición de corriente

Se deberá implementar un sistema de control a partir del cual se generará la corriente a lazo cerrado. Además, se deberá controlar los PWM del microcontrolador, los cuales controlarán el puente H.

C.5.2.1. Estrategia de control

Si bien hay varias estrategias de control para sistemas con señales de referencia alternas, se utilizará un esquema de control repetitivo (RC), descrito en [1] y [3].

La ventaja del controlador repetitivo respecto al controlador resonante, otra opción explorada, es que este último introduce polos en $s = \pm j\omega_0$, debiendo introducir tantos controladores como frecuencias se quieran controlar. En cambio, el RC al estar basado en el principio del modelo interno, introduce polos en $s = \pm jn\omega_0$, de manera de permitir seguir tanto la señal fundamental como sus armónicos, obteniendo así mejor performance.

C.5.2.2. Controlador

Es necesario entonces, definir la estructura del sistema que se desea controlar. El diagrama en bloques del sistema se puede ver en la Figura C.34. Se pueden observar los siguientes bloques y señales:

- $r(z)$: señal de referencia
- $e(z)$: señal de error
- $G_{rc}(z)$: transferencia controlador repetitivo
- $G_c(z)$: transferencia del controlador del lazo interno
- $G_p(z)$: transferencia de la planta
- $G_f(z)$: transferencia del filtro de adquisición
- $i(z)$: salida de corriente

Cabe mencionar que en el planteo de este diagrama en bloques, se omitió el conversor analógico-digital y se trabajó directamente con el sistema discreto, teniendo en cuenta una frecuencia de muestreo $f_s = 128 \times 50 \text{ Hz} = 6400 \text{ Hz}$. Además, se trabajó con el modelo promediado, ya que la frecuencia de trabajo de los PWM (100 kHz) se encontrarán muy por encima de la frecuencia máxima de trabajo del sistema de control.

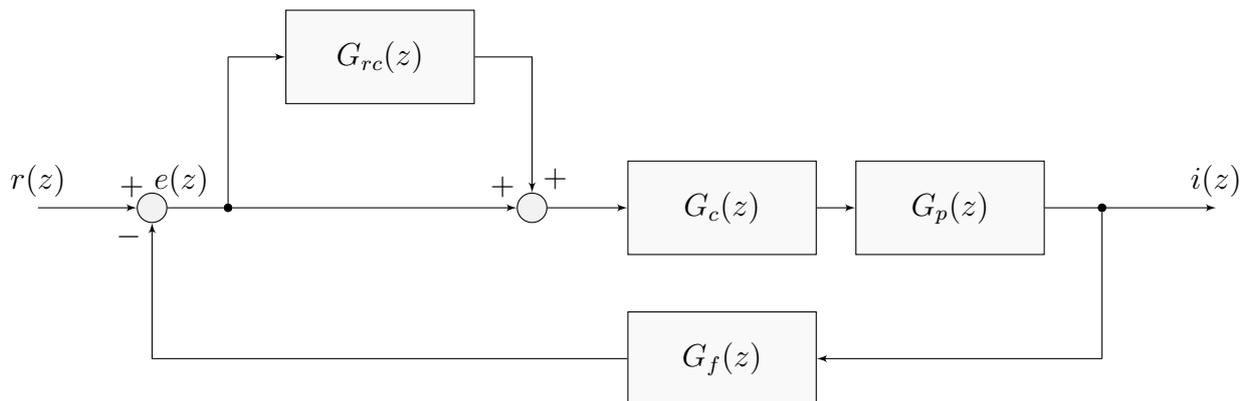


Figura C.34: Diagrama en bloques sistema completo

De aquí se pueden comenzar a definir las transferencias de los bloques.

A partir de la transferencia del filtro de adquisición continua definida en la Sección C.4.2, se obtiene la transferencia discreta:

$$G_f(z) = \frac{0.9105z^2 + 0.4081z + 0.03233}{z^3 + 0.3296z^2 + 0.02255z - 0.001261}$$

Se puede estimar los parámetros de la planta, como:

- $L = 0.3 \text{ mH}$
- $R = 0.1 \Omega$

Una vez construido el instrumento, se podrán obtener estos parámetros y ajustar los cálculos de acuerdo a lo medido.

De esta forma, se define la transferencia como:

$$G_p(s) = \frac{1}{sL + R}$$

obteniendo así una transferencia discreta:

$$G_p(z) = \frac{0.07716}{z - 0.9753}$$

Respecto del controlador repetitivo, su estructura interna se puede observar en la Figura C.35 y su transferencia es la siguiente:

$$G_{rc}(z) = k_{rc} \frac{Q(z)z^{-N}L(z)}{1 - Q(z)z^{-N}}$$

donde N es un entero calculado como $N = T_g/T_s$, siendo T_g el período de la señal generada y T_s el período de muestreo.

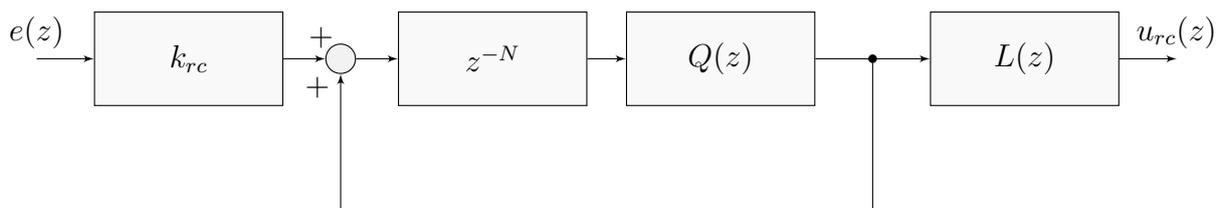


Figura C.35: Diagrama en bloques de controlador repetitivo

$Q(z)$ es un filtro pasabajos, cuya función es seleccionar aquellas frecuencias que el sistema va a controlar y estabilizar el sistema a altas frecuencias. Por su simplicidad, se eligió el siguiente filtro FIR:

$$Q(z) = 0.25z + 0.5 + 0.25z^{-1}$$

Se puede demostrar que la ganancia k_{rc} se debe encontrar entre 0 y 2 para que el sistema sea estable. De esta forma se elige el siguiente valor:

$$k_{rc} = 1.5$$

$L(z)$ es un filtro de compensación de fase, cuya función es estabilizar el sistema a bajas frecuencias. Utilizando el método de diseño descrito en [3] se encuentra:

$$L(z) = 3.508z^3$$

Una vez finalizado el diseño del controlador repetitivo, se ajustó el controlador $G_c(z)$. Se decidió utilizar un controlador proporcional. Ajustando para obtener un margen de fase aceptable, se obtuvo:

$$G_c(z) = 0.2$$

el cual provee un margen de fase de aproximadamente 90° .

La transferencia a lazo abierto se puede ver en la Figura C.36.

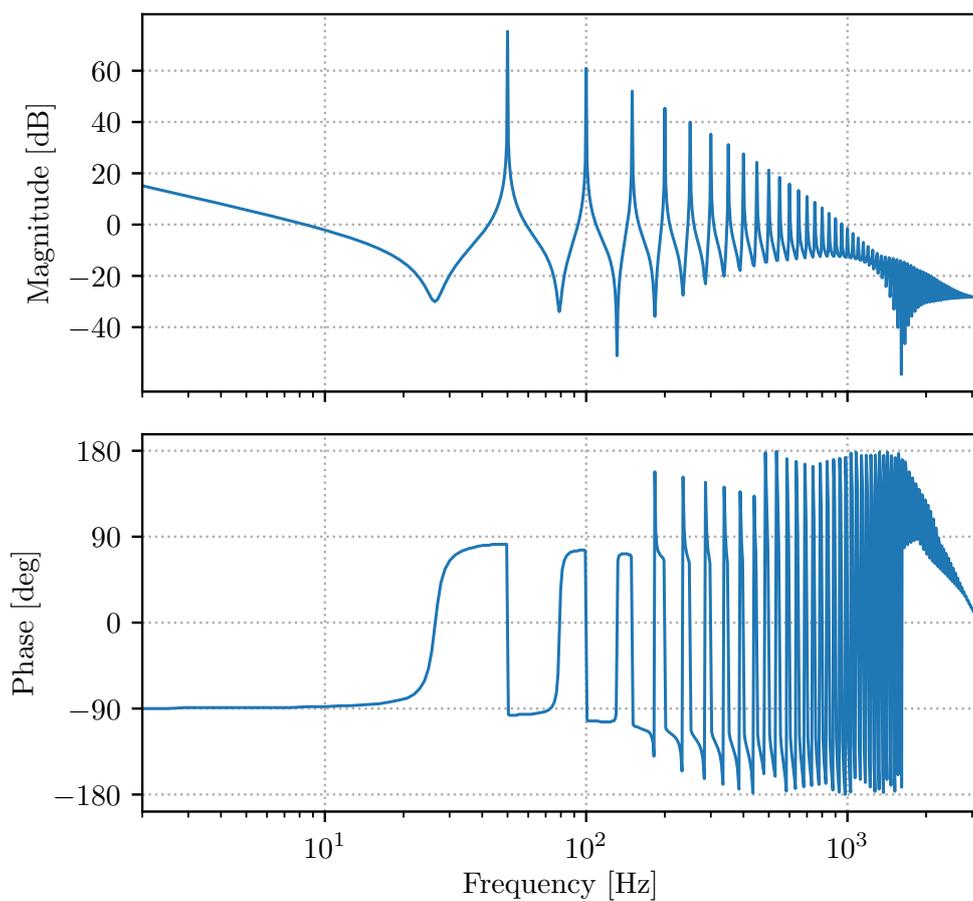


Figura C.36: Transferencia a lazo abierto

C.5.2.3. Generación de PWM

El microcontrolador a través de su periférico de PWM controlará el puente H de transistores, descrito en la Sección C.4.1.

La frecuencia de trabajo del mismo será $f_{pwm} = 100$ kHz la cual, como ya se explicó previamente, se encuentra muy por encima de la frecuencia de muestreo, no interfiriendo en las mediciones ni en el sistema de control.

Dado que la frecuencia del clock del microcontrolador es $f_{clk} = 120$ MHz, la cantidad de pasos disponibles permitidos por el comparador interno del PWM es:

$$n = \frac{f_{clk}}{f_{pwm}} = 1200$$

Se deberán configurar los dos canales de PWM como síncronos, es decir funcionando con el mismo clock y el mismo comparador interno. Un canal se utilizará para disparar la rama izquierda del puente H y el otro para la derecha.

Se deberá también poder configurar el tiempo muerto o *deadtime*, el cual separará el disparo de los transistores en la misma rama. Se seteará en un principio en 500 ns. Luego, mediante las pruebas realizadas, se disminuirá al mínimo valor posible.

El esquemático con las conexiones realizadas de los PWM se puede ver en el Anexo D.

C.5.3. Adquisición y procesamiento de señales

Requisito relacionado	Descripción
RF01	Generación y adquisición de corriente

El microcontrolador deberá adquirir y procesar las señales provenientes de los instrumentos que a calibrar o caracterizar. Además, adquirirá y procesará la señal proveniente de la resistencia de medición *shunt* para la realimentación de la corriente generada.

La frecuencia de muestreo será de $50 \text{ Hz} \cdot 128 = 6400$ Hz.

Las mediciones que se deben obtener a partir del procesado de las señales son:

- Amplitud RMS
- Amplitud de armónicos, fundamental y continua
- Distorsión total de la forma de onda (TWD)

C.5.3.1. Obtención de parámetros

La amplitud RMS se obtendrá a partir de la siguiente ecuación:

$$U_{\text{RMS}} = \frac{\sum_{n=1}^N x^2[n]}{N}$$

en donde $x[n]$ es el valor de la muestra n y N es la cantidad de muestras a partir de las cuales se calcula este parámetro, definido más adelante.

Para la obtención de la amplitud RMS de armónicos, fundamental y continua se utilizará el algoritmo de medición de armónicos utilizando transformadas de Fourier discretas de ventana deslizante modulada o mSDFT, por sus siglas en inglés. Este método se puede encontrar desarrollado en [5].

La distorsión total de la forma de onda (TWD) permite cuantificar la distorsión armónica, incluyendo la distorsión por continua, interarmónicos y/o ruido, a diferencia de la distorsión armónica total (THD), que solo mide la distorsión armónica pura. Se utilizará la siguiente ecuación para su cálculo:

$$\text{TWD} = \frac{\sqrt{U_{\text{RMS}}^2 - U_1^2}}{U_1}$$

en donde U_{RMS} es la amplitud RMS de la señal y U_1 es la amplitud de la fundamental.

C.5.3.2. Mecanismo de medición

Para la adquisición y procesado de las señales se utilizará un mecanismo de medición basado en índices y tendencias (*index* y *trend*), mostrado en la Figura C.37.

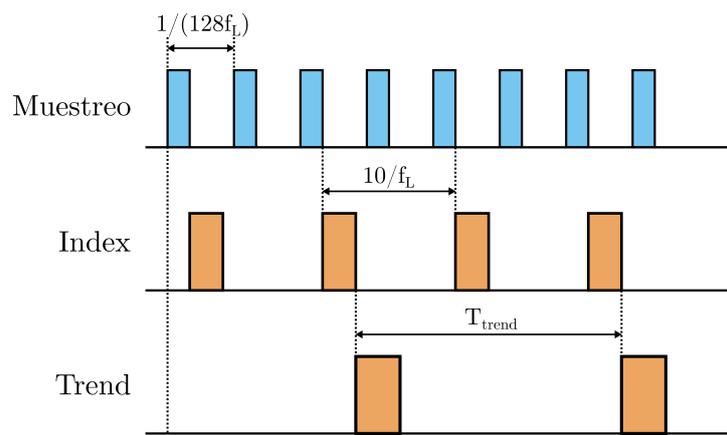


Figura C.37: Esquema de adquisición y procesado de señales

El muestreo se produce regularmente, 128 veces por ciclo de la frecuencia fundamental de 50 Hz. Este proceso es disparado por un timer del microcontrolador. Además del muestreo, se actualizará la salida de la ventana deslizante del algoritmo mSDFT y se acumularán los armónicos y el cuadrado de la señal muestreada.

Los index, se generarán cada 10 ciclos de la frecuencia fundamental. En ellos se obtendrá las amplitudes RMS, los armónicos y la distorsión TWD. Este proceso se realizará en los ciclos ociosos del microcontrolador, ya que no se tiene restricciones de tiempo para su cálculo.

A partir de la acumulación de índices se obtendrán los trend. Estas resumirán un período de 3 segundos de la señal, guardando los parámetros promedio, máximos y mínimos de ese tiempo. Se realizará en los ciclos ociosos del microcontrolador.

C.5.4. Comunicación con la interfaz virtual

Requisito relacionado	Descripción
RF02	Sistema de control gráfico y gestión de ensayos

El microcontrolador estará encargado enviar y recibir comunicaciones entre el microcontrolador y la PC. El microcontrolador no deberá iniciar comunicaciones por su cuenta, sólo responderá las generadas por la PC. Se ahorra así la implementación de un esquema de acceso al medio.

Se diseñó entonces el siguiente paquete de datos:

Inicio	Proyecto	Fuente	Destino	ID	Longitud	Datos	CRC
--------	----------	--------	---------	----	----------	-------	-----

Cada bloque representa un byte, excepto el CRC (código de corrección de errores) que es de dos bytes y los datos. Tanto el byte de inicio, como el de proyecto, fuente y destino, serán configurables.

El byte de ID seleccionará la función que se desea ejecutar en el microcontrolador, cuya respuesta será siempre el número siguiente a la ID. La longitud representa la cantidad de datos enviados, en bytes. El CRC se genera y verificará automáticamente para cada frame.

Un ejemplo de envío y recepción de datos a continuación.

Inicio	Proyecto	Fuente	Destino	ID	Longitud	Datos	CRC
0xA1	0x02	0xB0	0xB1	0x10	0x01	0x00	0xDF45
0xA1	0x02	0xB1	0xB0	0x11	0x4	0xA3F5CD01	0xB340

En principio se envía desde a PC (0xB0) un mensaje al microcontrolador (0xB1) pidiendo los últimos datos de trends con un ID determinado para ello. Desde el microcontrolador luego se responde, con el número siguiente de ID y los datos asociados.

Se deberá permitir por último realizar la comunicación mediante dos puertos distintos. La primera es utilizando la interfaz UART y la segunda es utilizando el puerto USB, que funcionará generando un puerto COM virtual.

C.6. Diseño de software

La interfaz de usuario en la PC será la encargada de comunicarse con el instrumento, controlar sus funciones y mostrar los resultados.

Para su programación se utilizará el lenguaje Python, por su simplicidad, librerías y recursos. Para su implementación, se utilizará un modelo de programación orientada a objetos (OOP, por sus siglas en inglés). Se crearán las siguientes clases:

- *App*: interfaz gráfica en Tkinter
- *Backend*: construcción de mensajes y llamada a Msg
- *BackendApi*: interfaz de conexión entre App y Backend
- *Msg*: armado y procesado de paquetes
- *Comm*: manejo de puertos y escritura de datos crudos al puerto COM
- *Scheduler*: gestión de funciones

En la Figura C.38 se puede ver una imagen de la ventana principal.

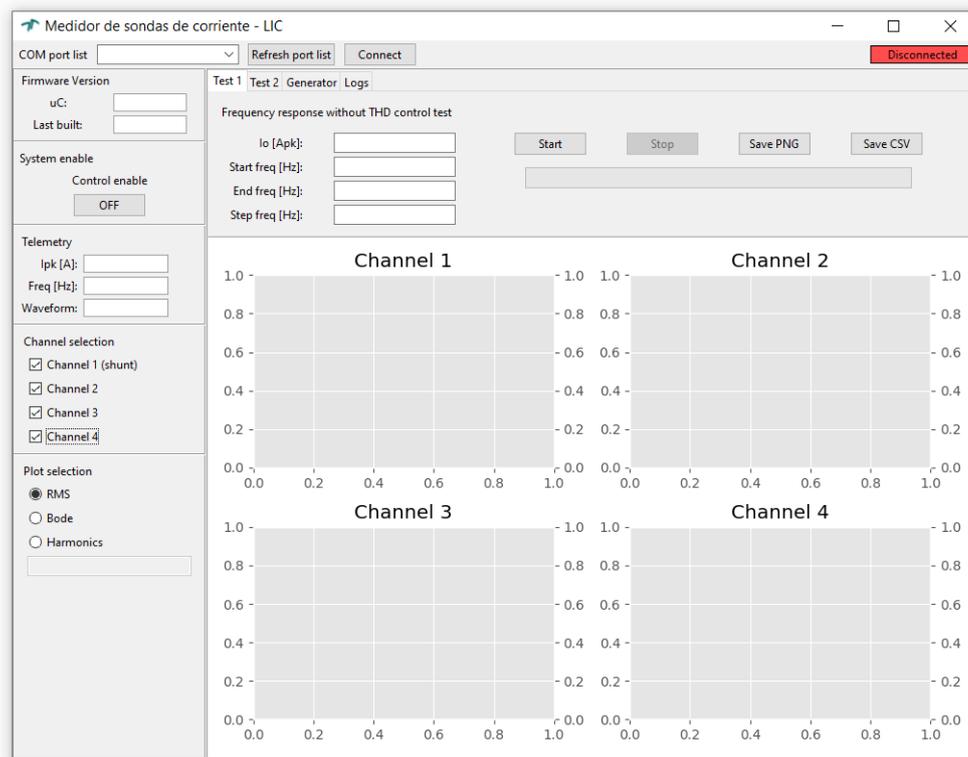


Figura C.38: Ventana principal interfaz PC

En la barra superior se puede ver el “Panel de comunicaciones”, donde se puede elegir el puerto COM, refrescar la lista de puertos, conectarse al dispositivo y ver su estado.

En la barra lateral se puede ver el “Panel de estado”, donde se muestra la configuración de la interfaz gráfica y del instrumento.

En el centro se puede observar el “Panel de funciones”, donde se pueden seleccionar los modos de funcionamiento, configurarlos y observar los resultados.

C.6.1. Estructura de clases

Como se explicó previamente, la interfaz será programada utilizando OOP. De esta forma, la estructura de clases y sus interacciones quedaría conformada como en la Figura C.39.

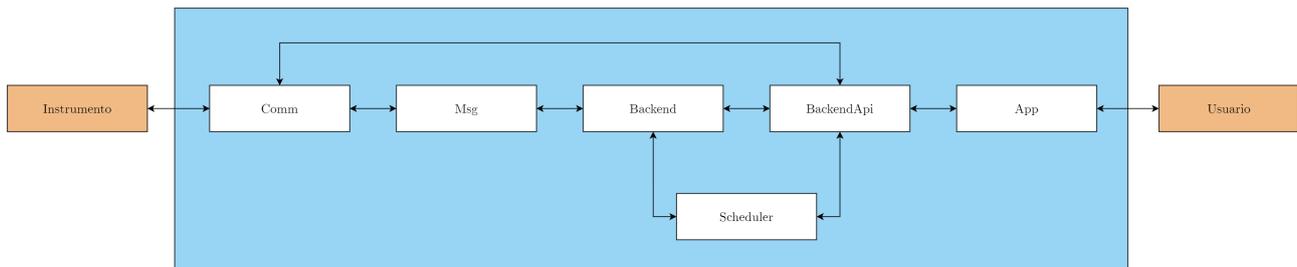


Figura C.39: Estructura de clases interfaz gráfica

C.6.1.1. Comm

La clase *Comm* será una clase destinada a manejar las comunicaciones de la PC con el instrumento. Las tareas que desarrollará serán:

- Apertura y cierre de puertos COM
- Escritura y lectura de datos crudos

Se comunicará con la clase *Msg*, la cual dirigirá la escritura y lectura de datos. Además, la clase *BackendApi* se encargará de la apertura de los puertos, es decir, la conexión o desconexión del instrumento.

Los métodos mínimos que se deberán implementar serán:

- `selport(port: str)`: selección de puerto COM a utilizar
- `open()`: abrir puerto seleccionado
- `close()`: cerrar puerto seleccionado
- `is_open() ->bool`: devuelve estado de puerto
- `read() ->bytes`: devuelve datos recibidos
- `write(data: bytes)`: envía datos

C.6.1.2. Msg

La clase *Msg* será una clase destinada al armado y procesado de paquetes hacia y desde el instrumento. El objetivo de la misma será la de proveer una interfaz transparente para el envío de datos.

Las tareas que desarrollará serán:

- Recepción de datos crudos y extracción de datos
- Armado de paquetes a partir de datos e ID para su envío
- Chequeo de protocolo de comunicación

Se comunicará entonces con la clase *Comm*, para la recepción y envío de datos crudos. Se deberá implementar el protocolo de comunicación definido en la Sección C.5.4 para el correcto armado y procesado de paquetes.

Se comunicará también con la clase *Backend*, la cual enviará el ID y datos para la generación y envío de paquetes, así como también los recibirá una vez obtenida una respuesta desde el instrumento para su procesado.

Los métodos mínimos a implementar serán:

- `__init__(msg: bytes, msg_id: byte)`: inicialización de objeto con mensaje a enviar y su ID
- `send(comm: Comm)`: envío de mensaje a clase *Comm*

La respuesta al mensaje enviado se encontrará en un atributo del objeto llamado `response`.

C.6.1.3. Backend

La clase *Backend* tendrá la lógica para la ejecución de funciones en el instrumento. Las tareas que desarrollará serán:

- Llamar a funciones del instrumento y esperar su respuesta
- Procesar funciones según el ID recibido

Deberá entonces tener sincronizados los ID con los del microcontrolador. Para ello, se podrá generar una clase de ayuda *Settings* que podrá contener esta y otras configuraciones básicas. Se utilizará el tipo de clase *Dataclass* para ello.

Se comunicará con la clase *BackendApi*, la cual ejecutará las funciones y recibirá la respuesta del instrumento para su procesado.

Por otro lado, se comunicará también con la clase *Msg*, necesaria para la generación y envío de paquetes.

Los métodos mínimos a implementar serán:

- `comm_echo_req()`: envío de eco
- `comm_telemetry_req()`: solicitud de parámetros de amplitud, frecuencia y tipo de onda
- `comm_version_req()`: solicitud de versión de firmware
- `comm_control_start_req()`: solicitud de habilitación de la parte de potencia
- `comm_control_stop_req()`: solicitud de deshabilitación de la parte de potencia
- `comm_control_set_signal_params_req(amp: float, freq: int)`: solicitud de seteo de parámetros de señal a generar
- `comm_trend_req()`: solicitud de última trend generada

C.6.1.4. BackendApi

La clase *BackendApi* será la interfaz entre la clase *Backend* y *App*. Las tareas que desarrollará serán:

- Realizar funciones complejas a desarrollar en el instrumento, enviando, recibiendo y procesando información
- Ejecutar ensayos automatizados
- Separar la lógica de la interfaz gráfica
- Manejar respuestas obtenidas del instrumento

Esta clase se comunicará con *App*, la cual la llamará para la ejecución de funciones complejas. A su vez, *BackendApi* modificará la interfaz gráfica de acuerdo a información recibida del instrumento.

Por su parte se comunicará con *Backend*, la cual utilizará para la ejecución de funciones en el instrumento y recepción de datos. En esta clase se manejarán los errores que puedan surgir en la comunicación.

Los métodos de la clase serán divididos en dos. Los que respondan a solicitudes de la clase *App* comenzarán con el prefijo **app**, los que respondan a la clase *Backend* comenzarán con el prefijo **be**.

Los métodos mínimos a implementar serán:

- **app_connection()**: maneja la conexión con el instrumento, es llamada al hacer clic en el botón de conexión en el “Panel de comunicaciones”
- **app_start_test()**: ejecución de ensayos automatizados en el instrumento
- **app_start_generator()**: maneja el modo generador del instrumento
- **be_set_connection_state()**: configura el estado de conexión en la interfaz
- **be_set_control_state()**: configura el estado de la etapa de potencia en la interfaz
- **be_telemetry_handler()**: maneja las respuestas a la solicitud de telemetría, mostrando los datos recibidos en el “Panel de estado”
- **be_trend_handler()**: maneja la recepción de trends del instrumento, mostrándolas o procesándolas según el modo

C.6.1.5. App

La clase *app* contendrá la interfaz gráfica que se mostrará al usuario. Para su construcción se utilizará la librería Tkinter.

Tener la interfaz gráfica separada del resto de la lógica de la aplicación permitirá modificarla o incluso rediseñarla sin perder ninguna funcionalidad previa.

C.6.2. Panel de comunicaciones

Este panel se ubicará en la parte superior de la interfaz, en formato de una barra horizontal. Se podrá:

- Seleccionar puerto COM a conectarse
- Conectarse o desconectarse del instrumento
- Ver el estado de conexión del dispositivo

Una vez abierto el puerto y conectado el instrumento, se procederá a enviar de manera regular “ecos”, que serán mensajes vacíos a los cuales el instrumento responderá con la misma información que fue enviada. Si el instrumento responde correctamente un eco, se lo considerará “conectado”.

Si el instrumento no respondiera a un eco, el estado de conexión cambiará a “reconectando”. Luego de tres ecos consecutivos sin respuesta, el dispositivo se considerará “desconectado”.

Se implementará finalmente un sistema de “scheduling”. Las funciones a ejecutar en el microcontrolador llamadas desde el backend, serán puestas en una cola y se ejecutarán secuencialmente luego de un eco exitoso.

C.6.3. Panel de estado

Este panel se ubicará en la parte lateral de la interfaz. Se mostrarán todos los elementos relacionados con la configuración de la interfaz gráfica y del instrumento. Se deberá incluir:

- Versión de firmware que se encuentra corriendo en el microcontrolador
- Estado del control de la etapa de potencia y botón para habilitar y deshabilitar
- Parámetros de la corriente generada: corriente pico, frecuencia y forma de onda
- Canales seleccionados para mostrar información
- Tipo de gráfico a mostrar: RMS, bode o armónicos

C.6.4. Panel de funciones

Este panel será el principal de la aplicación. Se ubicará en el centro de la interfaz.

Se podrán elegir entre cuatro funciones:

- Test 1: respuesta en frecuencia sin control de TWD
- Test 2: respuesta en frecuencia con control de TWD
- Generador: modo generador de corriente
- Logs: registro de eventos

El panel de funciones se modificará de acuerdo a la función seleccionada.

C.6.4.1. Test 1 y 2: Respuesta en frecuencia

Esta función permitirá realizar un ensayo automatizado sobre las sondas de corriente conectadas al instrumento.

La interfaz deberá permitir setear los siguientes parámetros:

- Amplitud pico de corriente
- Frecuencia de inicio
- Frecuencia de fin
- Paso de frecuencia
- TWD máximo (sólo en test 2)

Suponiendo los siguientes parámetros de ejemplo:

- Amplitud pico de corriente: 10 A
- Frecuencia de inicio: 50 Hz
- Frecuencia de fin: 300 Hz
- Paso de frecuencia: 50 Hz
- TWD máximo: 10 %

La aplicación configurará una onda senoidal de 10 A pico y 50 Hz. Comenzará entonces a pedirle, luego de la solicitud de estado de conexión, información de la última tendencia obtenida en el dispositivo. Si la misma no contiene banderas o *flags* que hayan afectado la medición, se esperará a una tendencia que no las tenga.

En este paso, si se tratara del test 2 con control de TWD, se controlará también en cada tendencia el TWD. Si este superara el 10 %, se reducirá la amplitud y se esperará un nuevo trend. Se repetirá este proceso hasta que el TWD se encuentre debajo del umbral configurado.

Nacho: cuánto se reduciría la amplitud? Se configura eso? Y si no se llega aún reduciendo la amplitud hay que setear una cantidad de intentos no?

Obtenido un trend sin flags y, en caso de que se tratara del test 2, con el TWD dentro del umbral determinado, se configurará ahora el dispositivo con la siguiente frecuencia, calculada sumándole a la frecuencia actual el paso de frecuencia.

Se continuará así hasta completar la última frecuencia de 300 Hz, en donde se terminará el reporte y se graficará el resultado en pantalla. Se guardará información tanto de RMS, bode y armónicos y se permitirá cambiar dinámicamente entre los tres tipos de gráfico. Se mostrará además el TWD para cada punto.

El reporte gráfico podrá guardarse en formato PNG. Se le deberá mostrar al usuario una ventana en la que podrá seleccionar el nombre del archivo a guardar y su ubicación.

Los datos generados en los reportes deberán también poder ser guardados en formato CSV (*comma-separated values*). Esto permitirá al usuario acceder a los datos “crudos” y realizar así, en caso de necesitarlo, un procesado adicional. Los datos serán guardados con el siguiente formato:

Frequency	Channel	Irms	TWD	Harmonic n

C.6.4.2. Generador

Esta función permitirá utilizar el instrumento como generador de corriente. Se podrá configurar:

- Amplitud pico de corriente
- Frecuencia
- Forma de onda: seno, cuadrada, triangular, diente de sierra o personalizada
- Lazo abierto o cerrado **Nacho: esto queremos que sea una opcion? quizas para debugging**

La información de las tendencias se mostrará en formato de tabla, a medida que se vayan pidiendo del instrumento junto con las flags asociadas a las mismas.

C.6.4.3. Logs

Esta función permitirá llevar un registro de eventos o *logging* que permita al usuario obtener información de los distintos sucesos que ocurran en el dispositivo.

Se tendrán distintos niveles de registro, que se reportarán y podrán ser filtrados por el usuario:

- *Critical*: sucesos que fueren a un apagado del instrumento
- *Error*: sucesos que causen fallas en la operación del instrumento
- *Warning*: sucesos que puedan causar fallas en el sistema
- *Info*: sucesos de información
- *Debug*: sucesos de diagnóstico

En las fallas de tipo critical se incluirán las fallas por sobrecorriente. Se deberá agregar todas aquellas fallas que puedan dañar al dispositivo.

En las fallas de tipo error se agregarán todas aquellas fallas de comunicación entre la interfaz y el instrumento. Se incluirán también fallas en el sistema de scheduling.

En los sucesos de tipo warning se deberá incluir reportes de tendencias con flags y de desconexión del instrumento.

Los sucesos de tipo info deberán contener reportes de selección y apertura de puertos COM e información de conexión del instrumento.

Los sucesos de tipo debug proveerán información al usuario acerca de todas las funciones de comunicaciones que se están ejecutando en el dispositivo. Además, se agregará un modo en el que el usuario podrá observar los datos “crudos” transmitidos entre el instrumento y la PC.

C.7. Construcción

La construcción del instrumento consistirá de la fabricación y ensamblado del PCB, el armado del multiplicador de corriente, la impresión 3D de su soporte y el montaje sobre una base.

El soporte del multiplicador de corriente estará formado por dos bases inferiores y dos superiores. Las bases inferiores contendrán en total 50 hendiduras a través de las cuales pasará el inductor. Las partes superiores servirán para darle estructura al soporte y para permitir el apoyo de las sondas de corriente. Todas las partes estarán unidas con pegamento.

En la Figura C.40 se puede observar un detalle del soporte del multiplicador de corriente.

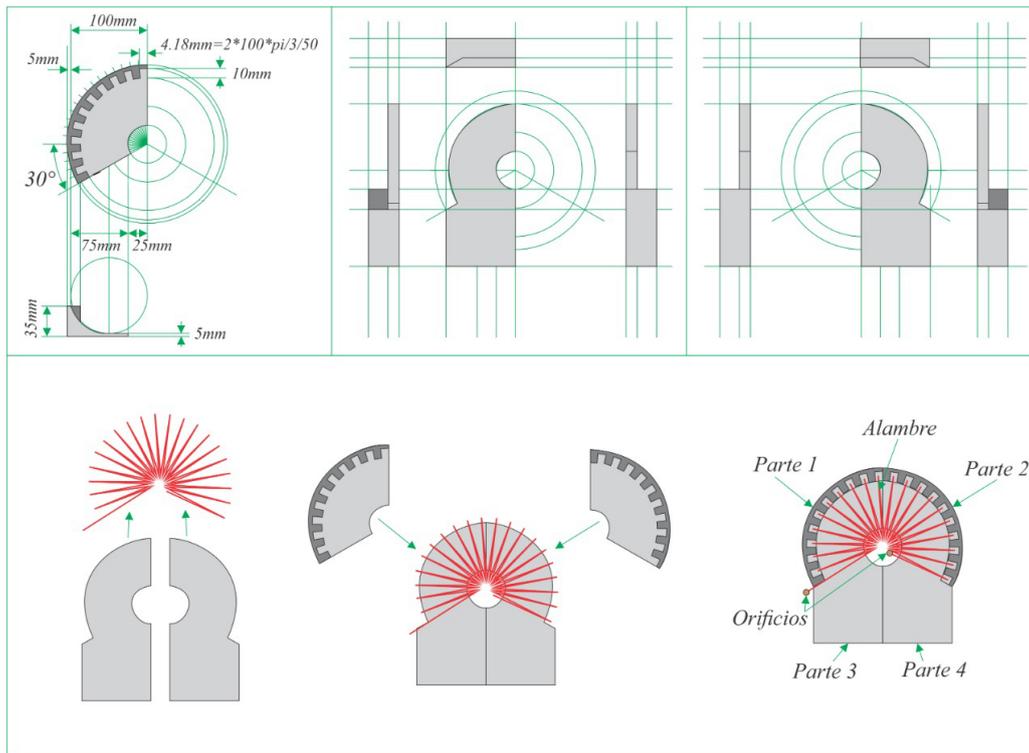


Figura C.40: Construcción del soporte del multiplicador de corriente

Finalmente, todo será montado sobre una base plástica. En la Figura C.41 se puede observar el instrumento final construido.

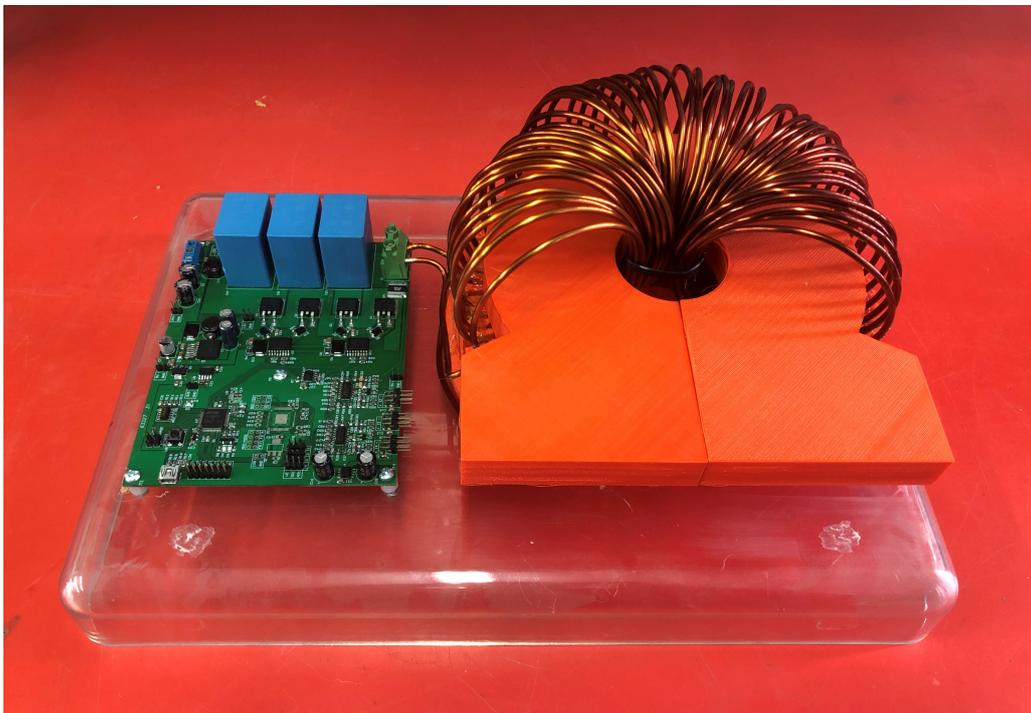
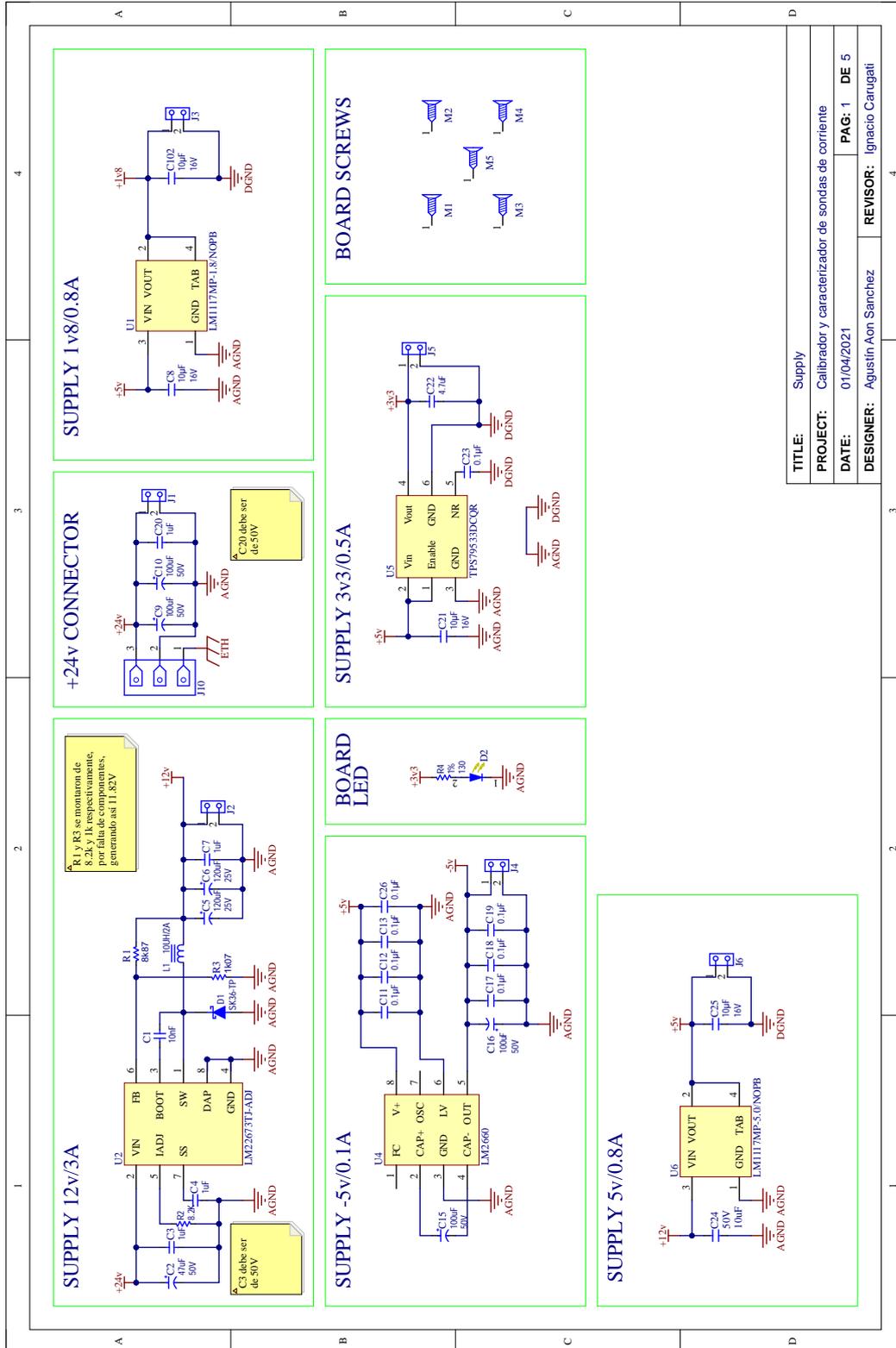
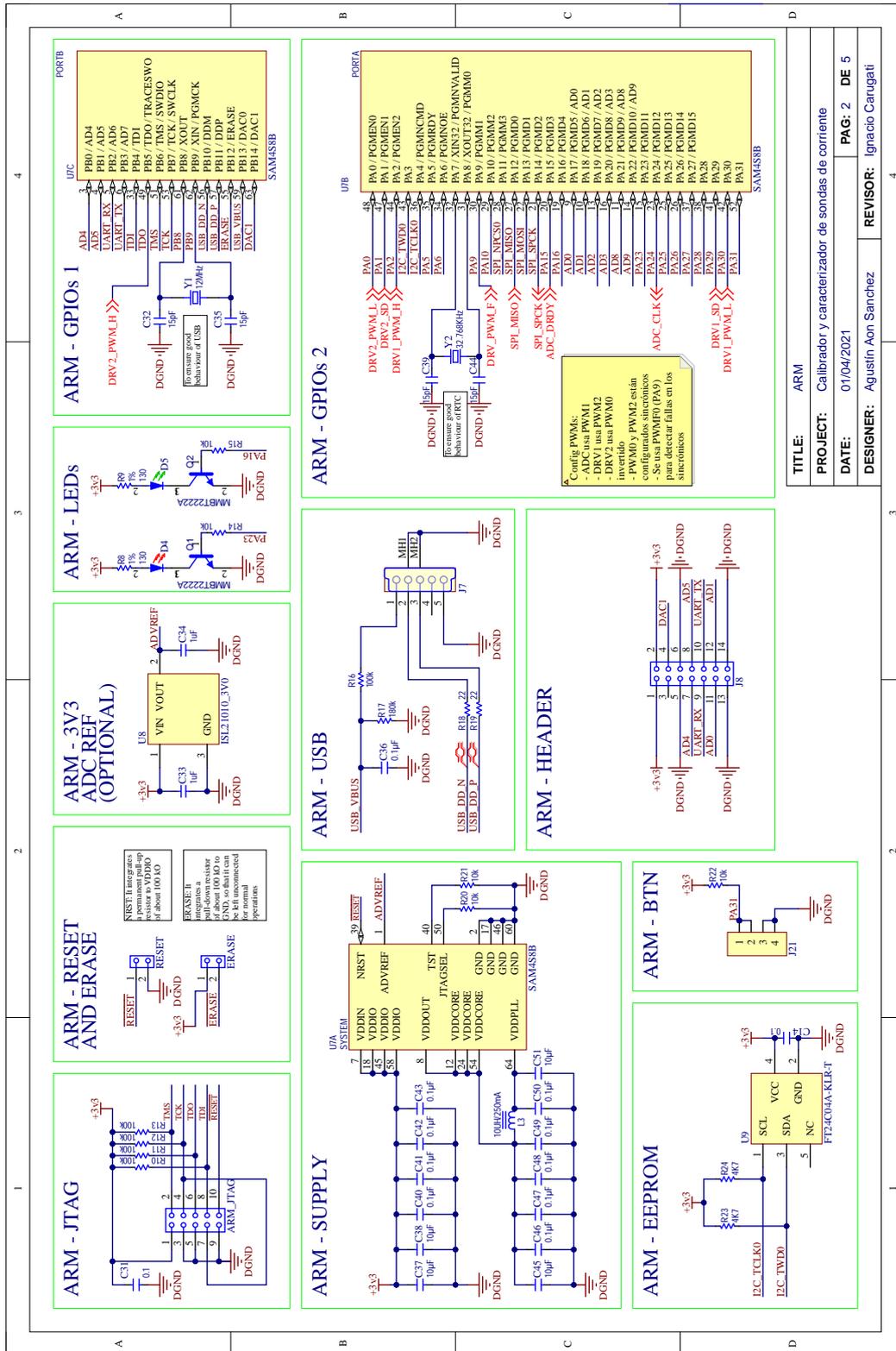


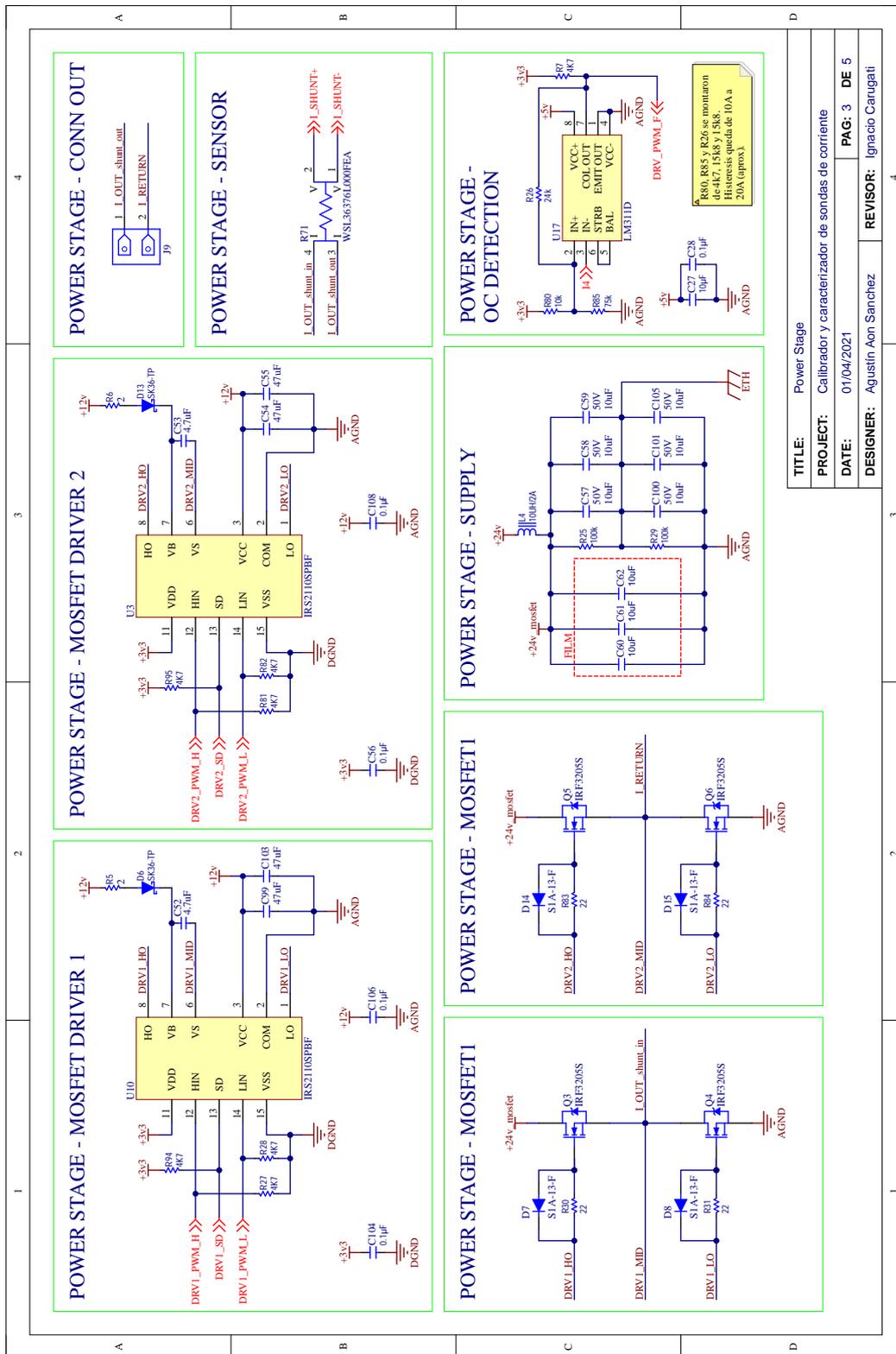
Figura C.41: Instrumento final construido

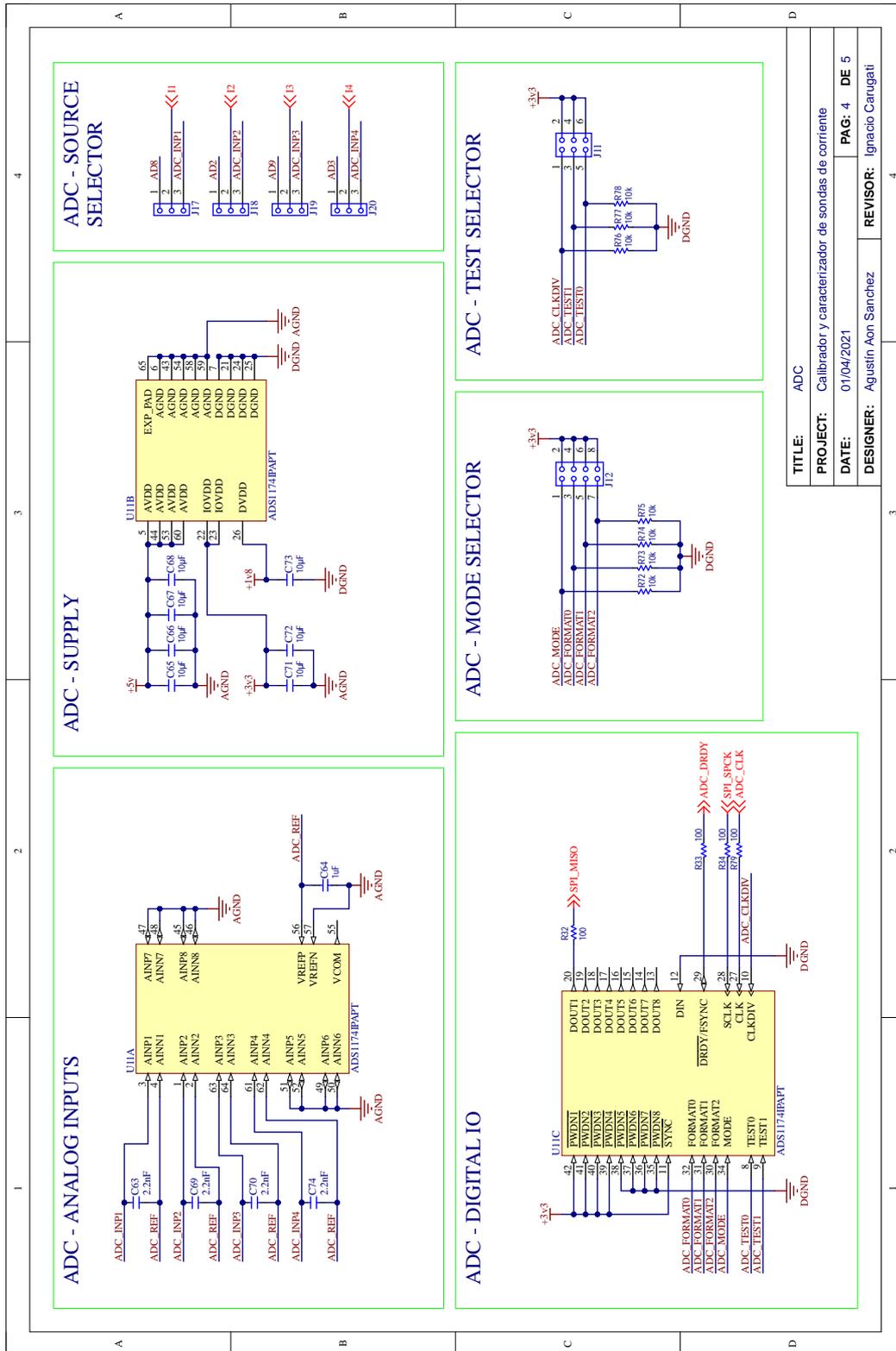
Apéndice D

Esquemático completo

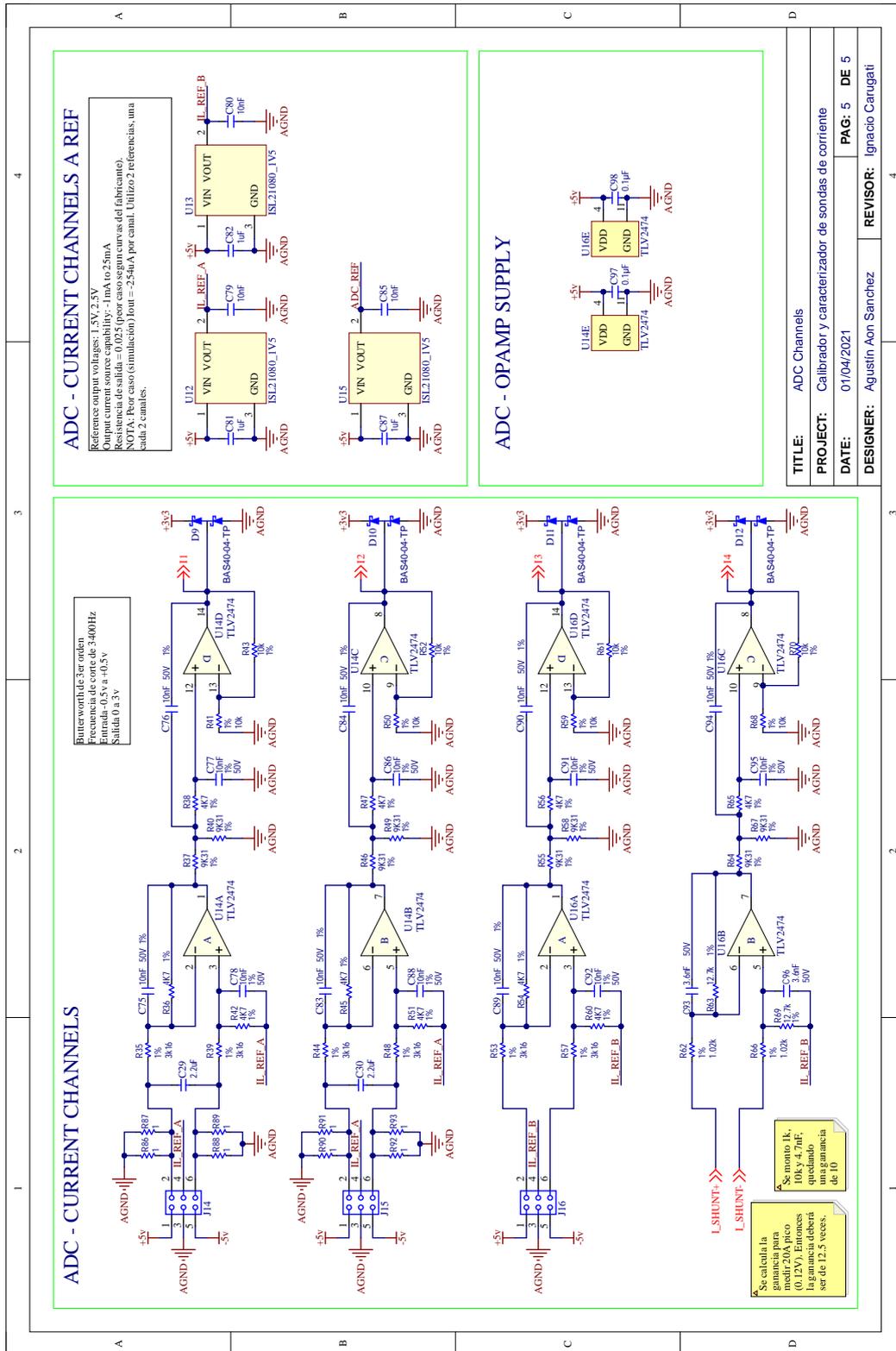






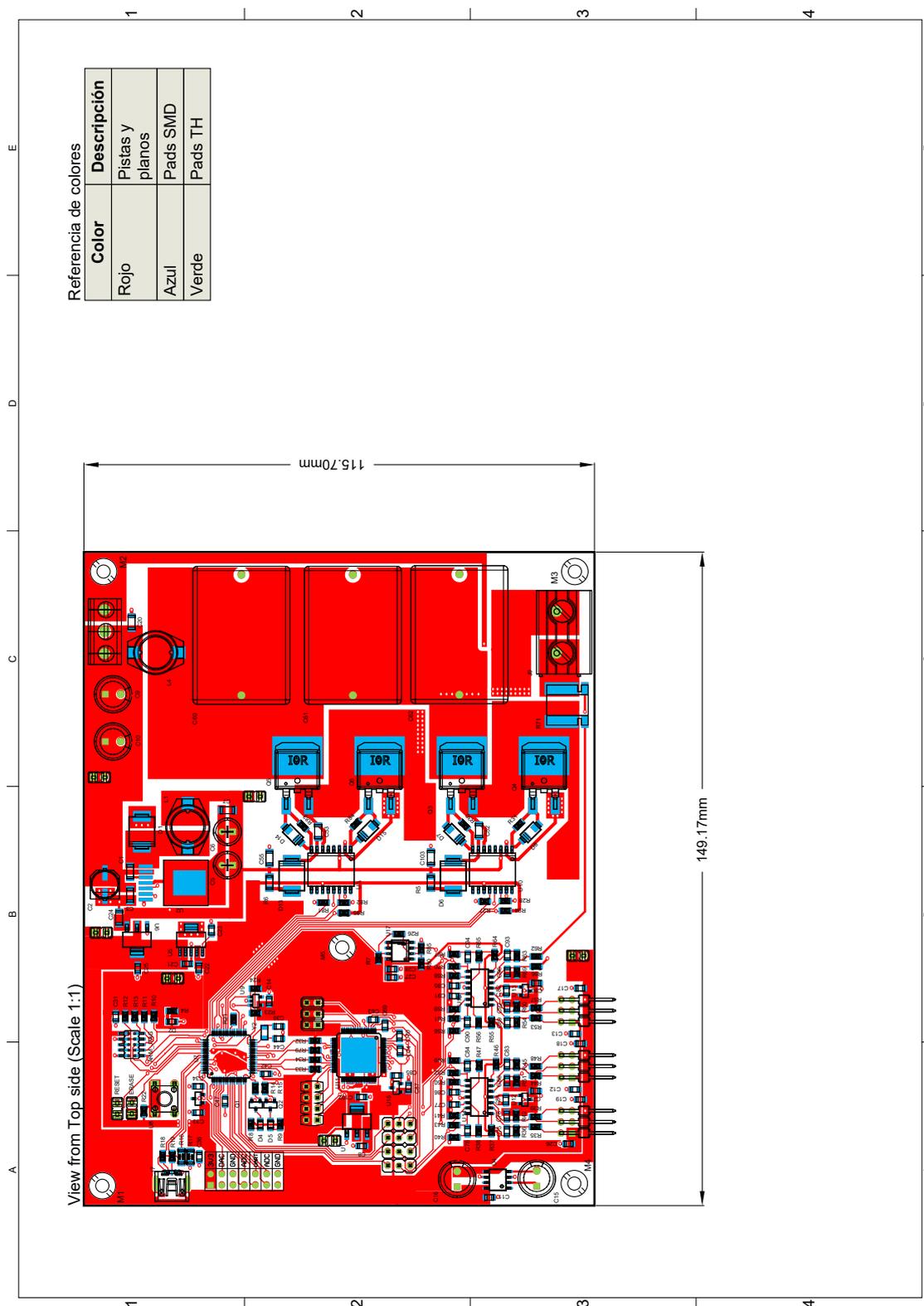


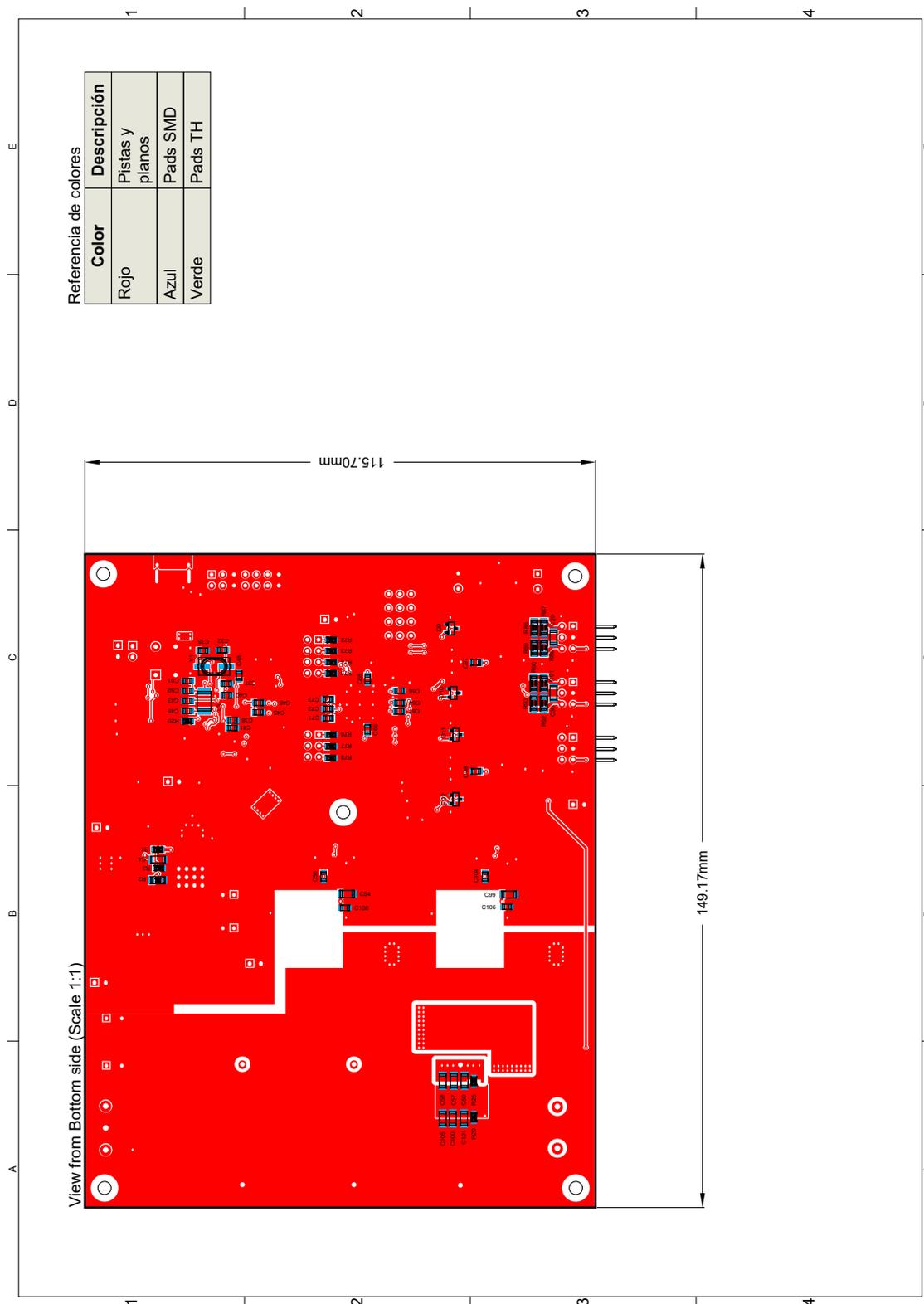
TITLE:	ADC
PROJECT:	Calibrador y caracterizador de sondas de corriente
DATE:	01/04/2021
DESIGNER:	Agustín Aon Sanchez
REVISOR:	Ignacio Carugati
PAG:	4 DE 5



Apéndice E

PCB





Apéndice F

Lista de materiales PCB

Designator	Description	Comment	Quantity
ARM JTAG	CONN HEADER 10POS DL UNSHRD SMD	CON 20021121-00010C4LF FCI	1
C1	10000pF, 630 V, Capacitores cerámicos, X7R, 1206 (3216 métrico), 0.126" L x 0.063" A (3.20 mm x 1.60 mm)	CAP C3216X7R2J103K115AA TDK	1
C2	47µF 50V Aluminum Capacitors Radial, Can - SMD 2000 Hrs @ 85°C	CAP EEE-1HA470XP PANASONIC	1
C3, C4, C7	1 µF, 25 V, Capacitores cerámicos, X7R, 1206 (3216 métrico), 0.126" L x 0.063" A (3.20 mm x 1.60 mm)	CAP C3216X7R1E105M085AA TDK	3
C5, C6	CAP ALUM 120UF 20% 25V RADIAL	CAP ELXY250ELL121MF15D UC	2
C8, C21, C25, C27, C37, C38, C45, C51, C65, C66, C67, C68, C71, C72, C73, C102	CAP CER 10UF 16V X5R 0805	CAP CL21A106KOCL3RC	16
C9, C10	CAP ALUM 100UF 20% 50V RADIAL	CAP ESY107M050AG3AA KEMET	2
C11, C12, C13, C14, C17, C18, C19, C23, C26, C28, C31, C36, C40, C41, C42, C43, C46, C47, C48, C49, C50, C56, C97, C98, C104, C106, C108	CAP CER 0.1UF 25V 10% X7R 0805	CAP CC0805KRX7R8BB104 YAGEO	27
C15, C16	CAP ALUM 100UF 20% 50V RADIAL	CAP ESY107M050AG3AA KEMET	2
C20	1 µF, 25 V, Capacitores cerámicos, X7R, 1206 (3216 métrico), 0.126" L x 0.063" A (3.20 mm x 1.60 mm)		1
C22	CAP CER 4.7UF 25V X5R 0805	CAP CC0805KKX5R8BB475 YAGEO 1	1
C24, C57, C58, C59, C100, C101, C105	Cap Ceramic 10uF 50V X5R 20% Pad SMD 1206 85C Automotive T/R	CAP GRT31CR61H106ME01L	7
C29, C30	CAP CER 2.2UF 16V X7R 1206	CAP CC1206KKX7R7BB225 YAGEO	2
C32, C35, C39, C44	CAP CER 15PF 50V NP0 0805	CAP C0805X150J5GACTU KEMET	4
C33, C34, C64, C81, C82, C87	CAP CER 1UF 16V X7R 0805	CAP CC0805KKX7R7BB105 YAGEO	6
C52, C53	1206 4.7 uF 50 V ±10% Tolerance X7R SMT Multilayer Ceramic Capacitor	CAP GRM31CR71H475KA12L	2
C54, C55, C99, C103	CAP CER 47UF 25V X5R 1206	CAP GRM31CR61E476ME44L	4
C60, C61, C62	Cap Film 10uF 500V PP 10% (31.5 X 22 X 36.5mm) Dipped Radial 27.5mm 105°C Bulk	CAP B32754C2106K000	3

C63, C69, C70, C74	Cap Ceramic 0.0022uF 50V X7R 10% SMD 0805 125°C Paper T/R	CAP C0805C222K5RACTU	4
C75, C76, C77, C78, C79, C80, C83, C84, C85, C86, C88, C89, C90, C91, C92, C94, C95	CAP CER 10000PF 50V NP0 0805	CAP GRM2195C1H103FA01D MURATA	17
C93, C96	CAP CER 3600PF 50V C0G/NP0 0805	CAP GRM2165C1H362JA01D	2
D1, D6, D13	DIODE SCHOTTKY 60V 3A SMC	SK36-TP	3
D2	LED YELLOW CLEAR 0805 SMD	DIO 150080YS75000 WURTH	1
D4	LED RED CLEAR 0805 SMD	DIO 150080RS75000 WURTH	1
D5	LED GREEN CLEAR 0805 SMD	DIO 150080VS75000 WURTH	1
D7, D8, D14, D15	DIODE GEN PURP 50V 1A SMA	S1A-13-F	4
D9, D10, D11, D12	DIODE ARRAY SCHOTTKY 40V SOT23	BAS40-04-TP	4
ERASE, J1, J2, J3, J4, J5, J6, RESET		CON Header 1x2	8
J7	CONN RCPT MINI USB2.0 5POS SLD	CON MINI USB	1
J8		CON Header CAL 1	1
J9	Large Style 2pos 32a 500vac 24-10awg Green Plastic Interlocking Housing 9.5.0mm Pitch	CON 1714971	1
J10	TERM BLK 3POS SIDE ENTRY 5MM PCB	CON 691137710003	1
J11		CON Header 2x3	1
J12		CON Header 2x4	1
J14, J15, J16		CON Header 2x3 90°	3
J17, J18, J19, J20		CON Header 1x3 3D	4
J21	SWITCH TACTILE SPST-NO 0.05A 24V	MSC B3F-1000 OMRON	1
L1, L4	FIXED IND 10UH 2A 65 MOHM SMD	MAG SRR1005-100M BOURNS	2
L3	FIXED IND 10UH 250mA 1.6 OHM SMD	MAG PM1812-100J-RC	1
Q1, Q2	TRANS NPN 40V 0.6A SMD SOT23-3	MMBT2222A	2
Q3, Q4, Q5, Q6	INFINEON IRF3205STRLPBF MOS-FET Transistor, N Channel, 110 A, 55 V, 0.008 ohm, 10 V, 4 V	IRF3205S	4
R1	Res Thick Film 0805 8.87K Ohm 1% 0.125W(1/8W) ±100ppm/C Epoxy Pad SMD T/R	RES RC0805FR-078K87L	1
R2	RES SMD 8.2K OHM 5% 1/4W 1206	RES ERJ-8GEYJ822V Panasonic	1
R3	Res Thick Film 0805 1.07K Ohm 1% 1/8W 100ppm/C Molded SMD Paper T/R	RES RC0805FR-071K07L	1
R4, R8, R9	RES SMD 130 OHM 1% 1/8W 0805	RES RC0805FR-07130RL YAGEO	3
R5, R6	RES SMD 2 OHM 5% 1/2W 1206 ANTI SURGE	RES RCS12062R00JNEA VISHAY	2
R7, R23, R24, R27, R28, R36, R38, R42, R45, R47, R51, R54, R56, R60, R65, R81, R82, R94, R95	RES SMD 4.7K OHM 1% 1/8W 0805	RES RC0805FR-074K7L YAGEO	19
R10, R11, R12, R13, R25, R29	RES SMD 100K OHM 5% 1/8W 0805	RES AC0805JR-07100KL YAGEO	6

R14, R41, R50, R59, R68, R72, R74, R76, R78, R80	R15, R43, R52, R61, R70, R73, R75, R77, R80	RES SMD 10K OHM 1% 1/8W 0805	RES RC0805FR-0710KL YAGEO	18
R16		RES SMD 100K OHM 5% 1/4W 1206	RES RC1206JR-07100KL YAGEO	1
R17		RES SMD 180K OHM 5% 1/4W 1206	RES RC1206JR-07180KL YAGEO	1
R18, R30, R83, R84	R19, R31, R84	RES SMD 22 OHM 5% 1/8W 0805	RES AC0805JR-0722RL YAGEO	6
R20, R22	R21	RES SMD 10K OHM 5% 1/8W 0805	RES RC0805JR-0710KL YAGEO	3
R26		RES SMD 24K OHM 1% 1/8W 0805	RES RC0805FR-0724KL YAGEO	1
R32, R34, R79	R33, R79	RES SMD 100 OHM 1% 1/8W 0805	RES RC0805FR-07100RL YAGEO	4
R35, R44, R53, R57	R39, R48, R57	RES SMD 3.16K OHM 1% 1/8W 0805	RES RC0805FR-073K16L YAGEO	6
R37, R46, R55, R64, R67	R40, R49, R58, R67	RES SMD 9.31K OHM 1% 1/8W 0805	RES RC0805FR-079K31L YAGEO	8
R62, R66		RES SMD 1.02K OHM 1% 1/8W 0805	RES RC0805FR-071K02L	2
R63, R69		RES SMD 12.7K OHM 1% 1/8W 0805	RES RC0805FR-0712K7L	2
R71		WSL Series 3637 3 W 0.006 Ohm $\pm 1\%$ ± 50 ppm/ $^{\circ}$ C SMT Power Metal Strip [®] Resistor	WSL36376L000FEA	1
R85		Res Thick Film 0805 75K Ohm 5% 0.125W(1/8W) ± 100 ppm/ $^{\circ}$ C Molded SMD Paper T/R	RC0805JR-0775KL	1
R86, R88, R90, R92, R93	R87, R89, R91, R93	YAGEO - RC1206FR-071RL - RES, THICK FILM, 1R, 1%, 0.25W, 1206	RES RC1206FR-071RL	8
U1		IC REG LDO 1.8V .8A SOT-223-4	LM1117MP-1.8/NOPB	1
U2		3A SIMPLE SWITCHER [®] Step-Down Voltage Regulator with Adjustable Soft-Start and Current Limit, 7-pin TO-263 Thin	LM22673TJ-ADJ	1
U3, U10		IC, Dual MOSFET Driver, CMOS, SOP, 16PIN, PLASTIC	IRS2110SPBF	2
U4		IC REG SWTCHD CAP INV 0.1A 8SOIC	LM2660	1
U5		IC REG LIN 3.3V 500MA SOT223-6	TPS79533DCQR	1
U6		IC REG LDO 5V .8A SOT-223-4	LM1117MP-5.0/NOPB	1
U7		IC MCU 32BIT 512KB FLASH 64LQFP	SAM4S8B	1
U8		IC VREF SERIES 3V SOT23-3	ISL21010 3V0	1
U9			FT24C04A-KLR-T	1
U11		Quad, Simultaneous Sampling, 16-Bit Analog-to-Digital Converter 64-HTQFP -40 to 85	ADS1174IPAPT	1
U12, U15	U13, U15	IC VREF SERIES 1.5V SOT23-3	ISL21080 1V5	3
U14, U16		IC OPAMP GP 2.8MHZ RRO 14SOIC	IC TLV2474 ANALOG	2
U17		Comparator Single 15V/30V 8-Pin SOIC Tube	LM311D	1
Y1		12 MHz ± 30 ppm Cristales 20 pF 60 Ohm -10 $^{\circ}$ C \sim 70 $^{\circ}$ C Montaje en superficie HC49/US	MSC ECS-120-20-3X-TR ECS	1
Y2		CRYSTAL 32.7680KHZ 12.5PF SMD	MSC ECS-.327-12.5-34S-TR ECS	1

Apéndice G

Plan de pruebas

ID	Prueba	Tipo de Prueba	Preconfiguración	Instrumental	Resultado Esperado	Fecha de prueba	Iteración	Resultado Obtenido	Iteración	Resultado obtenido
1	Verificación de las diferentes fuentes de alimentación del instrumento	Unitaria	1- Soldado y medición fuente de 12V 2- Soldado y medición fuente de 3.3V 3- Soldado y medición fuente de 5V 4- Soldado y medición fuente de referencia 5- Soldado y medición fuente de referencia En cada paso se verificará la correcta tensión y corrientes medidas por el multímetro.	Multímetro	Tensiones nominales deseadas y corrientes acordes al acuerdo al fabricante	01/05/2021	1	Se registró un correcto funcionamiento	-	-
2	Verificación conexión ITAG/SWD	Unitaria	Verificar correcto funcionamiento del puerto ITAG/SWD subiendo el programa al dispositivo y observando LEDs	Programador ITAG/SWD	LEDs titilan 3 veces al iniciar el microcontrolador	01/05/2021	1	Se registró un correcto funcionamiento	-	-
3	Verificación PWM	Unitaria	Sin la parte de potencia conectada (sin IA) verificar que la señal PWM sea la deseada, forzando distintos duty cycles.	Osciloscopio analizador lógico	Se miden correctamente los duty cycle esperados	24/08/2021	1	Se verificó que las salidas de PWM funcionaban correctamente.	-	-
4	Verificación drivers	Unitaria	Sin la parte de potencia conectada (sin IA) verificar que las salidas de potencia de los drivers sean las adecuadas.	Osciloscopio	Se miden correctamente las señales de acuerdo a lo esperado en el duty cycle y a la tensión de PWM	26/08/2021	1	La salida de los drivers presentan un alto transitorio. Se verifica que se haba montado incorrectamente las resistencias de gate de los MOSFET.	2	Se cambió las resistencias incorrectas y se verificó un correcto funcionamiento.
5	Verificación etapa de potencia con puente. Ha a rmas separadas	Unitaria	Sin cerrar el lazo y utilizando las ramas del puente H de maneras separadas, verificar el correcto funcionamiento de los transistores.	Osciloscopio	Los transistores disparan correctamente, en línea con la señal proveniente del driver y del PWM	02/09/2021	1	Se registra correctamente el disparo de los transistores.	-	-
6	Verificación etapa de potencia a lazo abierto con carga resistiva	Unitaria	Sin cerrar el lazo, verificar con una carga resistiva y poca corriente el funcionamiento correcto de la etapa de potencia	Osciloscopio	Se mide las bridas y corrientes esperadas. Se verifica el funcionamiento del dead time y el correcto disparo de los transistores	03/09/2021	1	La etapa de potencia se comporta como se esperaba.	-	-
7	Verificación etapa de potencia a lazo abierto con multiplicador de corriente	Unitaria	Sin cerrar el lazo, verificar el funcionamiento correcto de la etapa de potencia	Osciloscopio	Se verifica el funcionamiento de la etapa de potencia a alta corriente	09/11/2021	1	Se detecta altas mareas de ripple en la conmutación.	2	Se quitó el diodo antiparalelo y la resistencia de gate y se agregó capacitor de snubber, y se redujo significativamente el ripple.
8	Verificación protección por sobrecorriente	Unitaria	Introduciendo una tensión mayor al límite superior de la protección por sobrecorriente, verificar que la salida de la protección se active	Osciloscopio, generador de tensión	Se activa la protección	-	-	No se implementó finalmente.	-	-
9	Verificación correcto muestreo	Unitaria	Muestrear el ADC de manera manual sobre el microcontrolador, verificando que los valores leídos sean iguales a las tensiones de entrada de prueba	Multímetro	Los valores leídos corresponden a las tensiones de prueba	01/05/2021	1	Se registró un correcto funcionamiento	-	-
11	Verificar correcto funcionamiento sistema de índices y tendencias	Unitaria	Simulando una lectura de señales en el ADC, verificar que el sistema de procesamiento entregue los parámetros esperados	PC	Los parámetros coinciden con los de las señales simuladas	01/05/2021	1	Se registró un correcto funcionamiento	-	-
12	Verificación etapa de potencia a lazo cerrado	Integración	Verificar a lazo cerrado el correcto funcionamiento del sistema. 1- Controlador PI 2- Controlador PI 3- Controlador final RC	Osciloscopio	Se logra controlar efectivamente la corriente generada	29/11/2021	1	Se registró un correcto funcionamiento	-	-
13	Verificación conexión USB	Integración	Verificar, utilizando el software en la PC la correcta conexión con el dispositivo	PC	El dispositivo debería aparecer conectado en la PC y en el software debería poder responder ecos	01/05/2021	1	Se registró un correcto funcionamiento	-	-
14	Verificar correcta generación de reportes	Integración	Simulando una lectura de señales en el ADC, verificar que el sistema de reportes funcione correctamente	PC	El sistema reporta los datos medidos de manera correcta	01/05/2021	1	Se registró un correcto funcionamiento	-	-
15	Verificar funcionamiento completo del sistema	Homogénea	Utilizando una sonda patrón, verificar que el reporte obtenido en el software se confija con lo indicado por el fabricante de la sonda	PC, sonda patrón	El reporte se confija con lo descrito por el software	09/12/2021	1	Se registró un correcto funcionamiento	-	-