

UNIVERSIDAD NACIONAL DE MAR DEL PLATA

Diseño e implementación de un inversor tipo string para inyección a red en sistemas renovables

Franco Fischer

Simon Uicich

Este Trabajo Final fue presentado al Departamento de Ingeniería Electrónica de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata el 30 de octubre de 2018, como requisito parcial para la obtención del título de

Ingeniero Electrónico

Director: Dr. Ing. Rogelio Garcia Retegui

Co-Director: Dr. Ing. Nicolas Wassinger



RINFI se desarrolla en forma conjunta entre el INTEMA y la Biblioteca de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata.

Tiene como objetivo recopilar, organizar, gestionar, difundir y preservar documentos digitales en Ingeniería, Ciencia y Tecnología de Materiales y Ciencias Afines.

A través del Acceso Abierto, se pretende aumentar la visibilidad y el impacto de los resultados de la investigación, asumiendo las políticas y cumpliendo con los protocolos y estándares internacionales para la interoperabilidad entre repositorios



Esta obra está bajo una [Licencia Creative Commons Atribución-
NoComercial-CompartirIgual 4.0 Internacional](https://creativecommons.org/licenses/by-nc-sa/4.0/).

Agradecimientos

A Lyrtron, por brindarnos la oportunidad de encarar este proyecto. A Mario Herrán, que nos guió a lo largo del proceso de diseño y evaluación. A Ignacio Carugati por su ayuda en la implementación del PLL. A Jonatan Fischer y Gabriel Macri por su ayuda en el desarrollo del código de control del equipo. A Rogelio Garcia Retegui y Nicolás Wassinger, por sus consejos en la etapa de diseño así como su tiempo y paciencia al corregir el presente informe.

Índice general

Agradecimientos	I
1. Introducción	1
1.1. Selección de la estructura del convertidor	7
1.2. Objetivos	9
1.3. Desarrollo de la tesis	10
2. Celda de conmutación	12
2.1. Especificaciones circuitales	12
2.1.1. Tensión del bus	13
2.1.2. Corriente de salida	14
2.2. Selección de llaves	14
2.2.1. Simulación	17
2.2.2. Mediciones	19
3. Diseño del Driver	21
3.1. Especificaciones circuitales y parámetros de diseño	22
3.2. Diseño del circuito	23
3.2.1. Opto-Driver	23
3.2.2. Circuito de mejora de velocidad	23
3.2.3. Fuente Bootstrap	25
3.2.4. Estimación de las pérdidas	27
3.2.5. Evaluación del diseño	28
4. Filtro de salida	33
4.1. Especificaciones Circuitales	33
4.2. Características del diseño	37
4.2.1. Implementación del diseño	39
4.2.1.1. Armado de los inductores	39
4.2.1.2. Características eléctricas	39
4.2.1.3. Pérdidas en el filtro LCL	41
4.2.1.4. Diferencias diseño e implementación	42
5. Sensado	43
5.1. Sensado de la tensión de bus	43
5.2. Sensado de la tensión de línea	45

5.3. Sensado de las corriente de fase	46
5.3.1. Topologías	47
5.3.1.1. Resistencia serie	47
5.3.1.2. Sensor de efecto hall	48
5.3.2. Selección del sensor	50
5.3.2.1. Linealidad	50
5.3.2.2. Rango de medición	50
5.3.2.3. Variación del offset	51
5.3.3. Protección por sobrecorriente	51
5.3.4. Comparación de sensores	53
5.4. Filtrado del sensado	54
6. Implementación del sistema en placa de circuito impreso y desempeño global del sistema	56
6.1. Sistema de Control	56
6.1.1. Simulación del sistema de control.	58
6.2. Estimación de la Eficiencia	59
6.3. Diseño del PCB	60
6.3.1. Aislación	61
6.3.2. Temperatura	61
6.3.3. Implementación del diseño	62
6.4. Evaluación Global del Diseño	63
6.5. Estimación de costos	70
7. Conclusiones	72
A. Apéndice A	75
A.1. Diseño de los componentes magnéticos	75
A.1.1. Requisitos de diseño	75
A.1.2. Estrategia de diseño	76
A.1.2.1. Núcleo	77
A.1.2.2. Devanado	81
A.1.2.3. Resistencia de alterna	82
A.1.2.4. Carrete	82
A.2. Diferencias diseño e implementación de magnéticos	82
B. Apéndice B	89
B.1. Diseño de Aislación	89
B.2. Diseño Térmico	92
B.2.1. Disipador	95
B.2.2. Vías	95
B.2.3. Pad Térmico	96
Bibliografía	98

A nuestras familias, que nos apoyaron incondicionalmente todo este tiempo.

Capítulo 1

Introducción

Los sistemas de generación eléctrica tradicionales que hacen uso de combustibles fósiles son una de las principales causas del calentamiento global antropogénico. El desarrollo de sistemas de generación renovables es una alternativa para paliarlo. Evidencia de como los sistemas de generación de energía renovable reducen el calentamiento global es el hecho de que a lo largo de su ciclo de vida, para sistemas como los de energía eólica o solar fotovoltaica, las emisiones de gases de efecto invernadero se reducen en más de un orden de magnitud [1]. Otra ventaja de la utilización de energías renovables es el hecho de que son una fuente inagotable de energía y por lo tanto, sistemas sustentables a largo plazo. Por otro lado, una gran desventaja asociada a estos sistemas es que implican una inversión inicial mucho mayor que la explotación de energías convencionales tales como el uso de carbón, gas o otros derivados del petróleo. El emplazamiento de un sistema basado en energía renovable tiene un alto grado de modularidad: existe la posibilidad de realizar instalaciones de potencia de distintas dimensiones, desde los cientos a millones de watts, teniendo todas viabilidad económica considerando su costo por watt. Como consecuencia, estos sistemas pueden emplazarse de manera distribuida cerca de los puntos de consumo.

A nivel global, durante los últimos 15 años, este tipo de sistemas crecieron cada año entre un 10 y un 60 por ciento. Esto ha hecho que en la actualidad, a nivel global, más de 30 países cubran más del 20 por ciento de su consumo energético con fuentes renovables. Este crecimiento es el resultado de una combinación de causas entre las que se pueden destacar las políticas públicas que fomentan el desarrollo de este tipo de sistemas debido a los beneficios que traen, ya sea mediante exenciones impositivas o licitaciones para aumentar la capacidad instalada. En la actualidad, el desarrollo de este tipo de sistemas también se ve impulsado por el hecho de que tienden a ser económicamente más atractivos debido a una fuerte caída a lo largo de la última década de los costos de los insumos que emplean. El desarrollo de los sistemas de generación con fuentes renovables,

incluyendo la energía solar, ha tenido en Argentina un desarrollo exponencial fomentado por el Estado en la última década. Por un lado, a partir del programa GENREN, reforzado por las licitaciones del programa Renovar entre los años 2016 y 2017 [2] [3] [4] [5] [6] [7], cuyas licitaciones adjudicaron la instalación de aproximadamente 4,5 GW de potencia, equivalente a alrededor del 10 % de la matriz energética nacional. Por otro lado en diciembre del 2017 se promulgó también al Ley 27424, que creó un marco legal y un régimen de fomento a nivel nacional para que los sistemas de generación residenciales pudieran integrarse a la red eléctrica pública, cobrando por la energía provista. Estas medidas están direccionadas en última instancia a fomentar el crecimiento de la cantidad de instalaciones de generación residenciales. Esto deja en evidencia la necesidad de desarrollar a nivel local un inversor para sistemas fotovoltaicos, de modo de poder suplir la demanda en crecimiento.

Además de las ya mencionadas ventajas asociadas a fuentes de energía renovables, las instalaciones de este tipo acarrearán beneficios adicionales. A modo de ejemplo, se pueden mencionar los asociados a la evolución de la red de distribución hacia una red inteligente que cuente con la capacidad de programar al menos parcialmente el consumo y la generación para maximizar la utilidad que presta la infraestructura y optimizar el uso de los recursos no renovables. Por esta razón, se desea que el costo de inversión para la producción de estas energías sea cada día menor. Esto conlleva grandes desafíos de diseño tales como maximizar la eficiencia de producción, reducir los costos y aumentar la confiabilidad del producto, de modo de lograr recuperar el capital invertido.

Los sistemas de generación fotovoltaicos son particularmente atractivos debido a: la gran reducción de costos de los paneles solares en los últimos años[8]; su fácil escalabilidad, que permite la instalación de grandes parques solares así como pequeñas instalaciones hogareñas; su bajo costo de operación y mantenimiento; la poca infraestructura necesaria para su instalación y, finalmente, la facilidad de instalación. Además, todas estas ventajas comparativas, incluyendo las que derivan de su implementación en sistemas residenciales, hacen que los sistemas fotovoltaicos sean los que reciben mayor fomento de políticas gubernamentales.

Desde un enfoque técnico, la problemática asociada al uso de energía fotovoltaica se puede definir a partir de tres grandes áreas:

- El desarrollo de paneles solares, que se encargan de convertir la energía solar en energía eléctrica.
- El diseño de sistemas de conversión, encargados de adaptar la energía proveniente del panel para su inyección a la red con la mayor eficiencia posible.

- Los sistemas de control y gestión de las fuentes de generación fotovoltaicas, que se ocupan de mejorar la utilización del recurso y llevar adelante la interacción con el resto de las fuentes de energía, renovables o no, que están en juego en el sistema interconectado.

El trabajo realizado en esta tesis, se enmarca en la segunda de las áreas mencionadas. Dado que los paneles transforman la radiación solar a energía eléctrica en forma de corriente continua (CC) y con una amplitud variable, es necesario contar con un equipo que realice la conversión a corriente alterna (CA) de manera que para un usuario común, la energía provista por el sistema fotovoltaico sea indistinguible de la que normalmente usa de la red eléctrica. Para poder garantizar esto último, existen normas que regulan la operación y la integración a la red de estos equipos, denominados inversores. Un inversor es un equipo cuya función fundamental es la conversión CC/CA. Estos realizan la conversión mediante el control de llaves electrónicas en modo conmutación. La tensión generada por dicha conmutación es filtrada, de modo tal que la corriente inyectada a la red presente la menor distorsión armónica posible. Por otra parte, para maximizar la potencia obtenida de los paneles, se requiere controlar de forma dinámica la corriente extraída del mismo. En general, esto se realiza por medio de una etapa previa al inversor el cual es comandado por un algoritmo de control encargado del seguimiento del punto de máxima potencia (MPPT).

Los sistemas de generación solares fotovoltaicos se suelen clasificar en función de la potencia que entregan o de su vínculo con la red eléctrica. Las clasificaciones sirven para distinguir soluciones tecnológicas diferentes para las últimas dos áreas de la problemática antes mencionadas. En términos de la primer forma de clasificarlos, por un lado están los sistemas de gran escala que entregan hasta cientos de megawatts y se instalan en terrenos cuyo único propósito es el emplazamiento del sistema, en espacios no urbanos. Por otro lado están los sistemas residenciales y comerciales, que entregan potencias del orden de las decenas y centenas de kilowatts, respectivamente. Estos últimos tienen la particularidad de que se instalan en los techos de las construcciones en espacios urbanos.

Respecto de la segunda forma de clasificar los sistemas, existen variantes en cuanto a la instalación de un sistema fotovoltaico, en algunos casos se desea que la salida se integre a la red de distribución mientras que en otros se busca un funcionamiento aislado tipo UPS. También existen sistemas que permiten alimentar un banco de baterías ya sea como única carga o como alternativa a una salida de alterna para balancear el consumo y la generación.

En cuanto a los sistemas de conversión, están tipificados simultáneamente por los mismos dos parámetros antes mencionados que permiten clasificar los sistemas de generación y

también por la economía asociada a la implementación. Por esta razón, cada tipo de convertidor se corresponde en distinta medida con las distintas clases de sistemas. Las principales alternativas, son:

- **Microinversor:** se acopla a la salida de un solo módulo solar que cumple todas las funciones descritas. La salida de cada microinversor se puede acoplar a la red de distribución independientemente. En la Figura 1.1 se observa la estructura de un sistema con este tipo de convertidor. Esta configuración admite un MPPT individual por convertidor, lo que permite aprovechar al máximo la potencia extraíble de cada uno de los paneles, evitando que una disminución en la radiación sobre uno de los módulos afecte la potencia extraída al conjunto. El costo final de instalaciones de este tipo es relativamente más elevado que el costo del resto de las alternativas.
- **Inversor cadena:** se conecta a la salida de un conjunto de paneles solares conectados en serie, como se observa en la Figura 1.2. Al igual que en el caso anterior, el equipo cumple todas las funciones descritas. Tiene la ventaja de que el costo de la instalación por watt es menor. La desventaja de esta configuración es que la disminución de la radiación sobre un solo panel afecta no solo su propia capacidad de entregar potencia, sino también la de todo el conjunto por el hecho de que la misma corriente circula por todos los paneles.
- **Optimizador de potencia e inversor:** esta configuración es la que se utiliza típicamente con los módulos inteligentes que tienen un convertidor CC/CC integrado. En este caso, se cuenta con equipos separados, convertidores CC/CC para cada panel que realizan la función de MPPT. Típicamente, la salida de los mismos se conecta en serie a un equipo encargado exclusivamente de realizar la función de inversor que inyecta la energía a la red, como se observa en la Figura 1.3. En algunos casos, se usa la salida de los optimizadores para cargar directamente un banco de baterías.
- **Inversor central:** la característica distintiva de este tipo de convertidor es que procesa mucha potencia. Se usan en sistemas de gran escala, y la potencia que entregan es superior a los 100 kW. Algunos inversores de este tipo convierten la energía extraída de centenas de paneles solares, a diferencia de los del tipo cadena que típicamente se conectan a la salida de algunas decenas de paneles.
- **Inversor de tres puertos:** estos equipos permiten procesar la energía extraída del panel de dos formas distintas, hacia un punto de almacenamiento y hacia la red eléctrica. Internamente un equipo de este tipo tiene, en cascada con un convertidor de entrada para MPPT, dos convertidores en paralelo. Uno de ellos es un CC/CC

usado para almacenar la energía de un banco de baterías. El otro es un inversor asignado a inyectar a la red eléctrica. El conexionado con el resto del sistema se observa en la Figura 1.4.

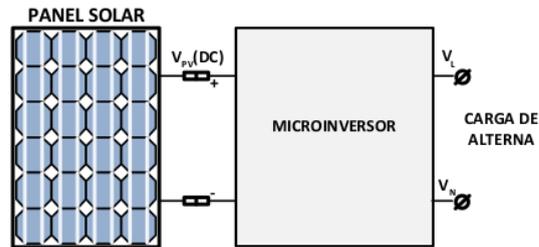


FIGURA 1.1: Esquema de un sistema de generación fotovoltaico con microinversores

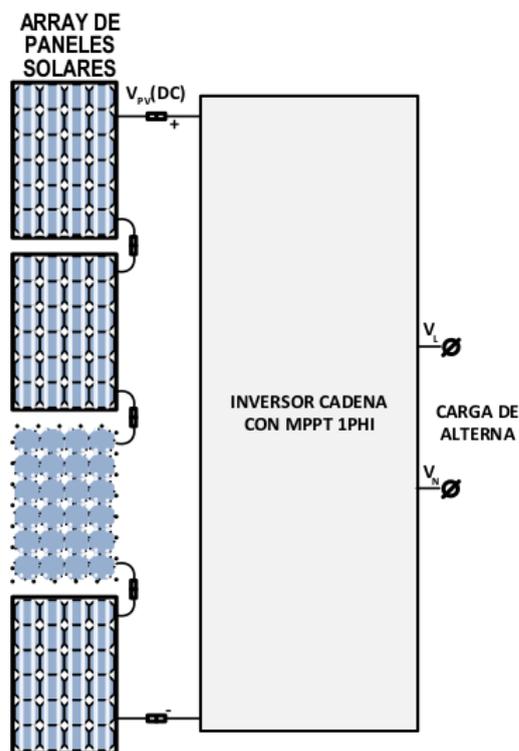


FIGURA 1.2: Esquema de un sistema de generación fotovoltaico implementado con un inversor cadena

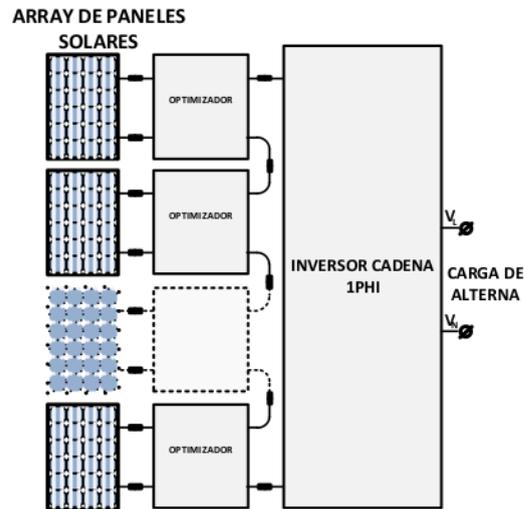


FIGURA 1.3: Esquema de un sistema de generación fotovoltaico con optimizadores para cada panel

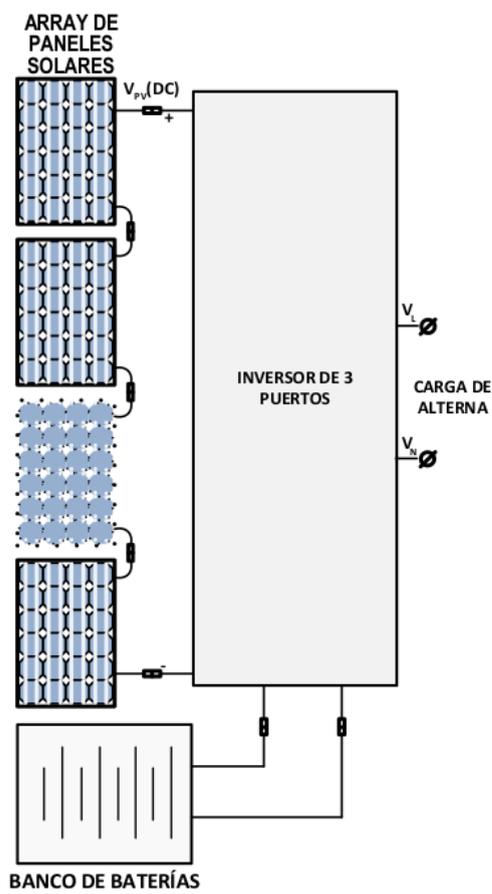


FIGURA 1.4: Esquema de un sistema de generación fotovoltaico con un inversor de tres puertos

1.1. Selección de la estructura del convertidor

El proyecto consiste del diseño de un inversor de tipo cadena (*string inverter*) para paneles solares, orientado a instalaciones de tipo residenciales. Para poder integrar los módulos con la red eléctrica un string inverter procesa la energía a lo largo de varias etapas circuitales. En general, la primer etapa es un conversor CC/CC con dos funcionalidades principales. Por un lado debe regular la tensión de salida a un valor estable (definido por la tensión de red), y por otro lado, dado que la tensión de salida del módulo solar depende de la potencia que esté entregando, se debe regular la tensión para asegurar que se trabaje en el punto de máxima extracción de potencia. La etapa siguiente, de la cual algunos equipos prescinden y otros integran a la primera, se encarga de proveer aislación entre el panel y la red de distribución. Luego de la misma, se encuentra la etapa de inversión (conversión CC/CA). Esta etapa convierte la tensión fija de la etapa anterior a una tensión alterna de magnitud y frecuencia compatibles con la red eléctrica. En la figura 1.5 se observa un diagrama con las etapas antes descriptas.

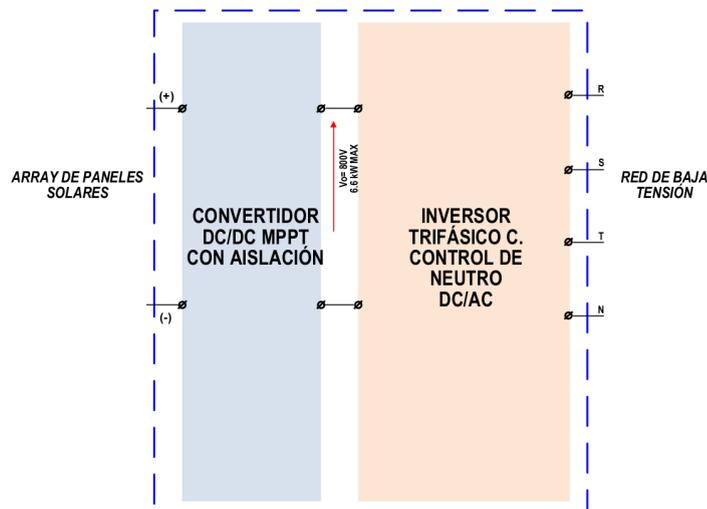


FIGURA 1.5: Diagrama de bloques del equipo con la interfaz de entrada y salida.

Esta tesis está enmarcada en el desarrollo del inversor propiamente dicho, es decir, la etapa CC/CA, la cual tiene la versatilidad de poder incluirse en un equipo aislado que funcione como UPS, así como en un simple inversor cadena conectado a la red o de 3 puertos. Entre las especificaciones principales se pueden mencionar:

- Potencia nominal de salida de 6,6 kW. Esta potencia está en el rango inferior de lo que entregan típicamente los inversores tipo cadena.
- Posibilidad de funcionar en modo monofásico o trifásico.

- Capacidad transitoria de sobrecarga de 2 veces su potencia nominal de salida. Esto permite su utilización para alimentar cargas tales como máquinas eléctricas, las cuales presentan un sobrepico de consumo de energía durante su arranque.
- Capacidad de control de corriente de neutro; lo que permite que, al funcionar en modo trifásico, se lo utilice para alimentar cargas trifásicas desbalanceadas.
- Por otro lado, tiene la posibilidad de controlar la potencia reactiva que entrega; lo que le permitiría, en caso de que estuviera conectado a la red de distribución de baja tensión, ayudar a la recuperación de la red eléctrica en caso de fallas. Esta es una especificación en línea con los últimos avances en la regulación asociada a la integración de este tipo de equipos a la red.

En la figura 1.6 se observan las distintas etapas correspondientes al inversor abarcado por el proyecto.

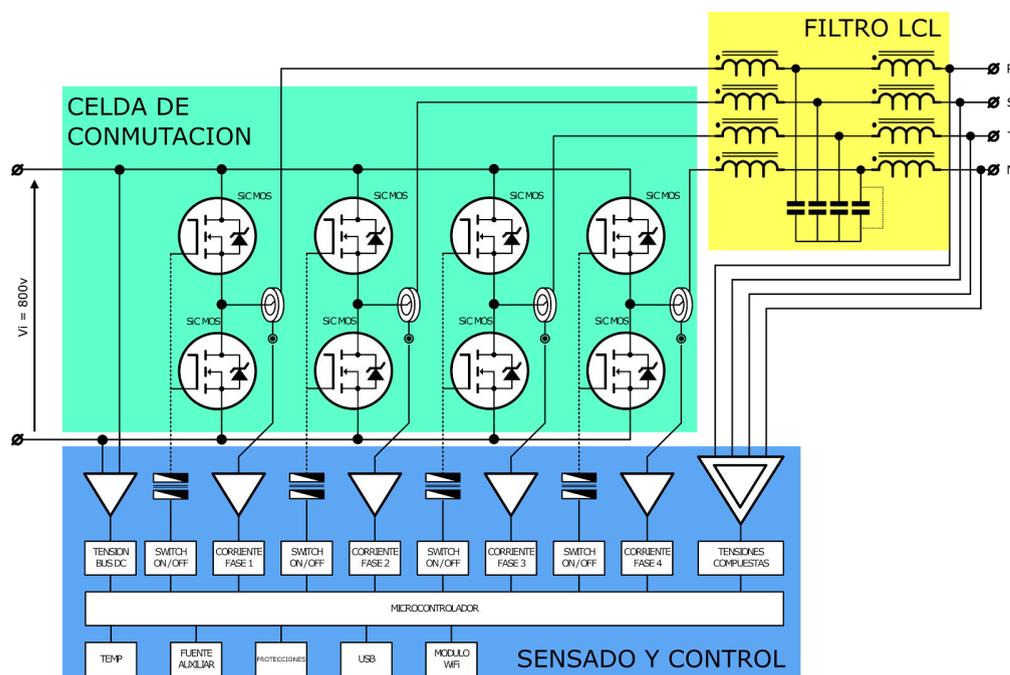


FIGURA 1.6: Esquema del equipo diseñado con sus distintas etapas circuitales

Respecto de las etapas, sus principales características son:

- **Celdas de conmutación:** En total son 4, cada una con su salida independiente. En el modo trifásico manejan las tres fases y el neutro, mientras que en modo monofásico operan de a dos en paralelo, un paralelo para manejar la fase y otro paralelo para manejar el neutro. Dichas celdas están compuestas fundamentalmente por 2 transistores de potencia en serie, los cuales conmutan la tensión del bus a una

frecuencia elevada. La configuración circuital de cada celda de conmutación normalmente se denomina Half-Bridge. La relación entre el valor medio de la tensión de salida de cada celda y la red define la magnitud de la corriente inyectada.

- **Filtro LCL:** Su objetivo es filtrar la forma de onda producida por la etapa anterior de modo de reducir al mínimo la distorsión en la señal inyectada a la red.
- **Sensado y Control:** A su vez se divide en cuatro sub-etapas. Una asociada al sensado aislado de las variables físicas críticas: tensiones de cada fase y del bus de continua, corriente de salida de cada fase y temperatura del equipo. Esta se encarga de adaptar dichas variables a señales compatibles con los conversores A/D del microcontrolador. Otra etapa es la asociada al control del sistema en conjunto. Por un lado, genera las señales de referencia para controlar la corriente inyectada por fase y ejecuta la rutina que determina cómo controlar cada celda independientemente. Así, genera las señales lógicas para controlar sus intervalos de encendido/apagado. También, se ocupa de la comunicación del sistema con el exterior y de la protección del mismo. La tercer etapa corresponde al manejo de los transistores de potencia de cada celda de conmutación, la cual tiene como finalidad adaptar las señales de salida del controlador a señales con niveles adecuados para los transistores de potencia. Tanto esta última como la primer subetapa proveen también aislación respecto de las primeras dos etapas, en las que las magnitudes asociadas a sus variables es muy elevada. La última subetapa corresponde a las protecciones. Su finalidad es garantizar que ante alguna falla interna o eventualidad externa, como puede ser una caída de tensión de la red de distribución, las variables eléctricas del equipo no superen valores peligrosos que puedan dañar el equipo.

1.2. Objetivos

El equipo se diseñó en torno a los siguientes objetivos globales:

- Maximizar la eficiencia final del proceso de conversión CC/CA. Al abordar esta tarea se tiene siempre en cuenta que equipos equivalentes del mercado presentan eficiencias CEC entre 96,5 % a 98,5 %. Esto impone un umbral máximo sobre las pérdidas que pueden tener los inductores y los transistores de salida; que son los elementos que causan la gran mayoría de las pérdidas en la conversión de energía.
- Minimizar las emisiones de ruido electromagnético y la distorsión respecto de una senoide de 50 Hz en la energía inyectada a la red, conforme a las normativa más exigentes como la Parte 15 del Título 47 de la normativa de la FCC o la IEEE

519-2014 respectivamente. A partir de los límites a las mismas impuestos por las normas que regulan el funcionamiento de este tipo de equipos se establece, como requisito de diseño del filtro LCL, el máximo nivel de señales interferentes que puede haber a la salida en condiciones nominales de operación.

- Conformidad a las normas de aislación para equipos electrónicos como las IEC 62109-1:2010 e IRAM-210013-21. Las mismas establecen como garantizar la aislación entre las etapas del circuito para garantizar protección frente a choques eléctricos en condiciones normales de operación o ante cualquier eventualidad (como lo pueden ser descargas atmosféricas).
- Asegurar la confiabilidad a largo plazo. Los inversores de este tipo deben durar lo mismo que lo que se considera la vida útil del panel, su producto complementario. Esto implica una selección cuidadosa de componentes sometidos a mucho estrés eléctrico como son los capacitores electrolíticos. También requiere la reducción con criterio de las especificaciones de los componentes para prolongar su vida útil.
- Capacidad de operar bajo las peores condiciones de la red de distribución y peores condiciones climáticas. Esto impacta fuertemente sobre las especificaciones que deben tener los componentes utilizados.
- Minimizar el costo final asociado a su producción. Dado que el valor de venta del equipo debe ser comparable al de otros equipos comerciales, se tiene en cuenta cuál debe ser el costo final del equipo durante el proceso de diseño. Adicionalmente, se tiene en cuenta como se estructura y distribuye el costo del equipo.
- Minimizar el volumen y peso. Que sea más compacto es de por sí un atractivo para un inversor comercial, pero el objetivo también es facilitar su manipulación e instalación así como minimizar el costo asociado a las partes mecánicas pesadas (gabinete y disipador).

1.3. Desarrollo de la tesis

En el presente informe se desarrollará el diseño de los diferentes bloques circuitales que componen el inversor y fueron mostrados en figura 1.6. En el Capítulo 2 se detallan todas las consideraciones pertinentes a los criterios de selección de las llaves, el modelado de las mismas y las mediciones realizadas para validar su desempeño. En el Capítulo 3, se comparan las diferentes técnicas de excitación de las llaves, y se detalla el proceso de diseño y evaluación de una de ellas. En el Capítulo 4, se aborda el diseño de la etapa de filtrado, el resultado del armado de los componentes magnéticos asociados a la misma

y se informa el desempeño global de la etapa. En el Capítulo 5 se describe el diseño de los circuitos de sensado y de los circuitos que protegen al sistema ante fallas y se evalúa su desempeño. Finalmente, en el capítulo 6 se desarrolla el estudio del sistema de control utilizado para realizar las distintas pruebas del inversor, se estiman las pérdidas del mismo y se describe el diseño de las funciones adicionales que se implementaron para poder integrar las sub-etapas de los Capítulos 2 a 5. Estas son: el diseño de la aislación entre los bloques circuitales del inversor necesaria para que el equipo no presente riesgo a un usuario y el diseño térmico que se requiere para evacuar la energía perdida en el proceso de conversión. En este capítulo también se evalúa el funcionamiento global del equipo, estudiando parámetros como la calidad de la energía inyectada a la red, y las pérdidas del proceso de conversión. Finalmente, en el capítulo 7 se presentan las principales conclusiones del trabajo. El diseño de los componentes magnéticos así como su evaluación se detalla en el Apéndice A; en tanto que en el Apéndice B, se detalla el proceso de diseño de la aislación entre etapas circuitales y del sistema de evacuación de calor del equipo.

Capítulo 2

Celda de conmutación

La selección de las llaves se realizó teniendo como objetivo maximizar la eficiencia de conversión de energía para la potencia nominal de salida, con el equipo conectado a una salida trifásica. Existen dos mecanismos principales de disipación de energía. El primero es a través de la resistencia del canal, es decir, la resistencia que presenta la llave cuando está en conducción. El segundo es debido a los elementos parásitos presentes en la llave, principalmente las capacidades parásitas. Es importante destacar que el primer mecanismo proporciona un aumento de las pérdidas a medida que aumenta la corriente de salida; en tanto que el segundo mecanismo proporciona un aumento de las pérdidas a medida que aumenta la frecuencia de conmutación. Por lo tanto, estos dos parámetros determinan el punto de operación óptimo para cada llave. El proceso inicial de selección consideró la utilización de distintas tecnologías para poder garantizar la máxima eficiencia en el proceso de conversión. Se consideró el uso de IGBTs, de Si-MOS de tipo Hiper-FET y de SiC-MOS.

2.1. Especificaciones circuitales

En la figura 2.1 se observa el esquema de una de las piernas de la celda de conmutación. Se puede ver que las llaves mínimamente deben ser capaces de bloquear la tensión de bus cuando se encuentran al corte y, cuando se encuentran en saturación, deben soportar la corriente de salida. Un estado no deseado, que puede surgir debido a los tiempos de conmutación de las llaves seleccionadas, es la conducción cruzada, es decir, un estado donde la llave superior y la llave inferior están conduciendo en simultaneo. Por esta razón, en el capítulo siguiente, se evaluarán distintas estrategias para evitar la conducción cruzada de las llaves, la cual puede originar la destrucción de las mismas.

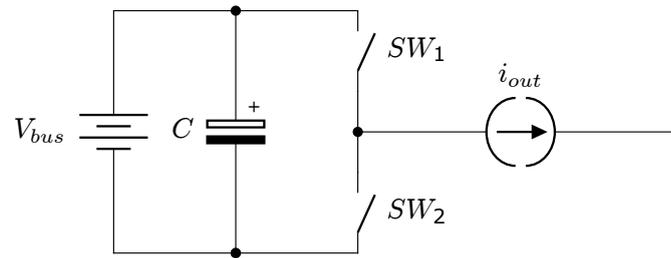


FIGURA 2.1: Esquema de una pierna correspondiente a una celda de conmutación

A continuación, se detallan las consideraciones que se tuvieron en cuenta para determinar las especificaciones circuitales a la hora de seleccionar las llaves.

2.1.1. Tensión del bus

Como se pretende diseñar un inversor que sea capaz de conectarse a una red trifásica, debe considerarse una tensión de bus que permita al inversor alcanzar el valor pico de la red. Además, se deben tener en cuenta posibles fluctuaciones de la red, las cuales pueden alcanzar hasta un 15 % del valor nominal. En 2.1 se calcula la tensión mínima teórica de bus. Se tiene en cuenta una tensión de línea de 400 V para posibilitar el uso del inversor en países donde poseen una mayor tensión de línea.

$$V_{bus} = 400 \text{ V} * \sqrt{2} * 1,15 = 650,53 \text{ V} \quad (2.1)$$

Además del límite inferior teórico calculado se deben tener en cuenta las siguientes consideraciones:

- Tener un margen respecto de transitorios en la red. Como se mencionó anteriormente la red puede tener fluctuaciones hasta de $\pm 15\%$.
- Como se debe tener la capacidad de inyectar potencia, es preciso que en todo momento la tensión entre líneas instantánea de red sea menor que la tensión de bus.
- Debido a que el banco capacitivo que conforma el bus de continua es cargado por una etapa previa, se debe proveer un margen para controlar esta tensión ($\pm 5\%$ es adecuado para un convertidor electrónico).
- En la practica, la tensión de salida del inversor siempre es menor a la tensión de bus, debido a que no se puede lograr un ciclo de trabajo del 100 % ni del 0 %. Esta limitación queda impuesta por la utilización de tiempos muertos en la conmutación, los cuales permiten evitar conducción cruzada, es decir, evitan que ambas llaves

conduzcan al mismo tiempo. Este mecanismo es necesario debido a los tiempos de encendido/apagado de las llaves.

Teniendo en cuenta todas estas consideraciones, finalmente se adoptó una tensión de bus de 800 V, la cual está un 23 % por encima de la tensión mínima teórica de bus calculada.

2.1.2. Corriente de salida

Una de las características buscadas de este inversor es que pueda soportar sobrecargas transitorias de hasta dos veces su potencia nominal. En 2.2 se calcula la corriente pico mínima que deben soportar las llaves de una pierna. Para este cálculo se tomó el peor caso, es decir, una pierna entregando la potencia máxima de 3,3 kW sobre una red que presenta un 15 % menos de tensión que su valor nominal de 220 V.

$$I_o = 3300 \text{ W} / (220 \text{ V} * 0,85) = 17,65 \text{ A} \quad (2.2)$$

Se puede observar que las llaves deben soportar, como mínimo, una corriente pico de 18 A. Además, se debe tener en cuenta que, debido a los tiempos de conmutación, pueden originarse picos de corriente debido a la conducción cruzada. Esta conducción cruzada puede disminuirse gracias a los tiempos muertos de conmutación, lo cual permite evacuar todas las cargas de gate y así lograr el corte en las llaves.

Otra especificación que se tuvo en cuenta fue como varía la especificación de corriente emisor-colector o drain-source respecto de la temperatura, es decir, la especificación de corriente continua máxima respecto a la temperatura. Se desea que a una temperatura de carcasa próxima a los 100 °C se pueda seguir inyectando la máxima corriente de peor caso, es decir unos 18 A.

2.2. Selección de llaves

Debido a que en los inversores solares se busca obtener una vida útil prologanda, de modo de lograr una recuperación del capital invertido, una vez determinada la tensión del bus y la corriente de salida, se definen los valores finales de las llaves considerando un factor de sobre-dimensionamiento centrado en garantizar un tiempo de vida útil del dispositivo. En la Tabla 2.1 se resume las especificaciones para las llaves junto a los factores de sobre dimensionamiento.

Valor establecido	Factor de sobre dimensionamiento	Especificación para la llave
800 V	75 %	1066,66 V
18 A	75 %	24 A

TABLA 2.1: Factores de sobre dimensionamiento

Existen una gran cantidad de llaves que cumplen con estos rangos de tensión y corriente, sin embargo resulta necesario tener en cuenta otras especificaciones, en especial aquellas relacionadas con la eficiencia. A continuación, se enumeran los criterios utilizados en la comparación de las llaves:

- Tiempos de encendido y apagado. Estos tiempos determinan la frecuencia máxima de operación de las llaves y el tiempo muerto requerido para evitar conducción cruzada.
- Energía de conmutación. Este valor permite determinar las pérdidas que generan las llaves en función de la frecuencia.
- Resistencia de conducción. Dicha resistencia determina las pérdidas que generan las llaves al conducir.
- Resistencia de gate. Dicha resistencia controla la corriente de gate, y en consecuencia la velocidad de encendido/apagado de la llave.
- Capacidades parásitas. Como se busca trabajar con una frecuencia de conmutación alta, dichas capacidades deben ser bajas para disminuir las pérdidas por conmutación. Además, la relación entre las capacidades de entrada y reversa debe ser alta, de forma de evitar un posible redisparo producto de variaciones abruptas en la tensión colector-emisor o drain-source.
- Carga de recuperación inversa del diodo de cuerpo (Q_{rr}). Esta debe ser la menor para reducir las pérdidas de conmutación, las cuales terminan impactando sobre las llaves.
- Pin de kelvin. La existencia de este pin adicional de source permite una mejor excitación de la llave, dando lugar a menores tiempos de conmutación, menores pérdidas de conmutación y menores temperaturas en las llaves [9].
- Costo. Al ser un producto con fines comerciales debe minimizarse su costo.
- Volumen. Al igual que en el ítem anterior, por su calidad de producto comercial debe minimizarse el volumen.

Estos criterios fueron aplicados a distintas llaves de diferente tecnología, tales como IGBTs, Si-MOS de tipo Hiper-FET y SiC-MOS. Llaves del tipo GaN FET quedaron descartadas debido a la baja tensión de bloqueo. Una primera selección se dió comparando los parámetros de las hojas de datos así como el costo de las diferentes llaves disponibles en el mercado. Tan solo con los parámetros de las hojas de datos, se descartó como posibilidad la utilización de IGBTs, debido a los elevados tiempos de conmutación; lo que acarrearía una disminución excesiva de la frecuencia de conmutación por fuera de las especificaciones originales y, por otro lado, un volumen excesivamente grande del equipo. La utilización de Si-MOS de tipo Hiper-FET quedó descartada debido a la alta resistencia de conducción que presentan con respecto a las llaves de tecnología SiC-MOS.

En la Tabla 2.2 se observan los principales parámetros obtenidos de las hojas de datos. Los parámetros R_{gi} y R_{dson} se tomaron para una temperatura de 100 °C. Esto se debe a que la temperatura de la pastilla de silicio de la llave difiere a la temperatura externa y, para realizar una primera comparación, se consideró que esta sería la temperatura aproximada de las llaves al trabajar a su máxima potencia. Por otra parte, la energía de conmutación (E_{sw}) se tomó para una corriente de salida de 10 A RMS y para una tensión V_{ds} utilizada en las mediciones propias de las hojas de datos, las cuales no necesariamente cumplen las especificaciones del proyecto.

Como se observa en la Tabla 2.2, se consideraron llaves con R_{dson} altas (tales como las C2M0280120D y C2M0160120D) pero con un bajo coste, ya que esto último permitiría la utilización de dos llaves en paralelo para reducir la resistencia del canal.

Llave	$R_{gi}(\Omega)$	$R_{dson}(m\Omega)$	$E_{sw}(\mu J)$	\$ (unid)	Tensión (V_{ds})
SCT2080KE	6,3	100	230	17,93	600 V
C3M0065090J	4,7	75	110	10,85	600 V
C3M0075120K	10,5	81	200	13,30	800 V
C3M0065100K	4,7	65	160	12,77	700 V
C2M0280120D	11,4	480	130	5,70	800 V
C3M0120090J	16	140	90	6,94	600 V
C2M0080120D	4,6	95	160	17,50	800 V

TABLA 2.2: Especificaciones de las llaves SiC preseleccionadas.

Debido a que los parámetros extraídos de las hojas de datos no fueron obtenidos bajo las condiciones de operación prevista para el equipo, se procedió a simular las distintas llaves de tecnología SiC-MOS para evaluar su desempeño. De esta forma se garantiza una comparación equitativa entre las distintas llaves seleccionadas.

2.2.1. Simulación

El objetivo de la simulación fue determinar cual llave era la más eficiente. Para obtener un modelo lo mas cercano a la realidad, se modelaron las llaves con todos sus elementos parásitos, incluidos los propios pines de conexión (L_d , L_s , L_{sk} , R_d , R_s , R_{sk} , R_g). En la figura 2.2 se observa el modelo utilizado para la simulación de las llaves. Cabe destacar que, si bien en la figura se observa un pin adicional de source (denominado pin de kelvin), no todas las llaves seleccionadas y simuladas presentan dicho pin.

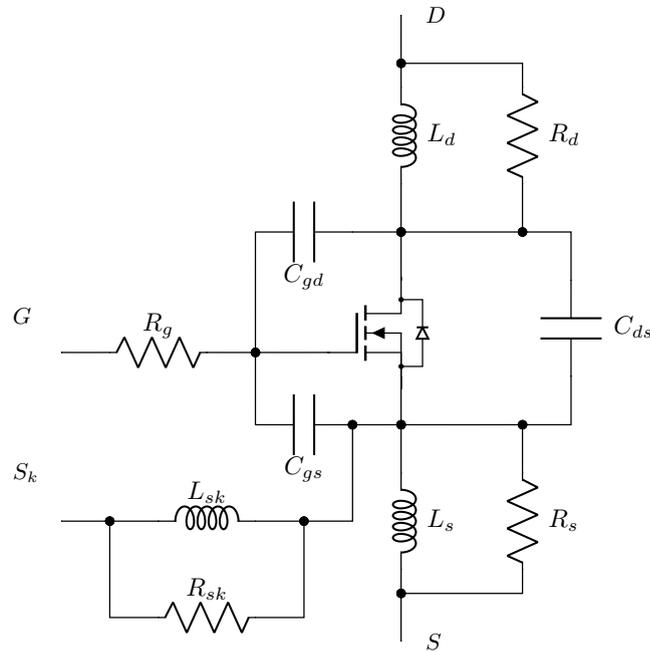


FIGURA 2.2: Circuito de modelado de la llave.

Una vez modelada la llave, se procedió a simular una pierna solo durante medio ciclo de red, debido a los altos tiempos de simulación. En la figura 2.3 se observa el circuito simulado. Si bien se modeló la curva de conducción del diodo de cuerpo, en estas simulaciones no se tuvieron en cuenta las posibles pérdidas adicionales introducidas por la Q_{rr} del mismo.

Las simulaciones se realizaron teniendo en cuenta los siguientes parámetros:

- Frecuencia de conmutación de 100 kHz.
- Tensión del bus de 800 V
- Corriente de salida de 10 A RMS.
- Valores de R_{dson} a 100 °C.

- Se modelaron las capacidades C_{ds} , C_{gs} y C_{gd} con las curvas proporcionadas en las hojas de datos. Las mismas se obtuvieron de las curvas de $C_{r_{ss}}$, $C_{i_{ss}}$ y C_{oss} . Cabe destacar que las relaciones de dichas capacidades son: $C_{r_{ss}} = C_{gd}$, $C_{i_{ss}} = C_{gd} + C_{gs}$ y $C_{oss} = C_{gd} + C_{ds}$.
- Se utilizaron las curvas de ganancias para el modelado de la llave.
- Se modeló el diodo de cuerpo según las curvas de las hojas de datos.
- Se limitó la dv/dt a 50V/ns. Para lograrlo se evaluaron distintas resistencias de gate para cada llave.
- Se aseguró que en ningún momento de la conmutación se exceda las especificaciones máximas de excitación.

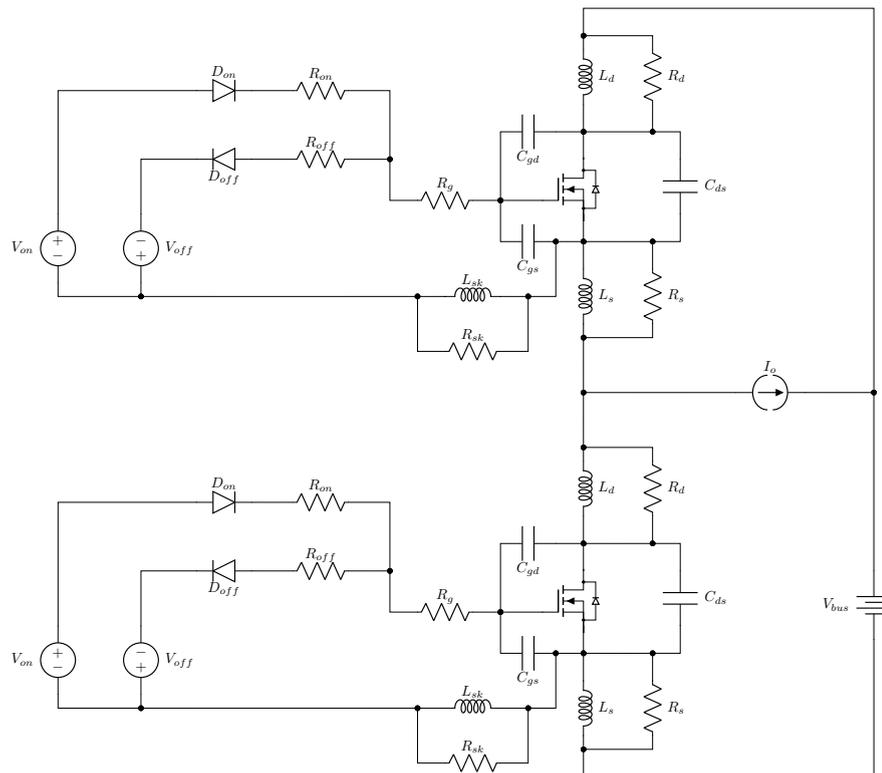


FIGURA 2.3: Esquema circuital para simulación de una pierna.

A partir de dichas simulaciones, se obtuvo el comportamiento de las distintas llaves considerando las condiciones de operación específicas de esta aplicación. Para las llaves C2M0280120D y C3M0120090J se simularon dos llaves en paralelo para obtener las pérdidas totales de las llaves.

En la Tabla 2.3 se comparan los resultados obtenidos de las diferentes simulaciones.

Los resultados mostrados en la Tabla 2.3 indican que la llave C3M0075120K es la que presenta menores pérdidas, razón por la cual termina siendo la llave más apropiada. Cabe

Llave	$P_{cond}(W)$	$P_{sw}(W)$	$P_{tot}(W)$
SCT2080KE	10	24	34
C3M0065090J	7,5	16	23,5
C3M0075120K	8,1	14	22,1
C3M0065100K	6,5	17	23,5
C2M0280120D	24	28,5	52,5
C3M0120090J	7	19	26
C2M0080120D	9,5	30	39,5

TABLA 2.3: Resultados de la simulación.

destacar que luego de las simulaciones y antes de enviar el diseño del PCB a fabricar se encontró la misma llave con otro encapsulado (C3M0075120J), el cual posee terminales adicionales de source, lo que reduce los elementos parásitos propios del encapsulado, favoreciendo así la velocidad de conmutación de las llaves. Por esta razón, finalmente, se procedió a utilizar este encapsulado.

2.2.2. Mediciones

Dado que la mayor parte de la energía disipada es producto de las llaves y de los inductores del lado del inversor, es importante poder determinar fehacientemente estas pérdidas. Una vez puesto en marcha el equipo se procedió a medir la potencia disipada en las llaves. Para ello se midió tanto la corriente como la tensión de una llave durante un ciclo de red, para luego calcular la potencia disipada en la misma. En la Tabla 2.4 se observan las pérdidas de cada pierna para una corriente de 9 A RMS, 600 V de tensión de bus y distintas velocidades de conmutación.

Velocidad de conmutación	Potencia disipada
25 V/ns	29,04 W
50 V/ns	17,90 W

TABLA 2.4: pérdidas en las llaves.

Las condiciones de medición difieren de las condiciones de simulación debido a que no se posee un string de paneles o una fuente de alimentación capaz de brindar la tensión necesaria para replicar las condiciones de simulación. Debido a esto, se procedió a simular nuevamente la llave seleccionada con las condiciones de las mediciones para contrastar el modelo. Para una dv/dt de 50 V/ns se obtuvieron unas pérdidas de 20,86 W y para una dv/dt de 25 V/ns se obtuvieron unas pérdidas de 27,35 W . Se observa que para una velocidad de 50 V/ns hay mas pérdidas en la simulación que en las mediciones mientras que a 25 V/ns se observa que la potencia disipada en la simulación es mas chica, sin

embargo se considera una muy buena estimación para las pérdidas en las llaves dado que el margen de error es pequeño.

Capítulo 3

Diseño del Driver

En este capítulo se aborda el diseño del circuito de disparo de las llaves o "driver", cuya función es adaptar los niveles lógicos de las señales de comando generadas en la etapa de control a los niveles de tensión y potencia requeridos para disparar los dispositivos semiconductores. Adicionalmente, esta etapa provee aislación respecto del circuito de control y protege a la etapa de potencia en caso de que no estén dadas las condiciones de seguridad para comandar a las llaves al corte o la saturación. Existen tres tipos distintos de circuitos que se utilizan para cumplir con estas funciones, los cuales se diferencian por la forma en la que se provee aislación respecto de la etapa de potencia. La primera alternativa consiste en proporcionar aislación galvánica a partir de un transformador de pulso conectado a la salida de un amplificador, el cual es utilizado para adaptar niveles de tensión y proveer la corriente necesaria para conmutar adecuadamente las llaves. La segunda alternativa cuenta con el mismo tipo de amplificador pero utiliza un optoacoplador para proveer aislación. La última alternativa integra las dos funcionalidades de la anterior en un solo componente, denominado "opto-driver". Normalmente, los componentes diseñados específicamente para la excitación de transistores de potencia proveen funcionalidades adicionales que hacen más robusto al sistema como la de UVLO (Under Voltage Lock Out). Esta funcionalidad bloquea las conmutaciones cuando la tensión de alimentación del "opto-driver" está por debajo de un nivel de seguridad.

Las ventajas y desventajas asociadas a cada alternativa son:

- Transformador de pulso, tiene las desventajas de que ocupa más espacio y requiere un mayor esfuerzo de diseño. Por otro lado tiene las ventajas de que es más económica, prácticamente no presenta problemas de desviación del flanco de ambas llaves (skew), el modelo del circuito en sí es más sencillo y no requiere alimentación flotante para las llaves superiores.

- Opto-driver, tiene las desventajas de que es más cara, que agrega skew a la excitación y que requiere una alimentación flotante independiente para cada llave superior, ya sea con una fuente auxiliar *-Housekeeping-* o con una fuente de “boots-trap”. Entre las ventajas se puede mencionar que es la alternativa con mejor nivel de aislación, ocupa menos espacio [10] y los componentes cuentan con protecciones UVLO integradas.
- Amplificador y optoacoplador en componentes discretos, es comparativamente más cara que la opción opto-driver y las especificaciones de los componentes comerciales son peores en términos de retardo y skew.

3.1. Especificaciones circuitales y parámetros de diseño

Previo al diseño del circuito se establecieron las especificaciones que el mismo debe cumplir. El circuito debe ser capaz de:

1. Adaptar niveles de tensión de excitación de 0 V/ 3,3 V a $-5\text{ V}/15\text{ V}$ de las llaves.
2. Proveer una excitación flotante con aislación de 1,5 kV para casos transitorios, y una aislación 0,5 kV en régimen permanente.
3. Tolerar una variación de tensión en el nodo switch de hasta $50\frac{\text{V}}{\text{ns}}$. Esto quiere decir que la inmunidad a un transitorio de modo común de la salida a la entrada *-CMTI-* debe ser al menos de ese valor.
4. Que la desviación entre el flanco de las dos llaves de la celda *-skew-* no influya en el tiempo muerto efectivo entre el control de cada llave de la celda de conmutación. Dado que en las simulaciones de encendido y apagado de las llaves se estableció que el tiempo muerto necesario entre el encendido de una llave y el apagado de otra sea del orden de los 100 ó 200 ns, la máxima desviación debe ser del orden de una fracción de este valor.
5. Que el retardo hasta que la señal de control actúa sobre la llave sea despreciable frente al retardo asociado al control digital del equipo. Dado que la rutina de control se ejecuta a una velocidad muy lenta, con un período del orden de la centena de micro segundos, esto no impone una limitación real en la práctica.
6. Asegurar exactitud en los niveles de excitación de las llaves.
7. Asegurar que en ningún momento se pueda generar la condición de “shoot-through” sobre las llaves, ya que acarrea la destrucción de las mismas.

3.2. Diseño del circuito

En base a las especificaciones y los criterios establecidos, se optó por utilizar un circuito basado en opto-drivers [10]. Dado que inicialmente se evaluó como alternativa utilizar un transformador de pulsos, una vez seleccionado el opto-driver se comparó el costo y espacio que ocupaba el mismo en relación a este. El resultado de la comparación fue que si bien el costo del opto-driver era el doble que el del transformador de pulsos, el espacio que ocupaba era menor a la cuarta parte. Esto sumado al hecho de que es más simple su control y más flexible, por ejemplo, frente a variaciones de la frecuencia de conmutación terminaron por favorecerlo frente a la otra alternativa. También es importante considerar que la alternativa con opto-driver requiere menos esfuerzo de diseño, algo razonable para una etapa circuital de especificaciones relajadas y cuyo nivel de performance no es crítico. Se debe tener en cuenta que además de seleccionar un componente apropiado, es preciso diseñar un circuito para regular con precisión los niveles de alimentación, ya que los mismos son los que finalmente se aplican a las llaves. Por último, se debe agregar un circuito a la salida del opto-driver para llevar la velocidad de conmutación al valor que se considere más adecuado.

3.2.1. Opto-Driver

Este componente es el principal de este bloque circuital y debe asegurar las primeras cinco especificaciones enumeradas anteriormente. La Tabla 3.1 muestra las especificaciones del componente seleccionado.

	Aislación	CMTI	Retardo I/O	skew
UCC5310E	1,5 kV	$100 \frac{V}{ns}$	60ns	25ns

TABLA 3.1: Especificaciones del Opto-Driver seleccionado.

3.2.2. Circuito de mejora de velocidad

El circuito agregado entre la salida del driver y la entrada de excitación de las llaves tiene por objetivo ajustar la velocidad de conmutación en un valor que minimice las pérdidas en las llaves pero que a su vez mantenga el ringing y el EMI a la salida de la celda de conmutación dentro de niveles tolerables. Además, este circuito también tiene por finalidad limitar el impacto de transitorios posiblemente destructivos para la llave como lo es el “*spike de miller*” negativo entre gate y source que puede destruir la aislación en la entrada. Por último, debe ayudar a asegurar la especificación número 7 protegiendo al circuito del encendido parasítico causado por una dv/dt muy elevada sobre el nodo de conmutación.

La figura 3.1 muestra la simulación de la celda de conmutación que se realizó con NL5 de sidelinesoft para ajustar el valor de los componentes de dicho circuito. Cada llave C3M0075120J está simulada utilizando un modelo de comportamiento idéntico al usado para su selección. Como se puede ver, cada llave tiene asociada dos constantes de driveo distintas. Esto permite modelar, por un lado los valores distintos de la resistencia de salida equivalente del UCC5310E, y por otro el hecho de que la resistencia externa de driveo es distinta para el encendido que para el apagado. Normalmente para el apagado se utiliza un diodo de modo de lograr la máxima inmunidad posible al encendido parásito cuando se enciende la otra llave.

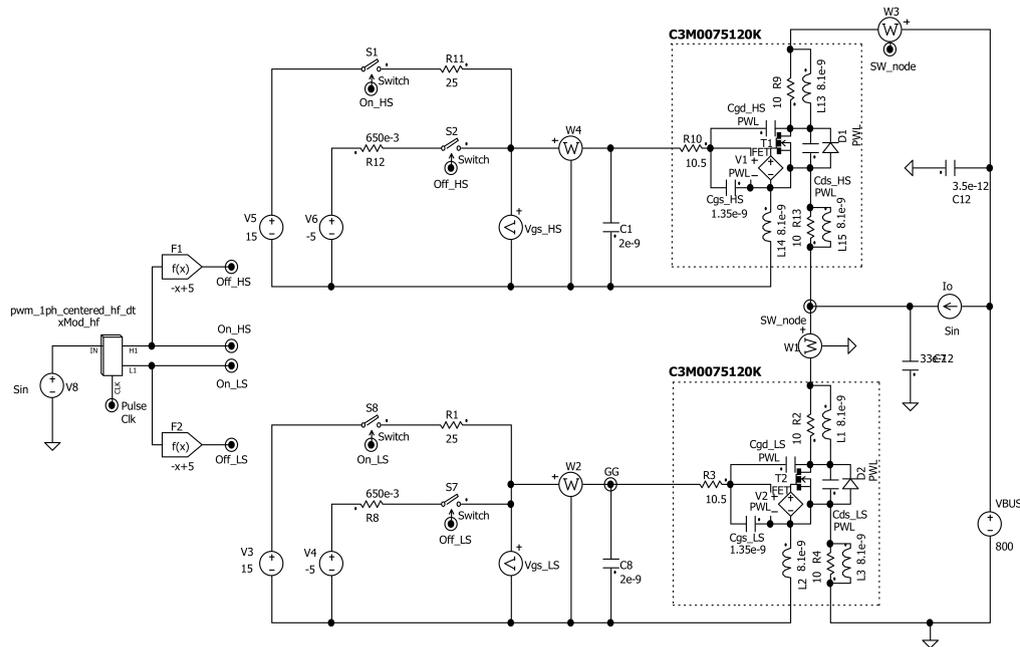


FIGURA 3.1: Esquemático de la simulación del driver que controla las llaves.

De acuerdo a la simulación, el circuito de mejora de velocidad mostrado en la figura 3.2 logra una dv/dt máxima de $50 \frac{V}{ns}$, una tensión mínima sobre Cgs del 80% del valor mínimo especificado por el fabricante, así como inmunidad al encendido parásito. Otro parámetro operativo importante a tener en cuenta es la corriente máxima de excitación, que resulta ser del orden de 0,5 A, algo que el Opto-Driver puede proveer de acuerdo a sus especificaciones. Los valores de los componentes son $R_1 = 25\Omega$ y $C_1 = 2nF$. El diodo utilizado es un CUS10S40,H3F, tipo Schottky.

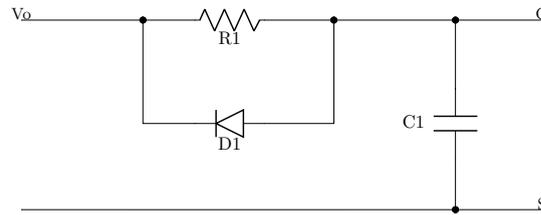


FIGURA 3.2: Esquemático del circuito de mejora de velocidad.

3.2.3. Fuente Bootstrap

Para satisfacer el requisito número 6, la topología del circuito requería de al menos 5 fuentes de alimentación flotantes, una por cada llave superior de la celda de conmutación y otra adicional para las llaves inferiores. Una de las alternativas para evaluadas para resolverlo, era el diseño de una fuente auxiliar tipo Flyback, que contara con al menos 5 salidas. Sin embargo esta alternativa presenta desventajas asociadas con la complejidad del diseño de un transformador, las cuales surgen de querer obtener un alto nivel de aislación entre las salidas y una baja inductancia de pérdidas. Además, presenta desventajas relacionadas con el espacio de ocupación dentro de la placa. Por lo anterior se optó por el diseño de una fuente tipo bootstrap [11] sobre cada celda de conmutación, en cascada con reguladores lineales para estabilizar los niveles de excitación sobre las llaves.

En relación con el diseño de la fuente se puede resaltar:

- El capacitor de bootstrap debe tener suficiente carga como para alimentar el driver de la llave alta, aún en el máximo ciclo de trabajo con el que trabaje el sistema. Dicho ciclo de trabajo está determinado por la relación entre el pico positivo de la tensión de línea máxima y la tensión mínima de bus, siendo menor al 85 %. El consumo del driver es prácticamente la corriente necesaria para cargar la capacidad con la que se carga su salida. Esta carga equivale a 112 nC. Este valor resulta de suponer una capacidad externa entre gate-source menor o igual a 3 nF (acorde a las simulaciones realizadas) y considerar la carga de las capacidades de la llave al variar la tensión gate-source desde -5 V a 15 V . El diseño se implementó con un capacitor de $20\mu\text{F}$ de tecnología MLCC de 35V de tensión máxima. A la tensión de operación, se puede asegurar que la capacidad será al menos la mitad del valor nominal. En esas condiciones, la variación máxima de tensión en el capacitor de bootstrap será despreciable: $\Delta V < 11,2\text{mV} = 112\text{ nC}/10\mu\text{F}$.
- El diodo de Bootstrap permite cargar el capacitor de bootstrap cuando la llave inferior está encendida y que quede cargado en el apagado. Entonces, debe tener

una caída de tensión baja al estar encendido y una tensión de bloqueo igual a la tensión de bus más la tensión de alimentación de los drivers. Se busca que el diodo sea ultra rápido y que tenga una capacidad parásita baja para evitar pérdidas adicionales durante su recuperación inversa. Dado que no se encontraron dispositivos de bajo costo donde uno solo tolerara toda la tensión se optó por utilizar dos en serie. Para asegurar la robustez del diseño se degradó un 15 % la especificación de la máxima tensión tolerada por cada uno y se tomó el valor resultante como límite de la máxima tensión aplicable a cada uno de ellos. En consecuencia, se optó por diodos del tipo ESD1J, cuyas especificaciones se muestran en la Tabla 3.2.

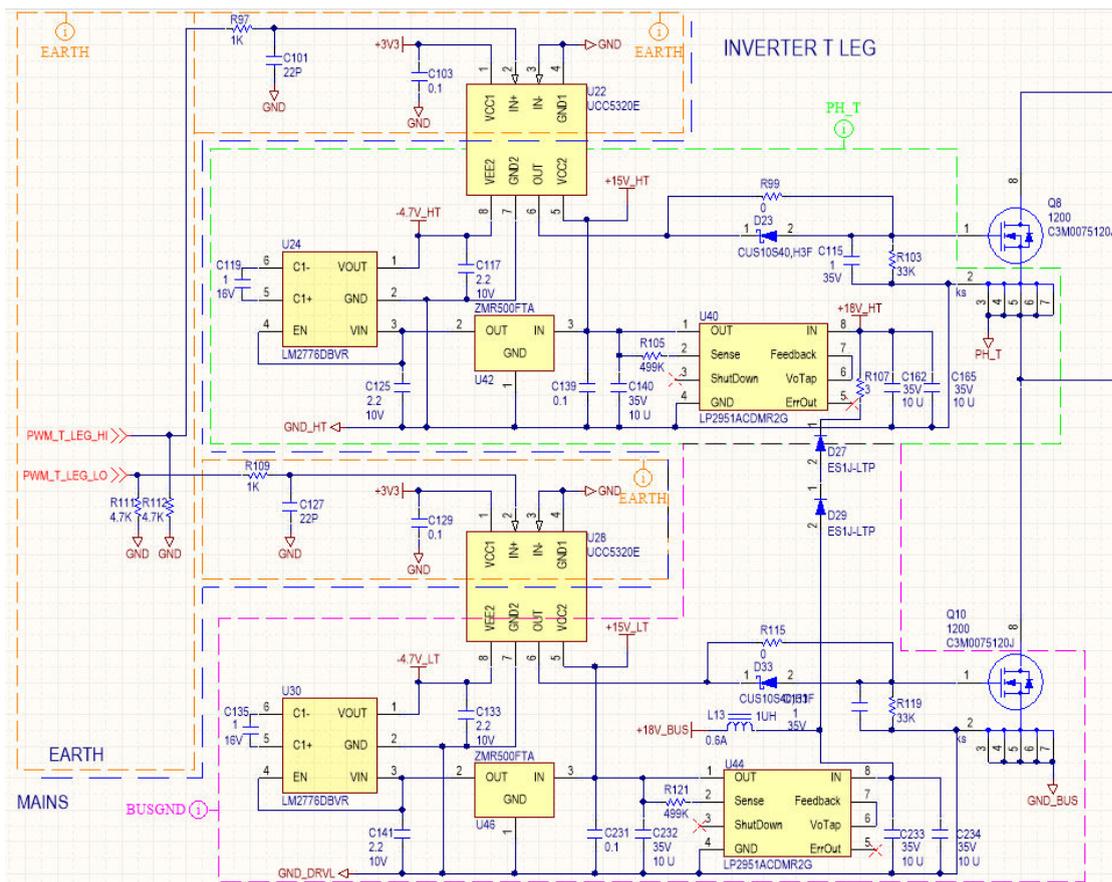
	V_R	V_f	I_f	C_j	Q_{rr}	T_{rr}
ESD1J	600V	1,5V	1A	8pF	17,5nC	35ns

TABLA 3.2: Especificaciones de los diodos de bootstrap seleccionados

- La resistencia en serie con el diodo de bootstrap debe ser menor a 3Ω ya que tiene que permitir que circule la corriente media del driver superior. Si se evalúa tolerar variaciones de hasta 2 veces la frecuencia de conmutación, se puede considerar que la máxima corriente media consumida por el driver será de 36,4mA. La cota sobre el valor de la resistencia resulta de considerar: que en el máximo ciclo de trabajo se carga el capacitor de bootstrap durante el mínimo tiempo y que cuando los diodos de bootstrap conducen generan una caída de tensión de aproximadamente 2V. Aún en ese caso, si se alimenta el driver inferior con 18V, para que el LDO del driver superior siga regulando la tensión de alimentación positiva del UCC5310E a 15V la tensión a su entrada debe ser ligeramente mayor. Entonces, si la resistencia fuera mayor a los 3Ω especificados, se estaría limitando la corriente a un valor menor al necesario. Además, durante el transitorio de arranque debe soportar corrientes del orden de los 7A. Las hojas de datos no suelen especificar la potencia que pueden disipar las resistencias durante un transitorio, por lo que se la implementó con una resistencia 1206, considerando la posibilidad de poner una cantidad mayor en paralelo al evaluar el diseño.
- Dado que, a diferencia de las llaves GaN, variaciones del orden del volt en la tensión de excitación de las llaves no afectan su rendimiento y como en definitiva el UCC5310E posee funcionalidad de UVLO, asegurar una tensión de alimentación constante no se consideró crítico. Por esa razón, no se le exigió un gran ancho de banda al regulador lineal de +15V. Su objetivo es únicamente bajar la tensión de alimentación a un valor más adecuado para las llaves, debido a que por usar una alimentación tipo bootstrap, la tensión sobre el capacitor de alimentación en las llaves altas puede variar varios volts respecto de las llaves bajas. Se seleccionó un componente que se tenía disponible en el inventario y con el que se había trabajado

en otros proyectos, el LP2951ACDMR2G. Por otro lado, dado que se quería evaluar excitar las llaves con tensiones negativas, se empleó otro regulador lineal con el que también se había trabajado, el regulador lineal ZMR500FTA, conectado a la salida del anterior para obtener fácilmente una tensión regulada de +5V. A su salida se conectó el LM2776DBVR, un regulador de conmutación capacitivo que invierte la tensión de entrada, obteniendo finalmente la tensión de alimentación de -5V.

Finalmente, los bloques circuitales del driver diseñados se integraron en un esquemático empleando la herramienta de diseño de PCBs *Altium Designer 17*. La figura 3.3 muestra el driver de la pierna N, siendo éste idéntico al de las demás.



cada driver es de 0,36 W. Un elemento adicional que introduce pérdidas es la recuperación del diodo de bootstrap. Según la información provista por la hoja de datos, se pueden estimar las pérdidas totales en 0,11 W, por lo que las pérdidas totales serían de 0,47 W por driver.

3.2.5. Evaluación del diseño

Dada la baja influencia del driver en las especificaciones del sistema, solamente se evaluó que los niveles de tensión de salida fueran los esperados para las distintas condiciones de operación del equipo. Esto incluye los niveles de excitación de las llaves tanto en el transitorio de arranque como en las condiciones normales de operación para distintos valores de tensión de red. También se evaluó que la dv/dt a la salida fuera la esperada y el comportamiento del sistema al excitarlo con distintos flancos sobre el nodo de conmutación. Por último, se realizó la medición del consumo de todos los drivers, evaluando la tensión y la corriente de salida de sus fuentes de alimentación.

Respecto del método de medición empleado, dado que la etapa de potencia está aislada de las señales lógicas, se utilizaron las sondas diferenciales de tensión YOKOGAWA 700924. En particular, al realizar las mediciones sobre el driver de la llave superior, se presentó una dificultad adicional debido al hecho de que se deseaba medir tensiones del orden de los 20 V con una resolución del orden del volt superpuestas a tensiones de modo común del orden de los 600 V. Dado que el CMRR de la sonda es menor a las 300 veces, la tensión de modo común inducida era del orden de la que se deseaba medir, razón por la cual no se procedió a verificar otros valores de interés durante la operación del circuito como la recuperación de los diodos de bootstrap con la corriente nominal. La figura 3.4 permite apreciar este fenómeno. Una medida realizada para intentar mitigar los efectos de la tensión de modo común sobre las mediciones fue el trenzado de los cables de medición y el uso de choques de ferrite. La figura 3.5 muestra la tensión de modo común medida en estas nuevas condiciones. Como se puede observar, si bien se produce una mejora en la medición, en ningún caso se dan las condiciones como para medir tensiones del orden del volt.

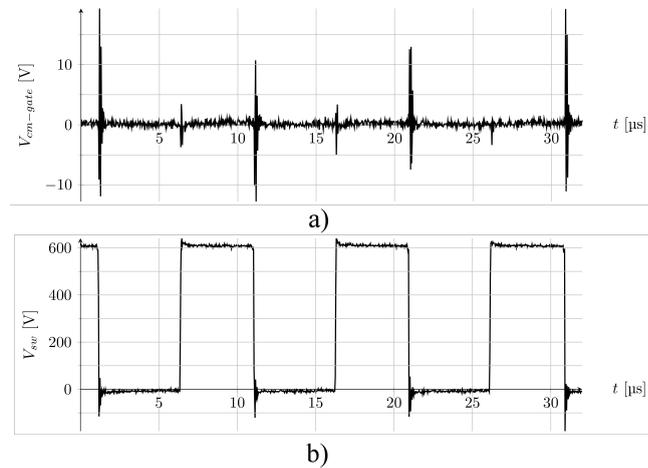


FIGURA 3.4: Medición de la tensión de modo común sobre el gate de la llave alta para una dv/dt de $25 \frac{V}{ns}$.

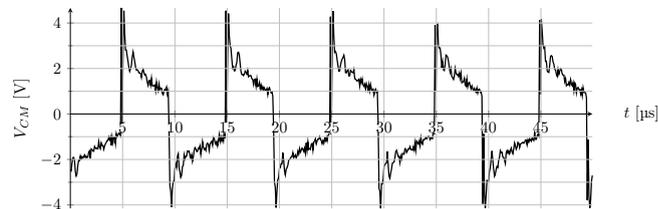


FIGURA 3.5: Medición de la tensión de modo común sobre el gate de la llave alta para una dv/dt de $25 \frac{V}{ns}$, medido con un choque de ferrite para bloquear el ruido de modo común.

La primer medición realizada fue la tensión de salida del driver (tensión gate-source) sobre la llave inferior. La medición se realizó con distintos niveles de potencia de salida para asegurar que en todo momento los niveles fueran adecuados. La figura 3.6 muestra el resultado en condiciones de corriente nominal de salida con el bus cargado a 600 V. Como se puede apreciar, los niveles de tensión son adecuados, validando el diseño del driver.

En la figura 3.7 se muestra los niveles de tensión sobre el driver de la llave superior de la pierna R durante el arranque. Se puede observar que el UVLO del UCC5310E permite que la misma se controle de forma segura debido a que no se excita la entrada de la llave hasta no tener más de 13 V en la alimentación positiva del driver. Se puede observar también como a partir de este instante se comienza a controlar la corriente de salida.

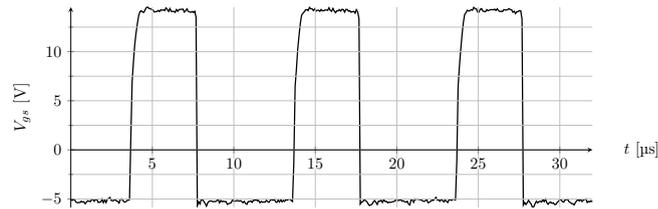


FIGURA 3.6: Tensión gate-source de la llave inferior con el equipo funcionando con la corriente de salida nominal

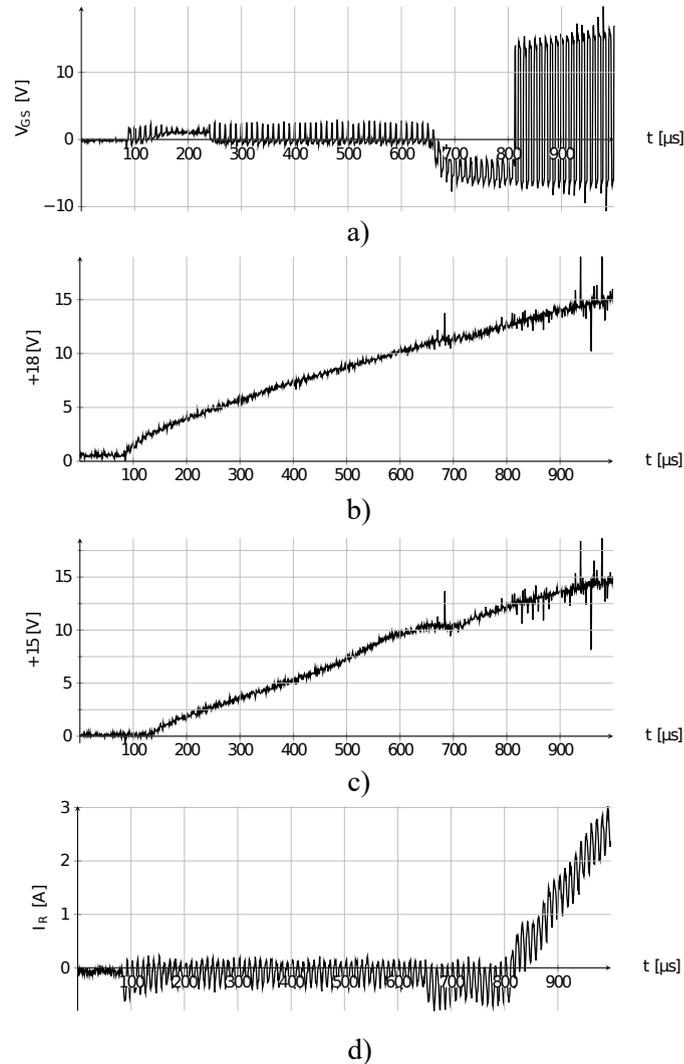


FIGURA 3.7: Transitorio de arranque del driver con alimentación bootstrap. a) Tensión gate-source. b) Tensión de +18V. c) Tensión regulada de alimentación del driver. d) Corriente de salida por L_{inv}

El parámetro más importante registrado durante la evaluación del driver fue la dv/dt lograda sobre el nodo de conmutación. Su importancia se debe a que cuanto más rápida sea la transición entre los estados apagado y encendido, menos pérdidas de conmutación se tendrán en las llaves. En la figura 3.8 se puede observar la medición del circuito

diseñado con los componentes extraídos de la simulación. Se puede observar un nivel moderado de ringing luego de la transición. La dv/dt medida no concuerda con la obtenida en la simulación, observándose un valor de $25 \frac{V}{ns}$. La razón de esto se encontró en la hoja de datos del fabricante del opto-driver que especifica que la resistencia de salida del mismo varía a medida que se carga la capacidad de entrada de la llave. Originalmente, en la simulación, esta no fue tomada en cuenta. Según la información provista, se estimó que la resistencia de salida cuando varía la tensión drain-source de la llave era del orden de la agregada externamente. Entonces, se reemplazó la resistencia externa por un cortocircuito y al medir la dv/dt se obtuvo el mismo valor que en la simulación. El resultado de la medición luego de la modificación se puede observar en la figura 3.9. Como contrapartida de la mayor dv/dt obtenida, se obtuvo un nivel de ringing mucho mayor.

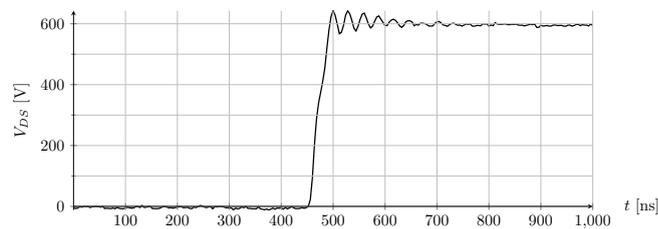


FIGURA 3.8: Medición de la dv/dt sobre el nodo switch con $R_{ext-drv} = 25\Omega$.

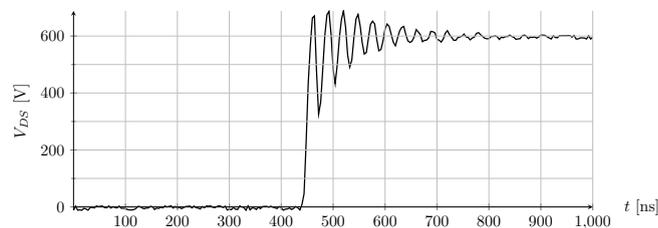


FIGURA 3.9: Medición de la dv/dt sobre el nodo switch con $R_{ext-drv} = 0\Omega$.

Si bien el UCC5310E provee aislación, existe una capacidad parásita entre su entrada y salida, por lo que en función de la dv/dt obtenida existe un mayor o menor pico de tensión transitorio en la entrada. La figura 3.10 muestra esto en la entrada del UCC5310E.

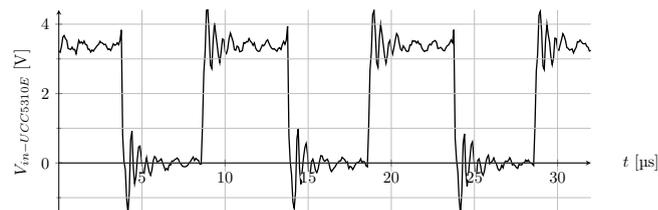


FIGURA 3.10: Medición de la tensión inducida en la entrada del UCC5310E debido a la capacidad parásita entre su entrada y salida para una dv/dt sobre el nodo de conmutación de $50 \frac{V}{ns}$.

Por último, también se midió el consumo utilizando un multímetro RIGOL DM3058E de cinco dígitos y medio con el equipo operando en modo trifásico, sin control de neutro, con su corriente nominal de salida y con los circuitos de driveo alimentados con 20 V. El resultado de la medición fue un consumo total de 2,66 W, lo que equivale a un consumo de 0,45 W o 22,5 mA por driver; levemente menor al valor estimado considerando, por ejemplo, pérdidas de peor caso sobre los diodos de bootstrap.

Capítulo 4

Filtro de salida

En este capítulo se aborda el diseño del filtro de salida, etapa siguiente a la celda de conmutación. La salida de cada celda de conmutación se comporta como una fuente de tensión, razón por la cual la conexión de la misma con la red eléctrica se debe realizar por medio de un inductor. El sistema controla la conmutación de las llaves para regular la amplitud y fase de la corriente sobre este elemento, y de esta forma se logra controlar la energía inyectada a la red. La aplicación de una tensión conmutada sobre el inductor hace que la corriente tenga superpuesto un ripple de alta frecuencia como se puede observar en la figura 4.1 b).

Para la estrategia de modulación utilizada (PWM de portadora triangular con modulación sinusoidal) se puede demostrar que la salida está compuesta por una componente de frecuencia de red, y por componentes alrededor de la frecuencia de conmutación y sus armónicos. En la figura 4.1 c) se representa el espectro de Fourier de la señal resultante. Dado que el ancho de banda del sistema de control es mucho menor a la frecuencia de conmutación de las llaves, las componentes de alta frecuencia sólo pueden ser mitigadas mediante un filtro LC. Por ello, a la salida de la celda de conmutación se tiene un inductor (sobre el que se controla la corriente) seguido de un filtro LC, el cual en conjunto conforma un filtro del tipo LCL.

4.1. Especificaciones Circuitales

Las normas para inyección de corriente a la red imponen límites sobre la forma de la corriente inyectada a la red. Para lograr esto, los inversores agregan más etapas de filtrado. En el inversor desarrollado, se optó por agregar a la salida de la celda de conmutación un filtro de tipo LCL como primer etapa de filtrado. Esta es una práctica

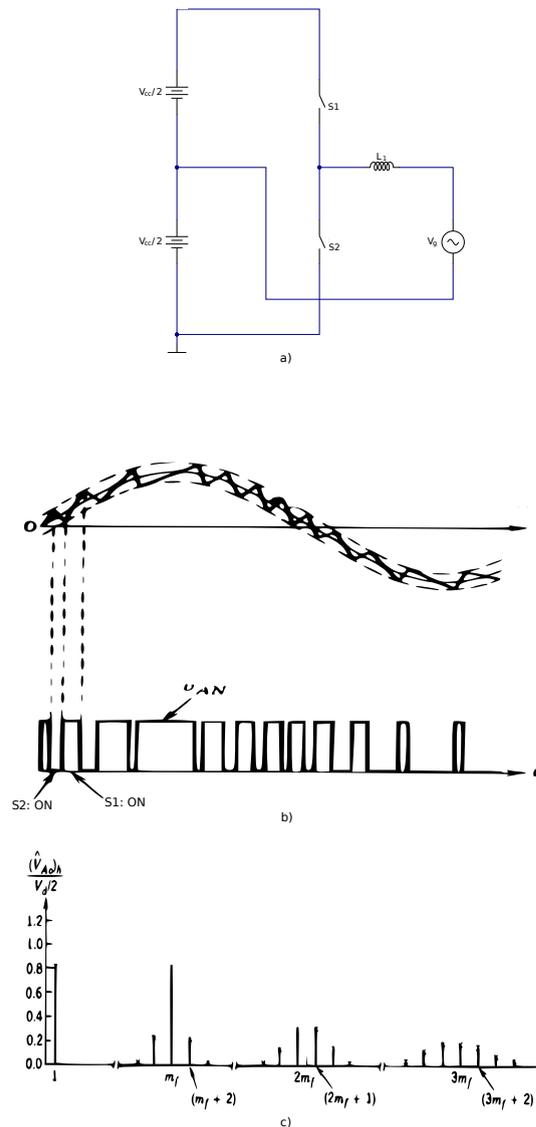


FIGURA 4.1: a) Esquema básico de una celda de conmutación con un inductor usada para inyectar potencia a la red. b) Representación de la corriente resultante sobre el inductor c) Tensión de salida de la celda de conmutación que excita al inductor

común de este tipo de sistemas. Este tipo de filtro tiene notables ventajas respecto a otros esquemas de menor orden, tales como: lograr una atenuación determinada con inductores de menor tamaño; lo que permite aumentar el ancho de banda del sistema, reducir el peso y aumentar la eficiencia. El procedimiento de diseño se basa en dividir la etapa de salida en dos etapas de filtrado. La primera es el inductor del lado del inversor, denominado L_{inv} . El objetivo del mismo es fundamentalmente limitar la amplitud del ripple pico a pico $-\Delta I_{pp}$ - de corriente de frecuencia de conmutación y facilitar el control de corriente. En cascada con dicho inductor, se coloca un filtro LC. Este tiene como fin atenuar todas las componentes de alta frecuencia generadas. Primeramente se define el inductor L_{inv} suponiendo que es el único elemento del filtro; una suposición de peor caso que implica suponer que el inductor del lado de la red $-L_{red}$ - es de valor nulo. Luego se

define el valor de los otros dos componentes, suponiendo que L_{inv} se comporta como un generador de corriente.

Los aspectos considerados para definir el filtro fueron:

- Limitar ΔI_{pp} al 10 % de $I_{out-rms-nom}$ en el peor caso. Se estableció que para la tensión de bus adoptada, el ripple máximo se daba en el caso del equipo operando en modo monofásico, tal como se puede observar al contrastar el valor resultante de [12] o [13] con el de [14]. Esto equivale a limitar ΔI_{pp} a aproximadamente 1,5 A. El límite establecido es notablemente más chico que el que normalmente se utiliza en convertidores -típicamente entre el 20 y 40 por ciento de la corriente de salida pico [12]-. Las razones para esta elección responden a que con un inductor más grande se minimiza el EMI y se reduce el tamaño de las etapas de filtrado posteriores.
- Limitar el valor eficaz de la interferencia conducida en la corriente inyectada a la red a un valor que cumpla con los requisitos de la Parte 15, del Título 47 de la FCC. La razón de esto es que los estándares nacionales evolucionan en la dirección de los más estrictos a nivel internacional.

En la práctica esto impone una limitación para las componentes alrededor del tercer armónico del ripple de conmutación sobre el inductor; ya que dada su simetría no tiene segundo armónico y la fundamental cae en el rango de frecuencias no regulado por la norma. La expresión de la norma que define el máximo valor eficaz de una componente espectral en este rango de frecuencias (entre 150 kHz y 500 kHz) para equipos del tipo en cuestión -clase B- es el indicado por la ecuación (4.1).

$$V_{rms} \leq 56 \text{ dB}\mu\text{V} - 20 \cdot \log \frac{f}{150 \text{ kHz}} \quad (4.1)$$

El objetivo fue que la componente dentro la banda de la ecuación (4.1) inyectada a la red tuviera un valor RMS menor al límite superior de la banda de frecuencias que refiere la ecuación (4.1). Aún si el límite para la frecuencia específica fuera más severo y faltara atenuar más para cumplirlo. Llegado el caso, las modificaciones que podrían ser necesarias no tendrían un impacto relativamente significativo en el volumen del equipo.

Una vez definidos los requisitos funcionales de la etapa circuital se pasó a determinar el valor de los componentes del filtro. Entonces según [14], y para lograr cumplir el primer requisito se obtiene el valor de inductancia indicado en la 4.2.

$$L_{inv} = 1,33 \text{ mH} \quad (4.2)$$

Luego, se supuso que la salida de la celda de conmutación junto al inductor diseñado funcionaba a alta frecuencia como un generador de corriente de forma triangular, de $I_{rpp}/2$ de amplitud de salida y frecuencia igual a la de conmutación. Dado que la amplitud de los armónicos disminuye rápidamente con el cuadrado del número del armónico, es razonable suponer que la fundamental del ripple tiene un valor eficaz de $\frac{I_{rpp}}{2\sqrt{3}}$. Con lo que finalmente se puede estimar el valor eficaz de la tercer armónica en 50 mA. Dado que la norma define la medición de señales interferentes de frecuencias mayores a 150 kHz sobre una carga de 50Ω , 56 dB μV máximos de amplitud para este armónico equivale a 12,6 μA . Dado que la amplitud del resto de los armónicos del ripple de conmutación sobre la corriente están mucho más atenuados, atenuando adecuadamente esta componente el resto de los armónicos a la salida deberían cumplir con la norma. Esto significa que la combinación del capacitor y L_{inv} debe lograr una atenuación de al menos 72 dB a esa frecuencia. Entonces, se diseñó con un margen de 2 dB sobre esto, para una atenuación de 74 dB.

Se recurrió a la experiencia de otros miembros del equipo con otros inversores para dimensionar el capacitor del filtro $-C_{LCL}$ y elegir su tecnología. Sin embargo, el valor por el cual se optó está alineado con el criterio descrito en [12]. Este criterio propone limitar la potencia reactiva en el capacitor al 5% de la de salida. En este caso, es del 7% de la de salida. Se optó entonces por un capacitor con las siguientes características:

- $C_{LCL} = 10 \mu F$
- Tecnología de film debido a su alta densidad de energía y gran ancho de banda.
- Clase de seguridad X. Esto significa que en caso de fallar, genera un cortocircuito. Este tipo de capacitores se conectan entre líneas para filtrar sobrepicos de tensión provenientes de la red que de no filtrarse podrían provocar un incendio al dañar el equipo. Se los diseña de esta forma con la intención de que, una vez que fallan en cortocircuito, otro componente de seguridad abra el circuito por sobrecorriente. Ese componente podría ser, por ejemplo, un fusible.
- Desestimar la inclusión de una resistencia en serie para atenuar el sobrepico de la respuesta del filtro asociado a la resonancia entre el L_{red} y C_{LCL} por creerlo innecesario. Esto está asociado al hecho de que el mismo es un capacitor tipo X, que tienen una baja ESR y alto Q.

Luego, considerando que la atenuación necesaria del EMI conducido que inyecta L_{inv} hacia la red está dada por la relación entre la impedancia de la rama capacitiva y la impedancia total que ve hacia la salida L_{inv} a 300 kHz se obtiene que $L_{red} = 110 \mu H$.

Una vez definido el valor de los componentes, es necesario definir la tensión y corriente que deben soportar:

- Capacitor: el valor se obtuvo luego de simular el filtro para la condición más desfavorable de tensión de red (sobre-elevación de tensión de 15%). Se obtuvo un valor eficaz de 252 V. El valor de tensión eficaz mínimo requerido sobre los capacitores es de 300 V, tal que la máxima tensión eficaz nunca superará el 85% de la tensión tolerable por el dispositivo. Considerando que opera prácticamente a la tensión de red, sobre el mismo debe poder circular una corriente de no menos de 0,8 A de amplitud RMS a 50 Hz. Al mismo tiempo, suponiendo que filtra la totalidad del ripple de conmutación, debe tolerar una corriente de 100 kHz mayor o igual a 0,44 A.
- Inductor: la máxima tensión impone una restricción al momento del armado del inductor, haciendo que pueda o no ser necesario agregar aislación entre sucesivas vueltas/capas. Se supuso que esta no superaría la tensión de bus. No hay límite sobre la corriente que puede manejar el inductor, sino más bien sobre la sobre-elevación de temperatura. Dado que esto depende del diseño personalizado del componente, no se lo abordó en esta instancia.

4.2. Características del diseño

Con las especificaciones circuitales definidas en la sección anterior, se procedió a seleccionar capacitores y a diseñar los inductores del filtro.

La capacidad C_{LCL} se logró con dos B32926A4565M000 de 5,6 μF en paralelo. Adicionalmente se añadieron 4 capacitores cerámicos LS1812N222K302NX100TM de 2,2 nF en paralelo. Esto sirvió para limitar el aumento a alta frecuencia de la impedancia de la rama capacitiva del filtro como efecto de la inductancia y resistencias parásitas de los capacitores de film. La razón por la que no se añadieron más fue que no se deseaba incrementar indiscriminadamente el costo o el espacio ocupado. En la figura 4.2 se muestra el módulo de la impedancia de la rama capacitiva resultante.

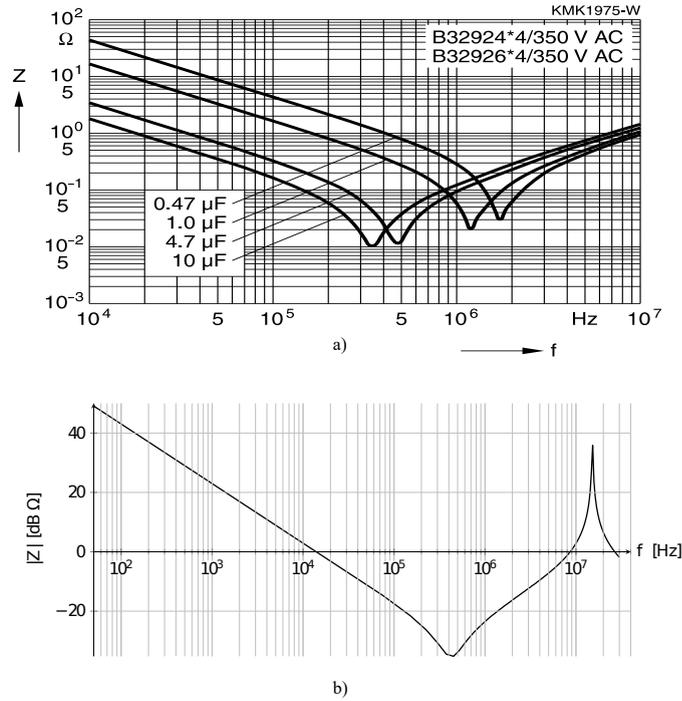


FIGURA 4.2: a) módulo de la impedancia en función de la frecuencia para capacitores de film de la familia del seleccionado. b) módulo de la impedancia de la rama capacitiva del arreglo final de capacitores. El pico negativo está asociado a la autoresonancia de la capacidad y ESL de los de film, el positivo a la autoresonancia de la ESL de los de film con la capacidad de los cerámicos.

En relación con los inductores, una vez pedidas todas las cotizaciones para los núcleos se optó por los núcleos listados en la Tabla 4.1. De las alternativas diseñadas ésta fue la mejor combinación de núcleos para L_{inv} y L_{red} que se podía adquirir a través de un único proveedor. Se optó por núcleos del tipo Kool- μ principalmente por el mayor valor de corriente pico con el que permiten trabajar y por su menor costo relativo. En el apéndice A se encuentra el detalle del proceso de diseño del inductor.

	Mezcla	Geometría	Cantidad	Peso[g]	# del fabricante
L_{inv}	Kool μ -26	E-E, 55 mm \times 55 mm	2	485	00K5530E026
L_{red}	Kool μ -60	Toroidal, 50 mm	2	164	0077716A7

TABLA 4.1: Características de los núcleos comprados

Se proyectó que los inductores diseñados tendrían las características indicadas en la Tabla 4.2.

	Peso [g]	Dimensiones	R_{dc} [m Ω]	R_{ac} [Ω]	$L_{@0[A]}$ [mH]	$L_{@15[A]}$ [mH]
$L_{inv1,6[mm]}$	790	75 mm \times 55 mm \times 55 mm	164	17,6	1,86	1,45
$L_{inv1,2[mm]}$	755	75 mm \times 55 mm \times 55 mm	146	9,6	1,86	1,45
L_{red}	338	D:58,1 mm,H:35 mm	12	-	0,178	0,130

TABLA 4.2: Características de los inductores diseñados. Los valores de resistencia se calcularon a 100 °C

4.2.1. Implementación del diseño

4.2.1.1. Armado de los inductores

La experiencia del armado de los inductores permitió concluir que se había sobre estimado el factor de utilización de área de ventana k_{cu} del núcleo E-E 00K5530E026. El k_{cu} máximo logrado fue de aproximadamente un 63 %, un 10 % menor al previsto, o equivalentemente: se pudieron dar solamente 73 vueltas alrededor del núcleo, en vez de 82. Esto hizo que al armar L_{inv} se lograra un menor valor de inductancia. Por otro lado, el diseño del L_{red} prevía un factor de ocupación bajo, asociado a la dificultad de bobinar toroides. Sin embargo, el mismo no presentó mayores dificultades en el armado, y se estima que aún con el alambre de calibre elevado que se utilizó, se podría haber logrado el factor de ocupación típico de 40 %.

4.2.1.2. Características eléctricas

Luego de armar los inductores se procedió a medir sus características eléctricas de interés. A continuación, se enumeran algunos aspectos relacionadas con la medición de los parámetros del inductor.

1. Resistencia de continua. Dados los bajos valores calculados para ambos inductores -del orden de las decenas de miliohms- se optó por medirlas excitando al inductor con una fuente de corriente de un valor conocido que hiciera que la tensión sobre cada inductor tuviera un nivel adecuado para una medición con un voltímetro.
2. Resistencia de alterna a 100 kHz. Se midió utilizando un medidor LCR. El mismo excita con una tensión de valor conocido la impedancia bajo prueba y arroja un valor de resistencia en serie equivalente que se corresponde con la potencia activa que está entregando. Sin embargo, dado que el Q de L_{inv} era muy elevado, la exactitud de la medición no permitía siquiera tener una idea del orden de magnitud de la resistencia de alterna. Esto se debe a que el instrumento garantiza un nivel de exactitud en la medición dependiente del Q del componente medido, ya que calcula

el valor de la parte resistiva midiendo el desfase entre la tensión y la corriente que entrega. Entonces, para un error determinado en la medición del desfase, desfases grandes -altos Qs- generan más error en la medición de la parte resistiva. Para resolver este problema, se agregó un capacitor cerámico multicapa MLCC de 2 nF, que a 100 kHz presenta una reactancia capacitiva muy próxima a la que se precisa para que haya resonancia serie con la reactancia inductiva de L_{inv} . Para mejorar aún más la medición, se agregó adicionalmente una resistencia de $27,7\ \Omega$ en serie, logrando un Q final de aproximadamente 1,5.

3. Inductancia para distintos niveles de corriente. Dado que el material del núcleo es polvo de hierro, es deseable caracterizar la variación de la inductancia para distintos niveles de corriente. Para hacerlo, se excitó cada inductor armado con un escalón de tensión y se registró con un osciloscopio simultáneamente la corriente y la tensión. Luego, se procesaron los datos con un script de MATLAB, calculando el valor de inductancia en función de la variación punto a punto de la corriente.

La Tabla 4.3 muestra los valores de interés de resistencia de continua y alterna medidos para los inductores armados. Se observa que el valor de la resistencia de alterna del inductor del lado de la red no se midió, y esto es debido a que el ripple de alta frecuencia sobre la misma era despreciable por diseño (no debía de generar pérdidas). El valor de R_{ac} de los inductores armados no concuerda con el que se puede estimar analíticamente empleando la fórmula indicada en [15]. Usando la R_{DC} medida, la expresión analítica estima que a $25\ ^\circ\text{C}$ el inductor L_{inv} armado con alambre de 1,2 mm tiene una R_{ac} de $15,2\ \Omega$. Para el inductor L_{inv} armado con alambre de 1,2 mm, estima una R_{ac} de $8,5\ \Omega$.

Inductor	Devanado	$R_{dc}[\text{m}\Omega]$	$R_{ac}[\Omega]$
L_{inv}	1 · 1,6 mm, 4 capas	97	14
L_{inv}	2 · 1,2 mm, 6 capas	104	22.3
L_{red}	3 · 1,6 mm, 3 capas	8.8	

TABLA 4.3: Características de los inductores armados. La resistencia se midió a $25\ ^\circ\text{C}$.

Por otro lado, la figura 4.3 muestra el valor de la inductancia en función de la corriente aplicada en cada caso.

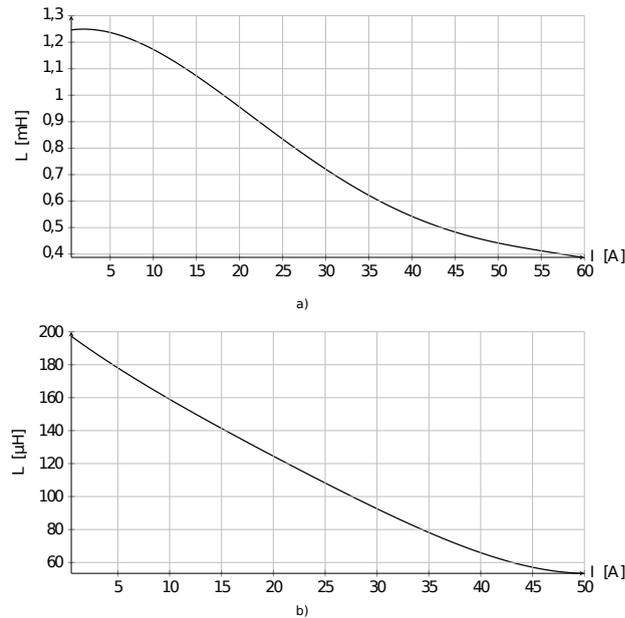


FIGURA 4.3: Valor de inductancia en función de la corriente aplicada para: a) L_{inv} , b) L_{red}

Por último, la capacidad parásita del devanado de L_{inv} inicialmente ni siquiera había sido modelada, pero en el transcurso de las mediciones se pudo observar que la misma tiene un impacto considerable sobre el EMI conducido. Esto quiere decir que la frecuencia de autoresonancia de los inductores diseñados no fue lo suficientemente alta como para asegurar que el componente se comporta como un inductor en todo el rango de frecuencias de interés.

4.2.1.3. Pérdidas en el filtro LCL

Con los valores de resistencia e inductancia medidos, las pérdidas totales asociadas a la etapa de filtrado LCL, para el equipo funcionando en modo trifásico sin control de la corriente de neutro, se estimaron en 16,75 W para cada fase. Las pérdidas se estiman para el equipo funcionando con su corriente nominal y con la temperatura a la que podría llegar el cobre (aproximadamente 100 °C). A continuación, se enumeran las diferentes fuentes de pérdidas.

1. Las pérdidas de conducción de 50 Hz de L_{inv} son de 13,5 W por inductor, ya que todos los que fueron utilizados se devanaron con dos alambres de 1,2 mm.
2. Las pérdidas asociadas a la resistencia de alterna de L_{inv} -usando el valor medido de la misma- y las asociadas al núcleo se pueden calcular estimando el valor de ripple pico a pico de corriente de 100 kHz. Siguiendo la relación entre dicho ripple y L descrita en [13], se estima un ripple de corriente de 0,9 A pico a pico. De esta

forma, las pérdidas en la resistencia de alterna resultan ser 1,95 W por inductor. En este último cálculo se hizo la simplificación de atribuir todas las pérdidas a la componente fundamental del ripple y de suponer que el valor RMS de la misma es igual al valor RMS de un ripple de forma triangular cuyo valor pico es el calculado. Para las pérdidas del núcleo se utilizó la ecuación de Steinmetz clásica, el valor pico del ripple estimado y la información del fabricante sobre el núcleo. De esta forma, se obtuvieron pérdidas sobre el mismo de 0,15 W por inductor.

3. Las pérdidas de conducción de 50 Hz de L_{red} son de 1,15 W por cada uno. Se supone que este inductor no tiene pérdidas de alta frecuencia debido a que se encuentra del lado de la red y solo presenta una corriente de 50 Hz.

Se intentó medir las pérdidas sobre cada L_{inv} con el equipo funcionando en modo trifásico e inyectando su corriente nominal. La medición de la tensión y corriente sobre el inductor se realizó utilizando las sondas de corriente PBC050 y la sonda diferencial 700924, ambas de Yokogawa. Sin embargo, dado el alto valor de Q de los inductores armados y la exactitud de la sonda diferencial del orden del 3 %, el valor de las pérdidas quedaba enmascarado por el de la potencia activa.

4.2.1.4. Diferencias diseño e implementación

A pesar de que k_{cu} para L_{inv} no fue el esperado, los valores de resistencia de continua y de inductancia, para el inductor armado coincidieron con el resultado de las fórmulas usadas para estimarlos. Si bien para L_{red} la inductancia lograda no alcanzó el valor de diseño, dado que para el caso trifásico la misma estaba sobredimensionada, se consideró que en esas condiciones de operación el diseño seguía siendo satisfactorio, teniendo que ajustarse ligeramente para el otro caso.

Por otro lado, el valor de R_{ac} medido para L_{inv} resultó alarmante dada su desviación del orden del 60 % respecto del valor calculado usando la ecuación de Dowell simplificada. Sin embargo, dada la baja amplitud de la componente de 100 kHz de la corriente para el equipo operando en el modo a evaluar (trifásico sin control de neutro), no se consideró que el resultado invalidara al diseño.

Por último es necesario estudiar la capacidad parásita de los devanados y su impacto sobre el funcionamiento del equipo que se evidenció en las mediciones. En el apéndice A se realiza un estudio minucioso de las diferencias mencionadas.

Capítulo 5

Sensado

En este capítulo se aborda el diseño de las diferentes etapas de sensado. Debido a que en el circuito hay varias magnitudes físicas de interés para el sistema de control es necesario poseer diferentes circuitos de sensado que proporcionen una buena representación eléctrica de tales magnitudes. Se diseñaron circuitos de sensado de la tensión de bus, la tensión de línea y la corriente de salida. Para la adquisición de todas las señales se utilizó el ADC interno del microcontrolador, empleado para la implementación del sistema de control.

5.1. Sensado de la tensión de bus

Para realizar la medición de la tensión de bus se conformó un divisor resistivo, el cual provee la atenuación requerida y proporciona un mecanismo para efectuar una medición diferencial. Es necesario realizar dicha medición de manera diferencial debido a que se busca aislar la tensión de bus respecto de la lógica sin modificar la configuración del vínculo a tierra de la etapa de potencia. En la figura 5.1 se observa el circuito implementado.

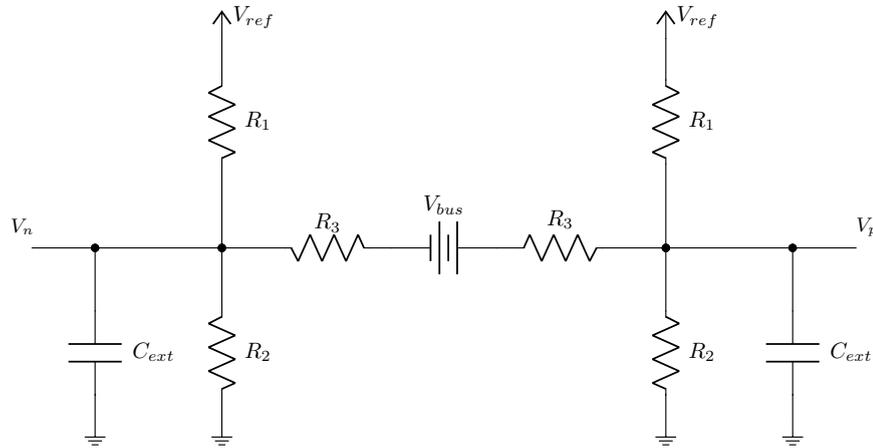


FIGURA 5.1: Circuito de sensado de tensión del bus.

En 5.1 se obtiene la transferencia del circuito de sensado. Cabe destacar que, al ser una medición diferencial, la medición de la tensión del bus se obtiene restando las tensiones V_p y V_n , la cual se realiza dentro del microcontrolador. Además, se observa que la función transferencia posee una característica pasa-bajos con un polo ajustado para mitigar las perturbaciones presentes en la tensión del bus.

$$V_p - V_n = (V_{bus+} - V_{bus-}) \frac{R_1 // R_2}{(R_1 // R_2 + R_3)} \frac{1}{1 + sC_{ext}(R_1 // R_2 // R_3)} \quad (5.1)$$

Una vez definido el circuito de sensado, se determinó la tensión máxima de peor caso en el bus. Al no estar diseñada la etapa de regulación de tensión del bus, es preciso considerar algunas posibles desviaciones en dicha etapa. Por esta razón se estimó la precisión de la regulación de la tensión del bus en estado estacionario con un margen del 5%. También, se consideró un ripple de 20 V pico junto con una máxima variación de hasta 50 V debido a la dinámica en el sistema de control de la etapa previa, es decir, un transitorio en la regulación de la tensión de bus. Finalmente, en 5.2, se calcula la tensión máxima del bus.

$$V_{bus} = 800 \text{ V} * 1,05 + 50 \text{ V} + 20 \text{ V} = 910 \text{ V} \quad (5.2)$$

Otro factor a tener en cuenta es la tensión máxima de trabajo de las resistencias utilizadas en el divisor resistivo. Para lograr la durabilidad deseada se aplicó un factor de sobredimensionamiento del 70%. Se consideraron utilizar resistencias de tamaño 0805, las cuales presentan una tensión de trabajo de 150 V. En 5.3 se calcula la cantidad mínima de resistencias necesarias.

$$N_{resistencias} = 910 \text{ V} / (0,70 * 150 \text{ V}) = 8,66 \quad (5.3)$$

De esta forma, se determinó que eran necesario mínimamente 9 resistencias para realizar la medición de tensión del bus.

Luego, se calcularon los valores de resistencia teniendo en cuenta que la máxima tensión de bus debe representar la tensión de referencia para el conversor analógico digital.

Finalmente se adopto $R_1 = R_2 = 12,4 \text{ k}\Omega$ y $R_3 = 4,5 \text{ M}\Omega$.

5.2. Sensado de la tensión de línea

Para el sensado de la tensión de línea se siguió el mismo procedimiento que en el sensado de la tensión de bus debido a que se utilizó la misma topología. En la figura 5.2 se detalla el circuito de sensado.

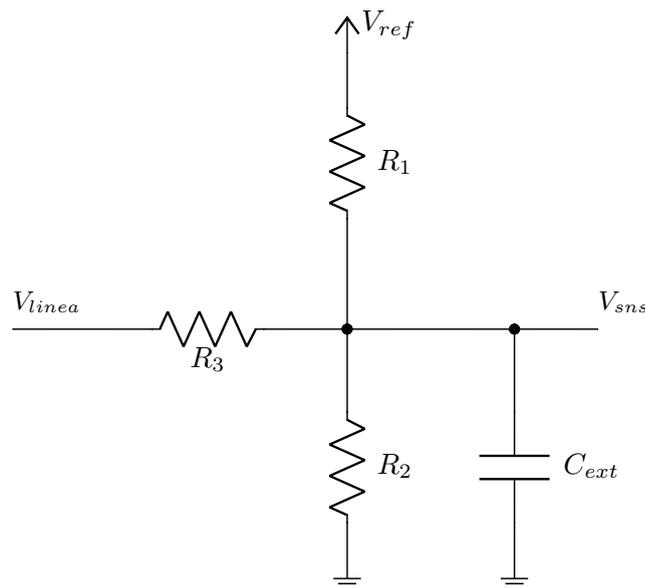


FIGURA 5.2: Divisor de tensión de línea.

La función transferencia de este divisor resistivo se calculó teniendo en cuenta algunas consideraciones. Debido a que se desea llevar la tensión de red a todo el rango dinámico del conversor analógico digital, R_1 y R_2 deben ser considerablemente menores que R_3 , con esto se busca que la tensión de línea quede superpuesta a una tensión continua de valor de la mitad de V_{ref} . Además, por esta última condición, se desprende que $R_1 = R_2$. Finalmente, en 5.4 se detalla la relación V_{sns} a V_{linea} . Cabe destacar que

esta transferencia presenta un filtrado tanto en la tensión de referencia, la cual puede presentar pequeñas variaciones, como en la tensión de línea.

$$V_{sns} = V_{ref} \left(\frac{R_2 // R_3}{(R_2 // R_3 + R_1)} \frac{1}{1 + sC_{ext}(R_1 // R_2 // R_3)} \right) + V_{linea} \left(\frac{R_1 // R_2}{(R_1 // R_2 + R_3)} \frac{1}{1 + sC_{ext}(R_1 // R_2 // R_3)} \right) \quad (5.4)$$

Para el cálculo de la tensión máxima que deben soportar las resistencias se consideró una tensión de línea de 380 V con una variación del 15%. Al igual que en el sensado de tensión del bus, se considerarán utilizar resistencias de tamaño 0805, las cuales presentan una tensión de trabajo de 150 V. En 5.5 se calcula la cantidad mínima de resistencias necesarias.

$$N_{resistencias} = 380 \text{ V} * 1,15 * \sqrt{2} / (0,70 * 150 \text{ V}) = 5,88 \quad (5.5)$$

De esta forma se determinó que eran necesarias mínimamente 6 resistencias para realizar la medición de tensión de línea.

Luego, se calcularon los valores de resistencia teniendo en cuenta que la máxima tensión de bus debe sensarse en cada entrada del sensado como la mitad de la tensión de referencia para el conversor analógico digital. Agregándole a la tensión sensada un offset de la mitad del rango del ADC, se asegura que la tensión sensada se mantenga en el rango del ADC independientemente de como se conecte la etapa de potencia respecto de la lógica. Finalmente se adoptó $R_1 = R_2 = 15 \text{ k}\Omega$ y $R_3 = 4,5 \text{ M}\Omega$.

5.3. Sensado de las corriente de fase

Para el diseño de este circuito de sensado se tuvieron en cuenta las siguientes consideraciones:

- Aislación. Debido a la alta tensión del bus, se debe proveer la aislación necesaria para brindar seguridad tanto al usuario como al sistema en sí.
- Linealidad. Como se pretende medir un gran rango de corriente, se busca que el sensado sea lo más lineal posible en todo el rango de interés.
- Resolución. Se pretende que dicho sensor permita discernir pequeñas variaciones en la corriente continua inyectada a la red.

- Inmunidad electromagnética. Debido a que se desea que el volumen total sea el menor posible se requiere que los sensores sean inmunes al ruido electromagnético producido por el resto de los componentes cercanos.
- Costo. Debido a que se medirá la corriente de cada fase el costo debe ser lo menor posible.

Con estas especificaciones en mente se estudiaron dos posibles topologías de sensado de corriente.

5.3.1. Topologías

5.3.1.1. Resistencia serie

Una de las topologías analizadas [16] consiste en colocar una resistencia en serie con la salida y medir la tensión en la misma, la cual es proporcional a la corriente. En la figura 5.3 se detalla el circuito de sensado.

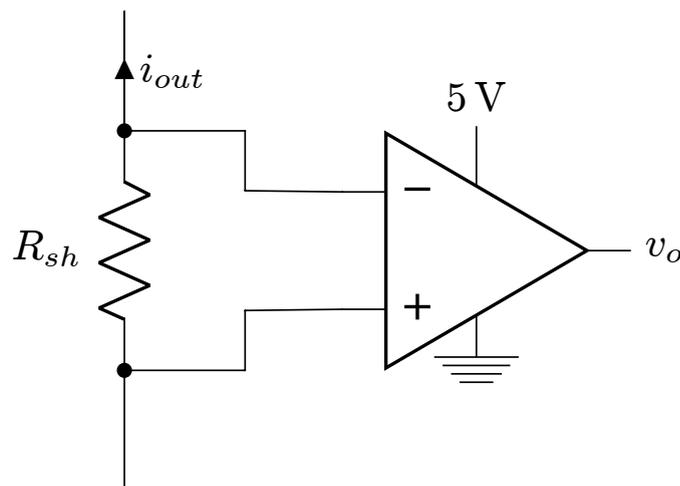


FIGURA 5.3: Sensado de corriente con resistencia serie

Como se observa en la figura 5.3, este circuito no provee ningún tipo de aislación. Para lograr dicha aislación, se debe implementar un circuito adicional. Una posible solución estudiada fue utilizar un modulador aislado del tipo sigma-delta como el AMC1304 [14], el cual permite medir la tensión proporcional a la corriente de la resistencia serie y obtener, de forma aislada, una señal proporcional a dicha corriente con una resolución de 16 bits.

A continuación, se listan las ventajas y desventajas de esta topología.

- Comportamiento lineal. Al elegir cuidadosamente la resistencia serie se puede lograr un comportamiento lineal. Para ello se debe elegir una resistencia con coeficiente térmico bajo, es decir, que no varíe su valor con la temperatura.
- Inmunidad electromagnética. Eligiendo un correcto valor de resistencia se puede conseguir una buena relación señal a ruido.
- Pérdida energética. Debido a la inserción de una resistencia serie se introduce una disipación de potencia en la misma. Esta desventaja limita el máximo valor de resistencia a utilizar.
- Costo. Si bien en primera instancia su costo parecía bajo, al momento de lograr la aislación buscada su costo aumentó considerablemente, a tal punto de competir con otras topologías analizadas más adelante.

5.3.1.2. Sensor de efecto hall

Otra topología analizada fue la utilización de un sensor de efecto hall ya que estos tipos de sensores miden indirectamente la corriente a través del campo magnético generado, mecanismo que proporciona la aislación buscada. Existen dos tipos de sensores de efecto hall, los de lazo abierto y los de lazo cerrado [17]. Los sensores del tipo lazo abierto emplean un sensor de efecto hall en el entrehierro de un núcleo magnético que utilizan para concentrar el campo que produce la corriente de un conductor que circula por el centro de dicho núcleo magnético. De esta forma, se obtiene una tensión proporcional a la corriente que luego es amplificada. En la figura 5.4 se observa el detalle de este tipo de sensor.

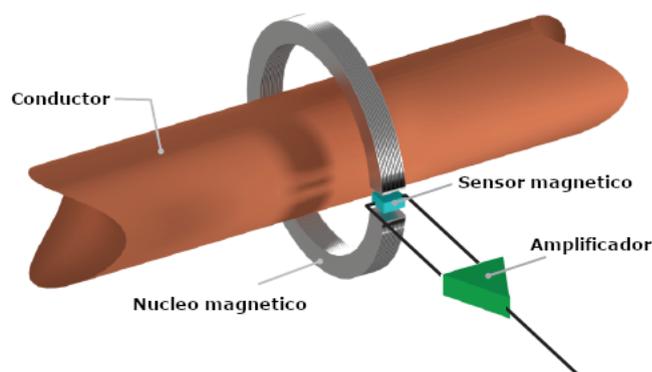


FIGURA 5.4: Sensor de corriente tipo lazo abierto.

La ventaja de los sensores del tipo lazo abierto es su simplicidad, lo cual permite realizar circuitos integrados de montaje superficial de manera muy económica. Pero su gran desventaja es que no puede compensar alinealidades del sensor.

Los sensores del tipo lazo cerrado poseen la misma arquitectura que los sensores de lazo abierto, pero utilizan una bobina en el núcleo magnético la cual se utiliza para cancelar el campo producido por el conductor que circula por dentro del núcleo. Debido a que la corriente que circula por la bobina es proporcional a la corriente del conductor, por medio de una resistencia en serie a dicha bobina se puede obtener una tensión proporcional a la corriente a sensor. En la figura 5.5 se observa en detalle un sensor de este tipo.

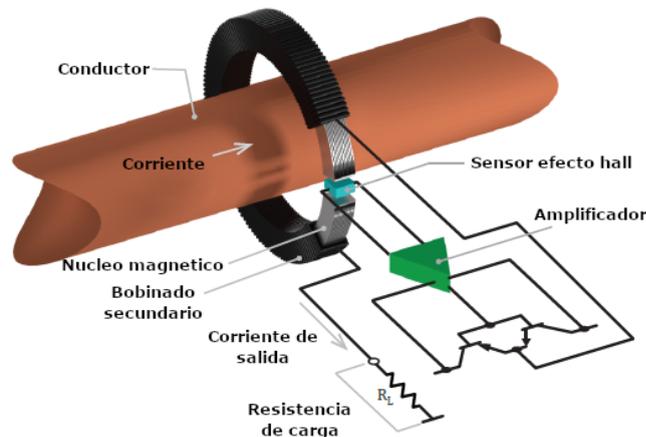


FIGURA 5.5: Sensor de corriente tipo lazo cerrado.

Debido a que los sensores del tipo lazo cerrado operan con campo magnético cero se elimina cualquier error de sensibilidad del sensor de efecto hall, pero al ser más complejos su costo es mayor y poseen un tamaño más grande.

A continuación, se listan las ventajas y desventajas de esta topología.

- Comportamiento lineal. Se debe elegir cuidadosamente el sensor para lograr una linealidad aceptable.
- Inmunidad electromagnética. Estos tipos de sensores son muy propensos al campo electromagnético circundante, por esta razón debe lograrse cierta separación entre sensores para no interferir con la medición.
- Costo. Si bien su costo es mayor no necesita de circuitos externos para lograr aislamiento.
- Pérdida energética. Este tipo de sensado no presenta pérdida energética debido a que se mide el campo electromagnético producido en un conductor.

Debido al alto costo de los sensores tipo lazo cerrado, en el diseño del inversor, se optó por implementar los dos tipos de sensores y comparar su desempeño para poder determinar si

es posible utilizar un sensor del tipo lazo abierto. La característica principal a comparar fue el acoplamiento magnético entre las fases, característica principal para utilizar un sensor del tipo lazo cerrado, el cual es difícil determinar en la etapa de diseño.

5.3.2. Selección del sensor

Una vez determinada la topología del sensado, se procedió a establecer el criterio de selección para el sensor de efecto hall.

5.3.2.1. Linealidad

Uno de los criterios más importantes en cuanto a las especificaciones del sensor de corriente es la linealidad. Se busca hallar un sensor que sea lineal en todo su rango de medición y, además, que esta linealidad se mantenga en todo el rango de temperatura de operación del equipo.

5.3.2.2. Rango de medición

Para determinar la corriente máxima que debe ser capaz de medir correctamente el sensor se tuvo en cuenta que el equipo debe ser capaz de entregar el doble de la potencia por un período corto de tiempo. Además, se tuvo en cuenta el ripple máximo que va a estar superpuesto a esta corriente pico. En 5.6 se calcula el valor teórico mínimo.

$$I_{min} = 2 * \sqrt{2} * 2200 \text{ W} / (220 \text{ V} * ,85) + 1 \text{ A} = 34,27 \text{ A} \quad (5.6)$$

Establecido este valor mínimo, se consideró establecer una protección por software de un 20% por encima de este valor. También, se tomó un umbral el cual se utilizara para detectar una falla crítica de sobrecorriente (por hardware) en un 30% por encima del valor mínimo teórico. En 5.7 se muestran los umbrales definidos para la detección de una falla.

$$\begin{aligned} I_{SW} &= 1,2 * I_{min} = 41,13 \text{ A} \\ I_{HW} &= 1,3 * I_{min} = 44,55 \text{ A} \end{aligned} \quad (5.7)$$

Fijadas las corrientes de falla, se procedió a buscar sensores de corriente que operen con corrientes de 50 A.

5.3.2.3. Variación del offset

Para eliminar cualquier variación en las especificaciones del offset se realiza una calibración por software a corriente cero, de esta forma se logra conocer cualquier valor de corriente inyectado a la red. Esta calibración no corrige cualquier desviación que se presente debido a la temperatura de operación del sensor. Como se desea controlar el nivel de corriente continua que se inyecta a la red en todo momento, se busca que el offset del sensor no varíe con respecto a la temperatura.

Una manera de subsanar la variación del offset con la temperatura es repetir dicha medición a distintos niveles de temperatura para así poder cancelar dicha desviación en todo el rango de temperatura de operación. La dificultad que presenta este método es que debe realizarse esta calibración para cada sensor, ya que cada sensor puede presentar una desviación diferente respecto a la temperatura.

Además se tuvieron en cuenta las siguientes especificaciones:

- Aislación. Al igual que en el diseño del driver, se debe proveer una aislación de 1,5 kV.
- Costo. Debido a su carácter de producto comercial, se desea que su costo sea el menor posible.
- Volumen. Se busca que el sensor sea lo más pequeño posible ya que se utilizará uno por cada pierna del inversor.

Fijadas las especificaciones, se procedió a la búsqueda del sensor de corriente. En la Tabla 5.1 se muestran los principales parámetros de los dos sensores de corriente seleccionados.

Sensor	Linealidad	Offset	Costo unitario
CAS25-NP	25 mV/A \pm 1 mV/K	2500 mV \pm 0,15 mV/K	U\$S 9,55
GHS20-SME	40 mV/A \pm 6 mV/K	2500 mV \pm 0,1 mV/K	U\$S 2,99

TABLA 5.1: Comparación sensores de corriente

Cabe destacar que el CAS25-NP es un sensor del tipo lazo cerrado mientras que el GHS20-SME es del tipo lazo abierto.

5.3.3. Protección por sobrecorriente

Se decidió implementar una protección por hardware, la cual permite en todo momento proteger al equipo ante una sobrecarga o un cortocircuito. Otra ventaja de este tipo de

protección es que puede proteger el inversor en caso de falla del microcontrolador, ya que puede interrumpir el módulo de PWM de forma externa. La implementación de la protección por hardware de sobrecorriente se efectuó con dos comparadores, los cuales permiten establecer una histeresis de recuperación, es decir, un nivel de recuperación en el cual se asegura la reducción de la corriente a un nivel seguro. En la figura 5.6 se observa el esquema de protección.

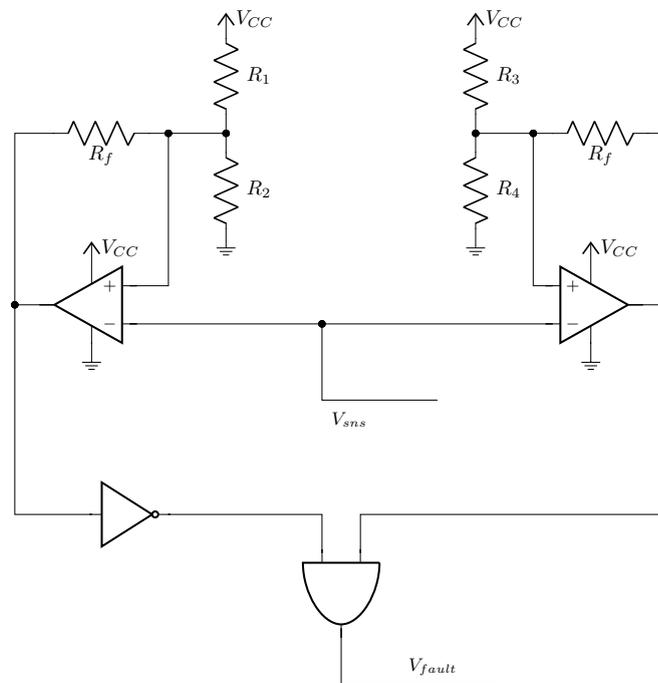


FIGURA 5.6: Circuito del comparador de corriente.

Para el cálculo de las resistencias del comparador se tuvo en cuenta que, debido a que la tensión de alimentación del ADC es 2,5 V y el rango dinámico de la salida de los sensores es el doble, se utiliza un divisor resistivo a la salida del sensor de corriente para ajustar el máximo valor de tensión. En 5.8 se expresa la salida del sensor después del divisor resistivo en función de la corriente.

$$V_{sns} = (I * 12,5 \text{ mV/A}) + 1,25 \text{ V.} \quad (5.8)$$

Como se calculó anteriormente, la protección de sobrecorriente se establece en $\pm 45 \text{ A}$ y la corriente de restauración se fija en $\pm 10 \text{ A}$. De esta forma se calcularon los umbrales de tensión, para el cálculo de las resistencias del comparador:

$$\begin{aligned}
V_{a \text{ sup}} &= (45 \text{ A} * 12,5 \text{ mV}) + 1,25 \text{ V} = 1,8125 \text{ V} \\
V_{a \text{ inf}} &= (10 \text{ A} * 12,5 \text{ mV}) + 1,25 \text{ V} = 1,375 \text{ V} \\
V_{b \text{ sup}} &= (-10 \text{ A} * 12,5 \text{ mV}) + 1,25 \text{ V} = 1,125 \text{ V} \\
V_{b \text{ inf}} &= (-45 \text{ A} * 12,5 \text{ mV}) + 1,25 \text{ V} = 0,75 \text{ V}
\end{aligned} \tag{5.9}$$

Para el cálculo de las resistencias se fijó $R_f = 25 \text{ k}\Omega$. En 5.10 se describen las ecuaciones de diseño para las resistencias del comparador.

$$\begin{aligned}
R_1 &= V_{a \text{ sup}} * R_f * (1/V_{a \text{ inf}} - 1/V_{a \text{ sup}}) = 7,95 \text{ k}\Omega \\
R_2 &= (V_{a \text{ sup}}/(V - V_{a \text{ sup}})) * (R_a * R_f/(R_a + R_f)) = 7,35 \text{ k}\Omega \\
R_3 &= V_{b \text{ sup}} * R_f * (1/V_{b \text{ inf}} - 1/V_{b \text{ sup}}) = 15,90 \text{ k}\Omega \\
R_4 &= (V_{b \text{ sup}}/(V - V_{b \text{ sup}})) * (R_c * R_f/(R_c + R_f)) = 5,02 \text{ k}\Omega
\end{aligned} \tag{5.10}$$

5.3.4. Comparación de sensores

Se decidió realizar una comparación de la linealidad de los sensores en el rango de operación. Para ello, se les hizo circular una corriente conocida y se registró el valor sentido por los mismos. En la figura 5.7 se observa el comportamiento de los dos sensores.

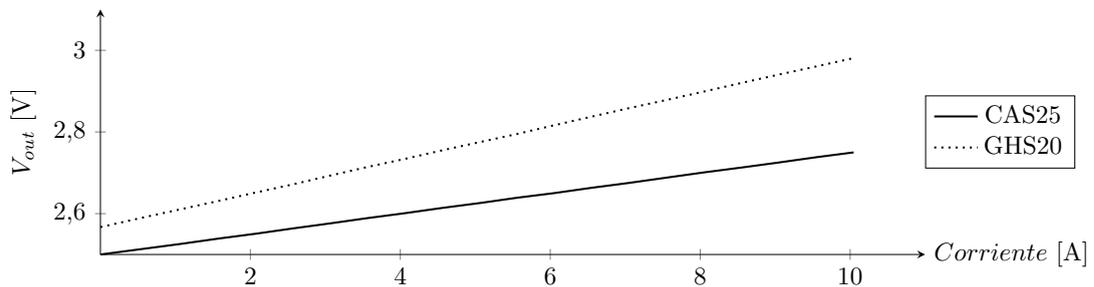


FIGURA 5.7: Característica entrada-salida de los sensores de corriente.

Además, se procedió a calcular la transferencia de los sensores con dicha caracterización. En la ecuación (5.11) se obtienen empíricamente las características entrada-salida de los sensores.

$$\begin{aligned}
 V_{CAS25} &= 25 \text{ mV/A} * I + 2500 \text{ mV} \\
 V_{GHS20} &= 41,3 \text{ mV/A} * I + 2566,4 \text{ mV}
 \end{aligned}
 \tag{5.11}$$

Como se observa en 5.11, en el sensor GHS20 se nota una desviación del offset el cual representa 1,6 A. Además, se distingue una desviación en la ganancia lo que produce una desviación de la corriente sensada respecto de la corriente real inyectada a la red. Por otra parte se determinó que el sensor CAS25 no posee desviaciones significativas respecto a la hoja de datos.

Finalmente, cabe destacar que se realizaron pruebas de desempeño de los dos sensores con el inversor en funcionamiento y realizando una calibración por software a corriente cero. Al momento de realizar estas comparaciones no se encontraron mayores discrepancias. De esta forma, se determinó que no hay acoplamiento electromagnético significativo entre el sensado de las distintas piernas del inversor.

5.4. Filtrado del sensado

Para poder realizar una correcta medición es necesario limitar el ancho de banda de ruido de las señales a medir. Este filtrado debe realizarse cuidadosamente ya que agrega cierto retardo a la señal medida y esto puede traer inestabilidades en el sistema de control.

En primer lugar se determinó la capacidad externa, para ello se seleccionó una capacidad mucho mayor a la capacidad interna del convertor analógico-digital, aproximadamente unas mil veces, con el fin de lograr que durante el tiempo de conversión la tensión en el capacitor externo se mantenga constante, es decir, que la tensión no varíe significativamente durante el muestreo. En la figura 5.8 se observa, de manera simplificada, la composición interna del convertor del microcontrolador.

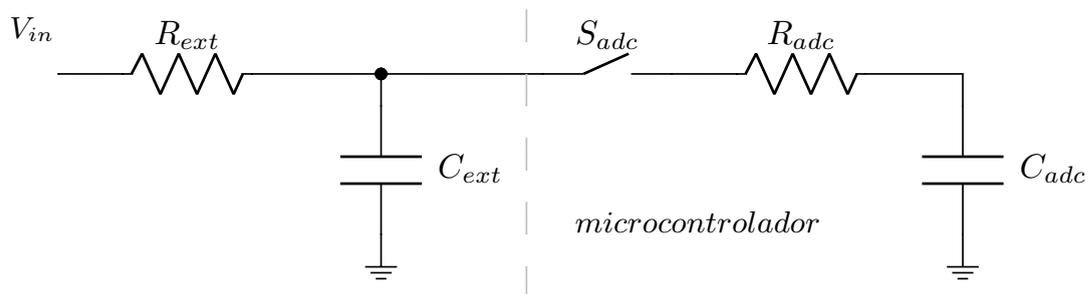


FIGURA 5.8: Detalle del ADC.

Una vez determinada la capacidad externa, se procedió a determinar el valor de la resistencia externa para limitar el ancho de banda y así evitar cualquier solapamiento en frecuencia (aliasing). Debido a que la frecuencia de muestro es de 10 kHz se debe limitar el ancho de banda del sensado mínimamente a 5 kHz por el teorema de Nyquist.

Se procedió a fijar la frecuencia de 3 dB en 4 kHz. Esto se debe a que el filtrado de tensión esta sujeto a la tensión de línea, la cual tiene un bajo contenido armónico y debe seguirse lo más rápido posible para obtener una buena referencia en la tensión. Por otro lado, en el sensado de corriente, el contenido armónico se hace presente a partir de los 100 kHz.

En los sensores de las tensiones de línea este filtro queda determinado por las resistencias utilizadas en el divisor resistivo junto con el capacitor C_{ext} . Debido a que ya estaban determinadas las resistencias, sólo se calculó la capacidad externa.

En el sensado de corriente, se procedió a agregar un filtro RC junto a un divisor resistivo utilizado para lograr llevar la máxima tensión de salida al rango de operación del ADC.

Capítulo 6

Implementación del sistema en placa de circuito impreso y desempeño global del sistema

A lo largo de este capítulo se irán detallando distintos aspectos esenciales para la prueba del inversor, tales como el tipo de controlador utilizado y diseño del circuito impreso. Además, se evaluará el desempeño del mismo en relación con las especificaciones fijadas con anterioridad.

6.1. Sistema de Control

Para el desarrollo del sistema de control en primer lugar se procedió a estudiar la planta para realizar un modelado correcto de la misma. En la figura 6.1 se muestra un diagrama en bloques de la planta. Cabe destacar que en este diagrama tanto el PLL como el controlador G_c se implementan dentro del microcontrolador seleccionado. Además, el bloque CC/CA está compuesto principalmente por las llaves de conmutación.

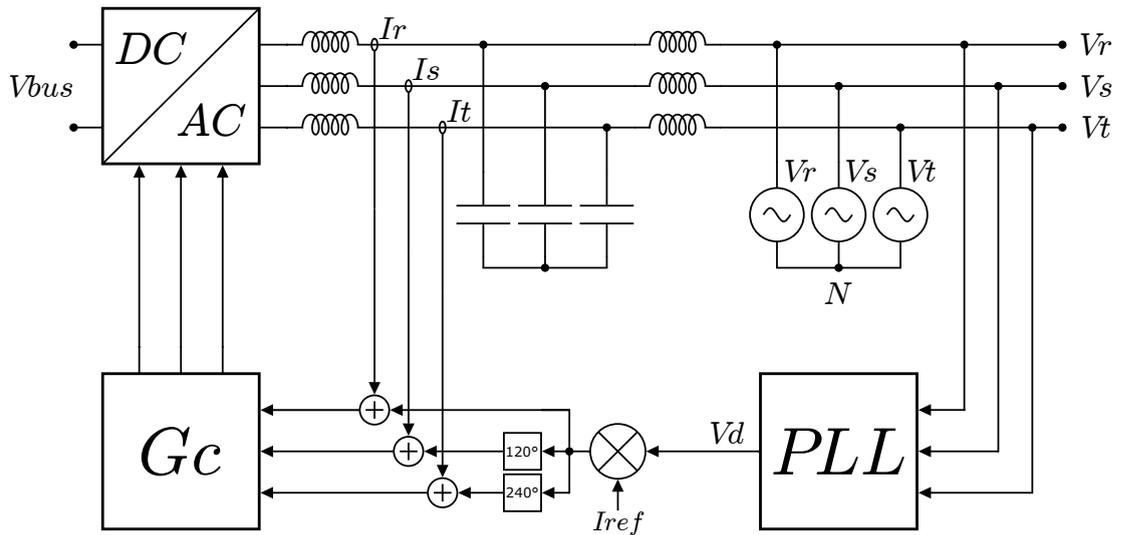


FIGURA 6.1: Diagrama general de la planta.

A partir de dicho diagrama se procedió a hacer un modelo analógico de la planta. En la figura 6.2 se observa el modelo analógico el cual, básicamente, consta de un controlador tipo PI, el inductor del lado del inversor y el filtro de sensado de la corriente. Si bien se estudiaron diferentes técnicas de control para inversores trifásicos, con el fin de probar el desempeño del inversor diseñado de manera rápida, se utilizó un controlador del tipo PI debido a la sencillez de aplicación.

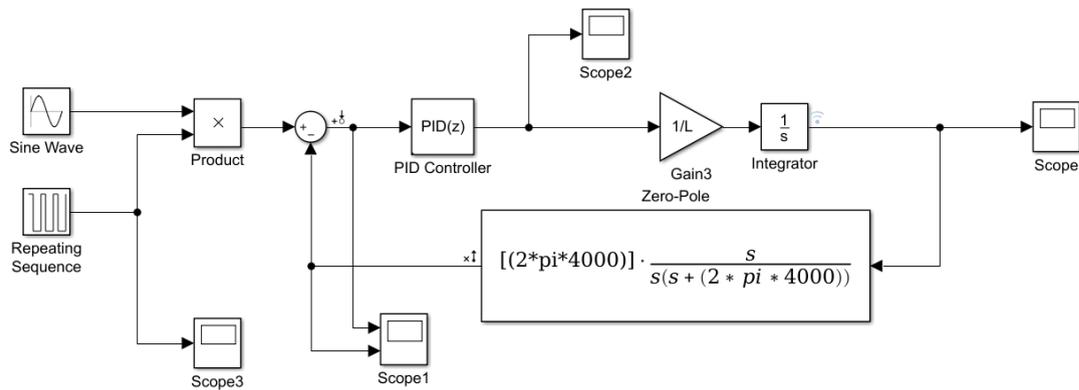


FIGURA 6.2: Modelo analógico de la planta.

El controlador se diseñó de manera de lograr una respuesta temporal estable, es decir, se simuló la respuesta al escalón del sistema y se buscó, mediante ajustes de la ganancia del controlador proporcional e integral, que no tuviera sobrepaso ni oscilaciones.

En cuanto al PLL, se utilizó uno implementado en proyectos anteriores, el cual es un PLL trifásico de frecuencia adaptativa. De esta forma se logró obtener una referencia sincronizada con la red de manera sencilla.

6.1.1. Simulación del sistema de control.

Una vez obtenido el modelo analógico de la planta, se simuló el mismo en MATLAB Simulink. Se procedió a realizar una simulación de la respuesta transitoria ante un escalón en la referencia senoidal de corriente con el fin de evaluar posibles inestabilidades en el sistema de control. En la figura 6.3 se observa la respuesta simulada y la respuesta real del sistema ante una variación en la referencia de 8 A a 10 A RMS. La ganancia proporcional esta fijada en 7 y la ganancia integral en 100 μ s. En la respuesta real se observa cierto sobrepaso producto de alguna discrepancia en el modelado del sistema, pero no se observa ninguna oscilación en dicha respuesta.

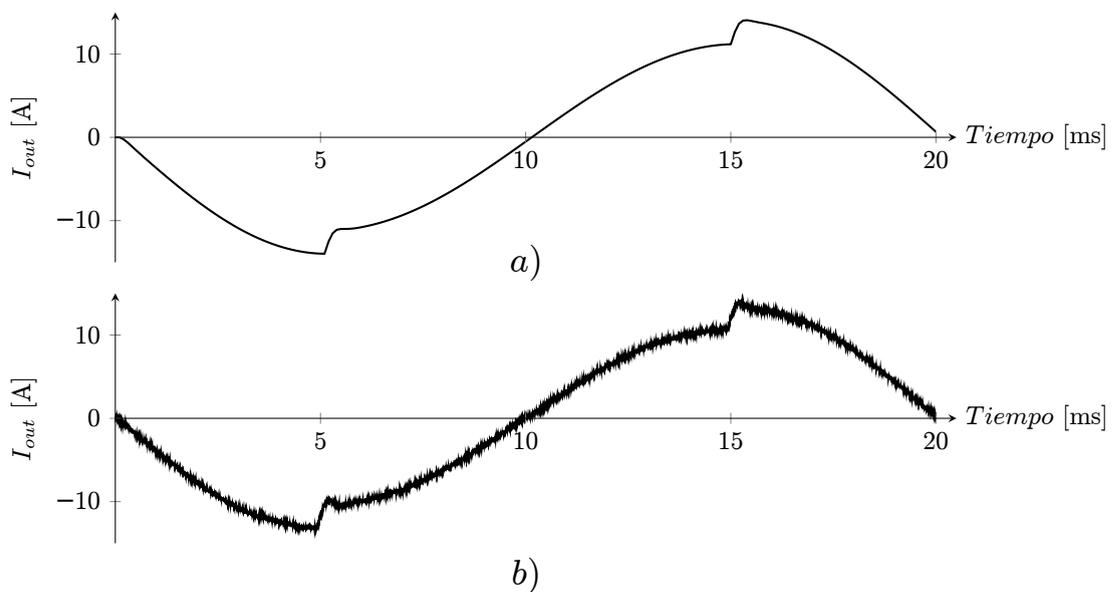


FIGURA 6.3: Respuesta al escalón. a) Respuesta simulada. b) Respuesta real.

Una vez realizados estos ensayos, se procedió al análisis de la respuesta en frecuencia del sistema. Para esto, con la ayuda de Simulink, se construyó un diagrama de bode de la planta compensada, el cual se muestra en la figura 6.4. Como se muestra en la figura, el margen de fase es de 64° . Con dicho margen de fase y la respuesta temporal se deduce que el sistema no presentará inestabilidades.

Finalmente, se procedió a simular el sistema trifásico en NL5. En la figura 6.5 se observa el circuito simulado. El objetivo principal es evaluar el desempeño de la rutina de control, ya que dicho programa permite simular el código que se ejecuta en el microcontrolador.

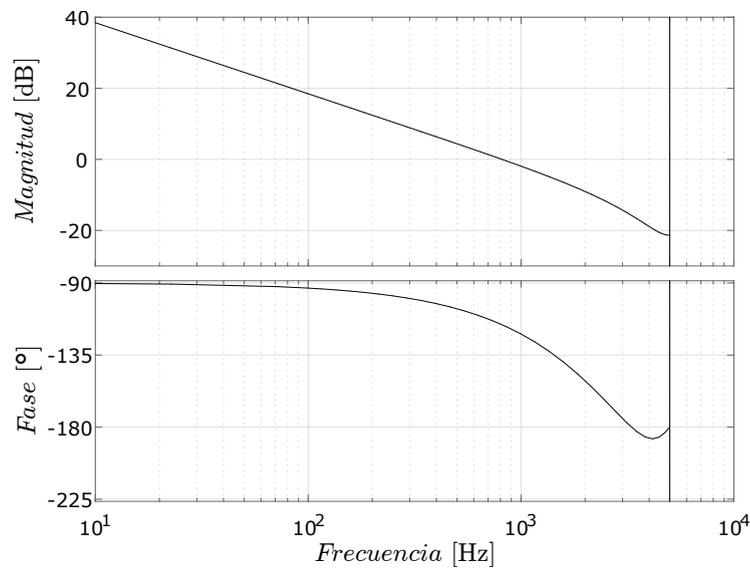


FIGURA 6.4: Bode del sistema compensado.

Esto permite evaluar de manera eficiente el desempeño del compensador y el diseño del PLL. Si bien se poseían modelos con bastante exactitud de las llaves, como se mencionó en el capítulo 2, se utilizaron llaves y diodos ideales para lograr acelerar la simulación.

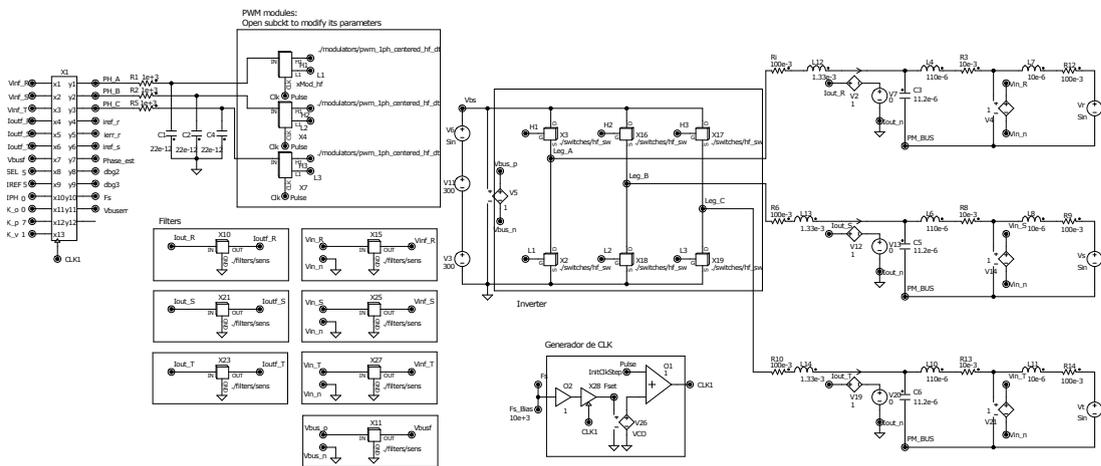


FIGURA 6.5: Circuito simulado en NL5.

6.2. Estimación de la Eficiencia

Durante el diseño se intentó minimizar las pérdidas de cada etapa circuital. Antes de evaluar el diseño resulta de interés poder estimar el valor total de potencia disipada que

podría tener el equipo. Esta estimación se realizó para la primer configuración a evaluar del equipo, la trifásica sin control de la corriente de neutro. Entonces, las fuentes de pérdidas serían:

1. Llaves de potencia: según la simulación y asumiendo la posibilidad de que existieran pérdidas por recuperación inversa del diodo de cuerpo de las llaves SiC, las pérdidas de cada llave serían de 15 W.
2. Filtro LCL: Las pérdidas de cada filtro LCL serían de 16,75 W tal como se calculó en el capítulo 4.
3. Bus de continua: se estimaron las pérdidas en 2 W en función de lo consumido por todas las resistencias usadas para equilibrar la tensión entre los capacitores del filtro.
4. Driver: se estimaron en 0,5 W por driver.

Por lo que en ese caso las pérdidas totales esperadas son 143 W, resultando en una eficiencia del 97,8 % al entregar la potencia nominal.

6.3. Diseño del PCB

El equipo diseñado posee muchos nodos con altos niveles de tensión y para poder comercializar este tipo de sistemas se debe cumplir con los requisitos dispuestos en la IEC 62109-1:2010. A su vez, esto implica conformidad con la IEC 60950-1:2005 y con la IRAM-210013-21. Conformidad a estas normas permite asegurar que el equipo no presenta riesgo de choque eléctrico al usuario, incluso ante eventualidades como una descarga atmosférica. Por otro lado tiene que estar preparado para operar bajo temperaturas ambientales altas. La primera condición requiere identificar la susceptibilidad de los bloques circuitales del sistema a descargas atmosféricas y evaluar los máximos niveles de tensión entre los nodos de alta tensión para poder determinar la separación que la norma impone entre ellos. La segunda condición requiere modelar térmicamente el sistema y diseñar un mecanismo de disipación de modo de asegurar que aún con la máxima temperatura ambiente con la que se desee operar a potencia nominal, no se dañe ninguno de los componentes. Esto impactó por un lado en el diseño del PCB con la herramienta Altium Designer 17.1 y por otro en el diseño térmico.

6.3.1. Aislación

El objetivo en esta etapa del diseño fue que el inversor cumpliera con la normativa de protección contra choque eléctrico del estándar para seguridad en convertidores de potencia aplicados a sistemas fotovoltaicos IEC 62109-1:2010. Si bien en algunos casos esta norma exige una separación entre puntos de alta tensión menor a la que exige la IPC2221A, se consideró que es más adecuado aplicar la IEC 62109-1:2010 porque es específica para equipos como el diseñado. El detalle del proceso de diseño se puede encontrar en el apéndice B. Entre las consecuencias de la aplicación de la norma sobre el diseño del PCB, se puede mencionar la necesidad de implementar ranuras debajo de los integrados de los opto-drivers y los capacitores de bypass del bus y el uso estratégico de las capas internas para trazar las conexiones de más alta tensión.

6.3.2. Temperatura

El diseño térmico definió las características de los elementos necesarios para evacuar el calor. La fuente de calor más difícil de mantener fría resultó ser las llaves de potencia de la celda de conmutación que se encuentran en una zona del PCB de alta densidad de componentes. Con el objetivo de abaratar los costos de fabricación, se optó por utilizar llaves de montaje superficial. El uso de esta tecnología implica que el calor debe ser transportado de un lado al otro del PCB y hacia el disipador, para lo cual se diseñó un arreglo de vías térmicas. Dado que las vías están conectadas eléctricamente con el drain de cada llave, la interfaz térmica entre las vías y el disipador debe proveer un nivel seguro de aislación eléctrica. Por esta razón se utiliza un pad térmico para lograrlo. El detalle del diseño se puede encontrar en la apéndice B. El resultado definió las características de los elementos anteriormente mencionados que intervienen en la evacuación del calor. El diseño térmico mantiene los componentes de alta disipación de potencia, como por ejemplo las llaves, por debajo de una temperatura máxima adecuada (40 °C por debajo de la máxima especificada por el fabricante) aún en las peores condiciones de operación del equipo ($T_{amb} = 48\text{ °C}$, configuración trifásica con control de la corriente de neutro y baja tensión en la red, disipando hasta 240 W).

Respecto de las características físicas de los elementos diseñados:

- Disipador: tipo estanco. La base debe ser de 50 cm por 36 cm y debe tener 31 aletas de 6 cm de alto dispuestas a lo largo de la dimensión más larga. La resistencia térmica del mismo es de $0,138 \frac{\text{°C}}{\text{W}}$.
- Pad térmico aislante: de tipo *TPLI* – 220 de Sil-Pad, ocupando un área de 3 cm · 2 cm y con una resistencia térmica de $0,138 \frac{\text{°C}}{\text{W}}$.

- vías: 1100 vías para cada llave, dando como resultado $0,28 \frac{^{\circ}\text{C}}{\text{W}}$ para el conjunto.

Con este diseño, en las condiciones de operación nominales del circuito, se puede operar con temperaturas ambientales hasta de $50,4^{\circ}\text{C}$.

6.3.3. Implementación del diseño

Si bien en un primer momento se evaluó fabricar un disipador, se tenía posesión de un disipador personalizado de bajo coste de fabricación con las siguientes características: tipo estanco, con una base de 36 cm por 41 cm y con 21 aletas de 6 cm de alto dispuestas a lo largo de la dimensión más larga. La resistencia térmica del mismo está medida en $0,15 \frac{^{\circ}\text{C}}{\text{W}}$ cuando se lo dispone verticalmente, la temperatura ambiente es de 60°C y se lo utiliza para disipar 237,8 W, generando una diferencia de temperatura respecto del ambiente de 36°C .

Por otro lado, para las vías y el pad térmico, no hubo diferencias entre la implementación y el diseño.

La figura 6.6 muestra una imagen del prototipo que fue evaluado montado sobre el disipador utilizado.

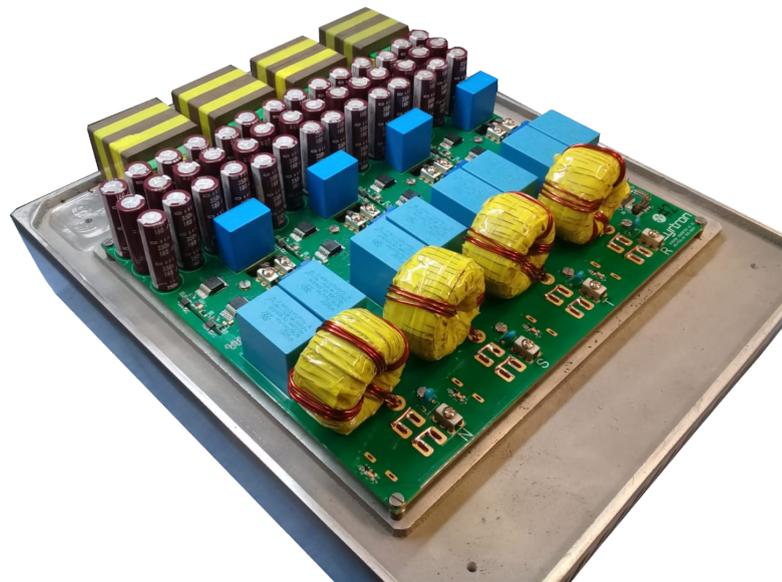


FIGURA 6.6: Prototipo evaluado, montado sobre el disipador que se utilizó en las pruebas térmicas.

6.4. Evaluación Global del Diseño

Para evaluar el funcionamiento global del equipo se evaluaron los siguientes parámetros:

- Forma de onda de la corriente inyectada a la red. Permite obtener rápidamente una idea del impacto de las alinealidades del sistema sobre la forma de onda de salida.
- Eficiencia: Es uno de los parámetros más importantes para calificar el funcionamiento del equipo ya que impone restricciones sobre las dimensiones del mismo. Dado que la eficiencia de conversión de radiación solar a energía eléctrica de los paneles solares no es muy elevada, es crítico no degradar aún más la energía que se le puede sacar al sistema con un valor pobre de eficiencia en el inversor. Para inversores comerciales del tipo cadena, como el diseñado, la eficiencia suele ser del orden del 98 %.
- Distorsión armónica total: para poder operar adecuadamente con otros equipos conectados a la red de distribución de baja tensión, las normativas limitan la distorsión armónica total del equipo hasta el armónico 40 a menos del 5 %.
- Sobre-elevación de temperatura: como se mencionó anteriormente, dado que existen pérdidas en el proceso de conversión de CC/CA, es crítico disipar adecuadamente el calor generado para evitar dañar a los componentes por sobre-temperatura.

Respecto del banco y proceso de medición para evaluar el equipo, es importante realizar varias aclaraciones:

- Dado que no se contaba con una fuente que emulara los paneles solares y la etapa de conversión CC/CC, proviendo 800 V y 6,6 kW para energizar el bus y proveer la potencia necesaria, se consideraron dos esquemas para evaluar el equipo. El primero requería configurar un inversor idéntico al que se deseaba evaluar pero programado para operar como rectificador trifásico PWM, tomando energía de la red y regulando la tensión del bus de continua. El bus de continua del inversor a evaluar en este caso se debería conectar en paralelo con el del prototipo que funciona como rectificador trifásico PWM. Si bien se logró configurar uno de los prototipos fabricados para que operara como rectificador, se optó por otro esquema debido a que era más sencillo el conexionado y la operación del equipo. El segundo esquema consistía en alimentar el bus de continua con una fuente Magna-Power SL600-10 380/LXI. Esta tiene la limitación de poder entregar hasta 600 V y 6 kW. Por ende, el equipo se evaluó cargando el bus a 600 V e inyectando a la red poco más de 5700 W.

- La limitación anterior sobre la tensión del bus hizo que se debiera utilizar un variac Varitrans de 380 V a 530 V y 10 A de salida para acondicionar la tensión de salida con la red ya que la tensión pico de la línea es mayor a los 600 V utilizados en el bus. En estas condiciones, para no operar el sistema con ciclos de trabajo cercanos al 0 ó 100 %, se decidió limitar la tensión de salida del variac a aproximadamente 180 V RMS. Esto limita el ciclo de trabajo máximo al 75 %.
- Las formas de onda de salida se midieron utilizando un osciloscopio Yokogawa DLM2420 junto con sondas de corriente Yokogawa 7001929-PCB050.
- Para realizar las mediciones de eficiencia y distorsión armónica total se utilizó un analizador de potencia de Yokogawa TW3000.
- Para realizar las mediciones de temperatura se utilizó una cámara termo-gráfica Fluke TI-30. Al hacerlo se tuvo cuidado en que la medición no estuviera afectada por las limitaciones de resolución de la cámara. Por otra parte, considerando la capacidad calorífica ($8800 \frac{\text{J}}{\text{K}}$, para 10 kg de aluminio) y la resistencia térmica con el ambiente (obtenida por medición) del disipador se adoptó un tiempo de 2 horas de operación a potencia nominal como condición de estabilidad térmica. Las mediciones de temperatura se realizaron a una temperatura ambiente de aproximadamente 21 °C.

Por otro lado, en cuanto a la configuración del equipo utilizada en las mediciones, fue la misma que se utilizó en la sección de estimación de las pérdidas del equipo del presente capítulo. A su vez, el control se implementó independientemente para cada fase. Finalmente, el controlador implementado fue tipo proporcional integral.

La medición de formas de onda arrojó el resultado observado en la figura 6.7. Se puede observar que la misma está libre de alinealidades más allá de un nivel relativamente bajo de ripple de 100 kHz superpuesto a la corriente de 50 Hz. Esto permite intuir que el efecto de los tiempos muertos entre la conmutación de cada llave de una misma pierna no debería generar una distorsión armónica por encima del límite del 5 % la IEEE 519-2014.

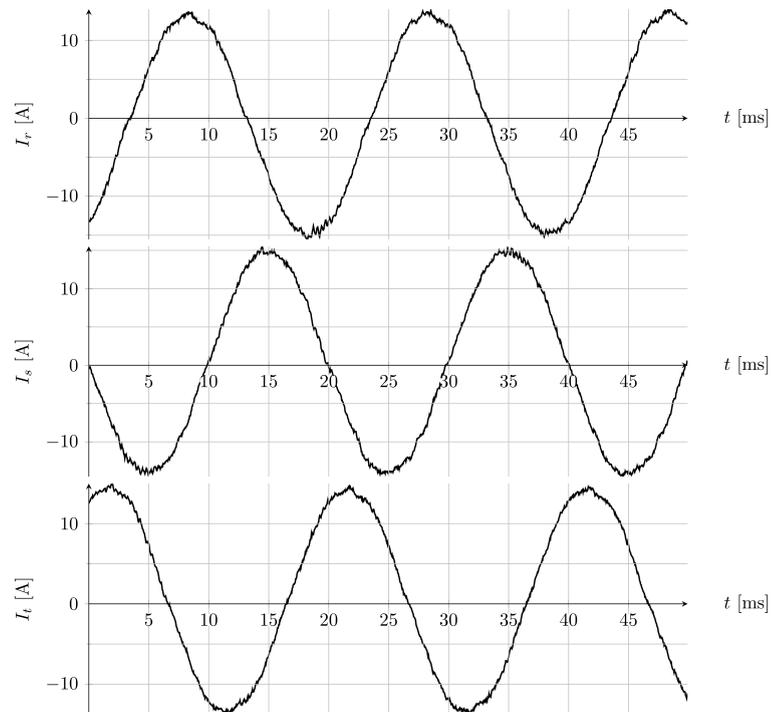


FIGURA 6.7: Medición de la corriente inyectada a la red para cada fase.

La medición de eficiencia se observa en la figura 6.8. Cada canal de tensión y corriente de medición se identifica como un elemento. El instrumento también permite evaluar el factor de potencia que se obtiene en la inyección a la red para cada fase. Se pueden observar las funciones de cálculo programadas en el instrumento F5 y F6, que son las pérdidas y la eficiencia total del equipo respectivamente. El valor de eficiencia es del 97,02%, el cual resulta menor al estimado. En términos de pérdidas, se tienen 170 W. Sin embargo, dado que la eficiencia en este tipo de equipos se determina realizando un promedio pesado de la eficiencia al inyectar distintos porcentajes de la potencia nominal, se realizó una medición de la eficiencia con el equipo inyectando el 70% de su potencia nominal. Dicho nivel de potencia es el que más peso tiene en el cálculo mencionado de la eficiencia. En este caso, la eficiencia fue del 97,15%.

También, se puede observar que hay un desfase del orden de 4° entre la corriente inyectada a cada fase de la red y la tensión respectiva. Esto corresponde a aproximadamente $200 \mu\text{s}$, lo que equivale a una centésima parte de un ciclo de red. Se considera que este error está causado por la corriente reactiva que circula por el capacitor del filtro LCL. Este valor resulta aceptable, ya que esta componente se calibró a mano mediante la observación en la pantalla del osciloscopio.

		Element1	Element2	Element3	Element4
U	[V]	602.180	186.996	185.118	181.830
I	[A]	9.5178	10.0826	10.0036	10.1098
P	[W]	5.73131k	1.87876k	1.84667k	1.83541k
S	[VA]	5.73146k	1.88540k	1.85185k	1.83827k
Q	[var]	0.04142k	0.15810k	0.13837k	0.10251k
λ	[]	0.99997	0.99648	0.99720	0.99844
ϕ	[°]	G 0.415	G 4.811	G 4.285	G 3.197
fU	[Hz]	-----	49.974	49.974	-----
fI	[Hz]	-----	-----	-----	-----
F5		170.468	[W]		
F6		97.0257	[%]		

FIGURA 6.8: Captura de la medición de eficiencia y pérdidas con el analizador de potencia Yokogawa TW3000. En orden ascendente, los canales de medición son: la salida de la fuente de alimentación Magna-Power y las 3 fases de la red R, S y T.

Antes de evaluar la discrepancia entre las pérdidas estimadas y medidas, se debe notar que la estimación de pérdidas de la sección anterior supone que los inductores están a la temperatura a la que podrían llegar en régimen estacionario. Sin embargo, la prueba de eficiencia se hizo pulsando la potencia al máximo durante un lapso de tiempo breve. En estas condiciones, suponiendo que la temperatura de los inductores era prácticamente la del ambiente, las pérdidas de conducción en cada L_{inv} debía ser aproximadamente 3 W menor. Entonces, respecto de la discrepancia de 35 W entre las pérdidas estimadas y las medidas se pueden notar varias cosas:

- No se consideraron las pérdidas que puede haber asociadas a la capacidad parásita entre el nodo de conmutación y el potencial al que se encuentre el disipador. Dado que esta capacidad es de 33 pF, estas pérdidas podrían representar casi 2 W en la medición realizada.
- Las pérdidas se estimaron considerando que el equipo operaba con la dv/dt simulada originalmente. Considerando el resultado de la medición de las pérdidas y dv/dt sobre las llaves, se puede concluir que al operar con una dv/dt de $25 \frac{V}{ns}$ se generaron 4 W adicionales de pérdidas sobre cada llave. Esto representa un total de 24 W. También quiere decir que si se hubiera operado el equipo con la dv/dt de diseño, se habría tenido una eficiencia del 97,5 % al inyectar el 70 % de la potencia nominal.

Respecto de las mediciones de temperatura, la primera de ellas se muestra en la figura 6.9. En la misma se puede observar el resultado de una prueba realizada para mejorar la

disipación en los inductores. Concretamente, se evaluó colocar grasa siliconada entre la parte del devanado cubierta por el núcleo y el núcleo para disminuir la resistencia térmica entre el cobre y el ambiente, permitiendo que el inductor opere a menor temperatura. Esta prueba se realizó sobre el inductor de la derecha. Como se puede observar, el cobre del mismo opera aproximadamente a $10\text{ }^{\circ}\text{C}$ menos que en los otros dos inductores. Esto indica que la resistencia térmica entre el cobre y el ambiente se reduce en $0,7\frac{^{\circ}\text{C}}{\text{W}}$. Para corroborar que esto fuera así la temperatura del núcleo derecho debería ser mayor ya que se le acopla más calor, algo que pareciera no ser el caso en la figura 6.9. Sin embargo, al hacer una isoterma de la temperatura del núcleo en un rango de temperatura sobre el inductor izquierdo y el derecho, se obtiene la figura 6.10. En esta se ve claramente que en promedio la temperatura del núcleo derecho es mayor tal como sería correcto suponer. El acoplamiento térmico al núcleo se podría haber mejorado aún más, colocando algún tipo de grasa con una conductividad térmica mucho mayor tal como las que tienen contenido de plata.

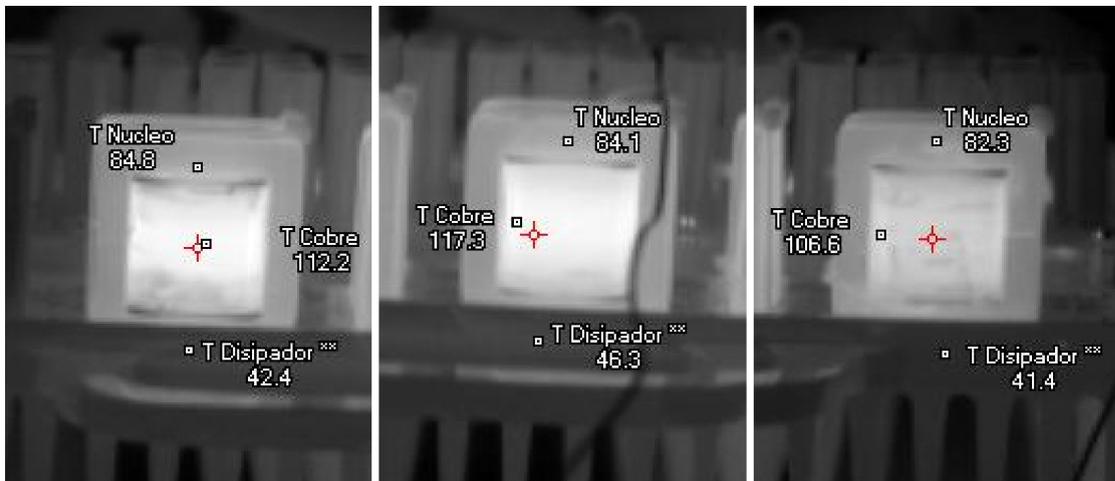


FIGURA 6.9: Termografía de cada uno de los L_{inv} una vez que se estableció una temperatura estable en los mismos con el equipo operando a la máxima potencia.

Si bien la temperatura de operación de los inductores es elevada, esto es así solo porque no se implementó ninguna medida para acoplar el calor generado por estos al disipador y evacuarlo con facilidad.

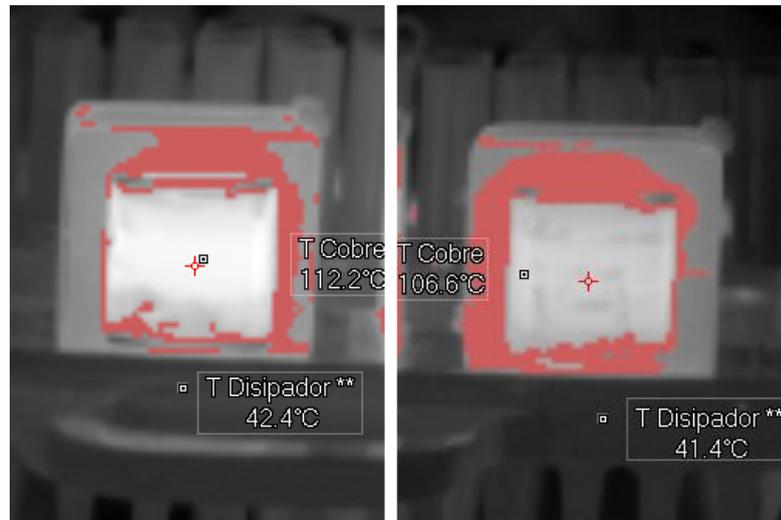


FIGURA 6.10: Isoterma entre los 77,5 °C y 83,3 °C de las termografías de los inductores derecho e izquierdo, con y sin grasa siliconada entre el núcleo y el cobre respectivamente. La isoterma se encuentra resaltada en rojo

En cuanto a las mediciones de la temperatura del disipador, $T_{Disipador}^{**}$, en la figura 6.9 antes mencionada, existe un error en la misma, debido a que la medición estaba calibrada para una emisividad distinta de la del aluminio. Sin embargo, se puede observar que existe un leve gradiente de temperatura del centro del disipador hacia los costados. Esto se debe principalmente a la forma en la que se lo montó.

Una buena medición de la temperatura sobre el costado del disipador se puede observar en la figura 6.11. En este caso, la etiqueta $T_{Disipador}$ de la derecha indica la temperatura real del mismo. La diferencia con la de la izquierda es de 10 °C. Para poder medirla adecuadamente con la misma calibración de emisividad usada para el resto de los componentes se pegó cinta aisladora negra sobre el costado del mismo.



FIGURA 6.11: Termografía de parte del costado del disipador con el equipo operando a la máxima potencia.

Por último, la medición de temperatura de la superficie de las llaves, se puede observar en la figura 6.12. Se puede ver como la temperatura de la carcasa de las llaves se mantiene por debajo de 120°C para todas las llaves. Esta temperatura es superior a la estimada en función de la resistencia térmica que debía tener el disipador en una medición en el laboratorio. Entre las posibles causas de esta discrepancia se pueden enumerar:

- Hay una resistencia térmica adicional que no fue tomada en cuenta en el diseño. A esta la genera el hecho de que el disipador utilizado no fuera un solo bloque sólido. Los pilares de aluminio sobre los que apoyaban los pads térmicos eran piezas de aluminio separadas del disipador y se acoplaban térmicamente a este con grasa siliconada. Al buscar los valores de conductividad térmica que puede tener una pasta de este tipo y observar que son tan bajos como $0,18 \frac{\text{W}}{\text{m}\cdot\text{K}}$, hay que tener en cuenta que los aproximadamente $2,2 \frac{^{\circ}\text{C}}{\text{W}}$ entre las llaves y el disipador los puede generar una capa de un grosor del orden de $0,25 \text{ mm}$.
- La resistencia térmica del disipador era mucho mayor debido a que estaba montado en posición horizontal. Esta resulta ser aproximadamente de $0,15 \frac{^{\circ}\text{C}}{\text{W}}$, si se considera que la temperatura del disipador se estableció en 51°C , que la temperatura ambiente era de 21°C y que solamente se acoplaba el calor de las llaves.
- La metalización de las vías podría haber sido mala, menor al valor típico de 1 mil .

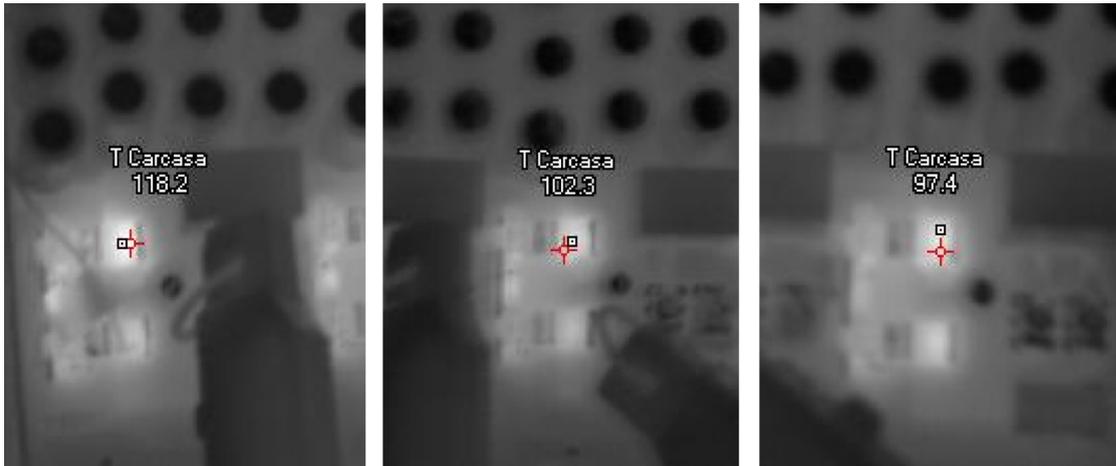


FIGURA 6.12: Termografía de las llaves con el equipo operando a la máxima potencia.

En función de lo visto anteriormente, no se puede concluir que la validación del diseño térmico haya sido exitosa, sino más bien que el modelado fue incompleto, debido a los elementos mencionados anteriormente que influyeron en las temperaturas de operación de los componentes. La principal deficiencia del resultado es que la temperatura de carcasa de los componentes es aproximadamente 25°C más alta de la esperada. Por otro lado, es importante resaltar que aún con las discrepancias antes mencionadas, el diseño térmico fue exitoso en permitir que el equipo opere a potencia nominal en estado térmico estacionario en condiciones de temperatura ambiental controladas, sin necesidad de utilizar ventilación forzada.

Como resultado de la validación, se puede concluir que para que el funcionamiento térmico del equipo siga el proyectado por el diseño, resulta indispensable montar el disipador con el equipo verticalmente y utilizar una pasta térmica de media a alta conductividad térmica. Un compuesto de estas características tiene una conductividad térmica al menos 10 veces más alta que la que se estima tuvo la grasa siliconada, y su costo es despreciable.

6.5. Estimación de costos

El último aspecto del sistema integrado que es importante analizar es el costo. Siendo que el sistema está diseñado para formar parte de un equipo comercial es importante estimar donde están los mayores costos. Se dividió la estimación de costos en dos grandes categorías:

- Componentes electrónicos: En esta parte de los costos se estiman los costos de todos los componentes electrónicos que se utilizan para la fabricación del inversor.

Detallar esta etapa tiene como objetivo evaluar la rentabilidad de la topología del inversor.

- Partes mecánicas: En esta etapa se estima el costo de todas las partes accesorias a la placa de circuito impreso. Estas son el disipador, el gabinete, cableados, etc.

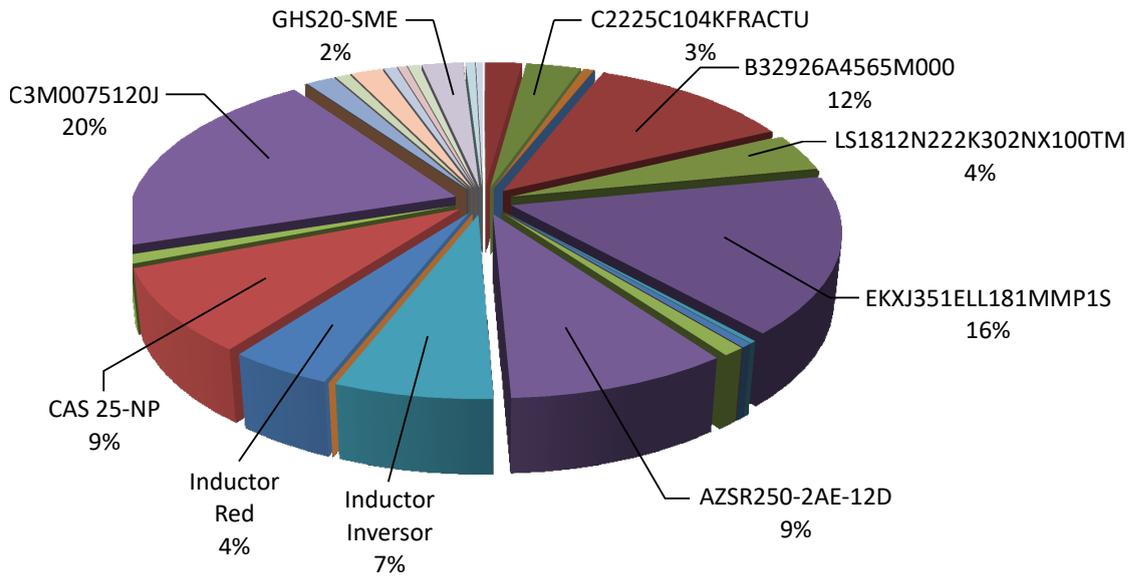


FIGURA 6.13: Estimación de los principales costos de los componentes electrónicos.

En este informe solo se estimaron los costos de la primer categoría. En la figura 6.13 se observa el costo relativo de cada componente electrónico. Se observa que los componentes con mayor incidencia en el costo total del equipo son las llaves, los sensores de corriente, el filtro LCL (Capacitores e inductores), los relés y los capacitores del bus de tensión. Cabe destacar que estas fueron las etapas donde se concentró el mayor esfuerzo de diseño para conseguir las prestaciones buscadas al menor costo.

Capítulo 7

Conclusiones

En este trabajo se presentó el desarrollo de un inversor del tipo string con capacidad de operar en modo trifásico o monofásico, el cual permite inyectar directamente a la red eléctrica o a una carga aislada, una potencia máxima de salida de 6,6 kW. Además, cuenta con la capacidad de inyectar potencia reactiva y la posibilidad de controlar la corriente de neutro en sistemas trifásicos. Su tensión nominal de entrada es de 800 V, lo que equivale a 13 paneles solares de 73 celdas conectados en serie. El equipo presenta la capacidad de inyectar el doble de la potencia nominal durante un corto período de tiempo, lo que permite alimentar cargas que presenten un gran consumo de potencia durante su arranque.

A continuación, se enumeran las principales conclusiones del trabajo, haciendo hincapié en los aspectos más importantes del diseño.

- Interferencia electromagnética (EMI): Se cuantificó el EMI generado incluyendo los elementos parásitos de los componentes del filtro. Se logró mantener el EMI generado en valores próximos al límite establecido por norma, minimizando la necesidad de filtrado posterior. En el rango más crítico para el filtrado, de 0,15 MHz a 0,5 MHz, se logró que el EMI se mantuviera tan solo 1 dB por encima del valor de diseño original y menos de 5 dB por encima del límite impuesto por la norma.
- Eficiencia: Se puede concluir que la estimación fue buena, ya que luego de analizar el resultado, solamente hubo un 6 % de diferencia entre las pérdidas totales medidas y las proyectadas, con el equipo inyectando su corriente nominal. Por otro lado, la eficiencia obtenida del 97,15 % es levemente mayor que la especificada originalmente. Este valor se encuentran en el rango de eficiencia ofrecida por los

equipos comerciales (entre 97 % y 98.5 %), siendo ésta una de las principales especificaciones de cualquier inversor. Se concluyó que modificando la velocidad de excitación de las llaves, la eficiencia podría aumentar a un 97,5 %.

- Distorsión armónica total: El THD medido con el equipo inyectando la corriente nominal resultó de 1,56 %. Dicho resultado se encuentra por debajo del límite del 5 % impuesto por la norma IEEE 519-2014.
- Costo: Se hizo un análisis parcial del costo de producción del sistema identificando cuales etapas circuitales son las más costosas con el fin de evaluar los criterios de diseño utilizados. Por otra parte, las pruebas realizadas sobre el sensado permitieron minimizar el costo de los componentes de dicha etapa, los cuales tienen una fuerte incidencia en el costo del equipo. Se concluyó que la inmunidad a la interferencia del sensor LEM GHS20-SME es adecuada y por lo tanto, no es necesario que el equipo cuente con una alternativa 4 veces más cara como el LEM CAS25-NP.
- Volumen y peso: Se logró que el equipo mantuviera un largo y ancho similar al de otros equipos comerciales. Una vez montado sobre el disipador, las dimensiones del equipo fueron de 36 cm por 41 cm con una altura de 14 cm y un peso de 16,6 kg.
- Confiabilidad: Si bien no se hicieron pruebas de envejecimiento acelerado y no se llegó a evaluar el equipo en las peores condiciones de estrés para los componentes, es importante destacar que la temperatura de los componentes con alta disipación de calor, la cual es uno de los factores principales que definen su tiempo de vida, se mantuvo por debajo del máximo establecido cuando se operó a potencia nominal. Además, es importante destacar que durante todas las pruebas realizadas sobre el equipo no falló ningún componente de la etapa de potencia. Esto se puede atribuir, en parte, al cuidado tenido al modelar el comportamiento dinámico de los componentes de la celda de conmutación y al correcto funcionamiento de las protecciones por hardware y software del sistema. Por último, se determinó que el diseño del clearance de tipo funcional fue adecuado, al no producirse arcos eléctricos en condiciones de operación de tensión nominal de bus y sobre tensión en la red eléctrica.

Dado que este trabajo consistió en el desarrollo preliminar de una parte de un equipo comercial, resultó importante identificar los aspectos a mejorar del diseño y plantear posibles soluciones para cada etapa. Estas son:

- Filtrado: Se debe generar aproximadamente 5 dB de atenuación adicionales en el rango entre 0,15 MHz a 0,5 MHz. Además, dado que el EMI asociado a la capacidad parásita de L_{inv} predomina por encima de los 900 kHz, se planteó un rediseño

del devanado de los componentes magnéticos así como el agregado de una etapa adicional de filtrado de alta frecuencia como posible solución a ambos. Por otro lado, considerando que se utilizó un control tipo PI, se concluyó que se podría relajar la especificación de linealidad sobre los inductores, sin necesitar un algoritmo complejo para mitigar el aumento de THD que habría en consecuencia. Esto permitiría disminuir las dimensiones de los inductores.

- **Diseño térmico:** Se estimó que utilizando pasta térmica de mejor calidad se puede lograr que la resistencia térmica entre los bloques sobre los que apoyan los pads térmicos y el disipador sea despreciable. En consecuencia, el sistema de evacuación de calor permitirá que el equipo opere en un medioambiente con temperaturas elevadas como se proyectó originalmente.
- **Aislación:** Se deben realizar pruebas de emulación de descargas atmosféricas y de contaminación y envejecimiento acelerado del PCB para finalizar la evaluación y validación del diseño de aislación básica y distancias de creepage.
- **Costo:** Habiendo estudiado una reducción de costo en componentes para la etapa del sensado, se debe extender dicha tarea al resto de las etapas con fuerte incidencia en el costo total (Celda de conmutación, Bus de capacitores, Filtrado).
- **Confiabilidad:** Se debe ensayar el equipo en las condiciones ambientales y de operación que sean más exigentes en términos de tensión y corriente sobre los dispositivos, de modo de evaluar la aparición de fallas en los componentes que comprometan la robustez del diseño.

Apéndice A

Apéndice A

En este apéndice se profundiza sobre el diseño de componentes magnéticos. La sección A.1 trata sobre el proceso de diseño de los magnéticos asociados al filtrado LCL del inversor. La sección A.2 trata sobre el estudio de las diferencias entre el diseño de los magnéticos y los resultados obtenidos al evaluarlos.

A.1. Diseño de los componentes magnéticos

La densidad de energía almacenada en los inductores es normalmente mucho menor a la de los capacitores: para la misma cantidad de energía almacenada, un inductor es típicamente más grande que un capacitor. Debido a que por los inductores de un convertidor típicamente circula toda la corriente de salida y no posee una densidad de energía alta, es un componente voluminoso. Además, son altamente no lineales respecto de la excitación, razón por la cual los cambios de operación pueden hacer que el rendimiento del componente lo haga inútil para la aplicación -pérdidas excesivas o saturación del núcleo. Por otro lado, la tecnología asociada a la construcción de los inductores es sencilla. Luego, en base a lo señalado, se puede decir que estos componentes no suelen estar sobredimensionados, y hacer un diseño personalizado de los mismos permite obtener un diseño que optimice varios parámetros importantes como el volumen, costo y pérdidas de energía.

A.1.1. Requisitos de diseño

El diseño de los inductores debe resolver exitosamente una serie de requisitos:

- Potencia disipada: debe ser menor a 30 W para cada L_{inv} y para cada L_{red} debe ser al menos un orden de magnitud menor. Esto implica, a su vez, minimizar tanto las pérdidas en el devanado -su resistencia de continua y alterna- como las pérdidas en el núcleo -minimizar la densidad de flujo y volumen-. Como se mencionó, es común buscar en un inversor que la potencia disipada en los elementos magnéticos del filtro sea aproximadamente de la misma magnitud que la de las llaves. Esto resultaría en unas pérdidas totales en los inductores de peor caso de 104 W.
- Volumen y peso: cada L_{inv} debe pesar menos de 1,3 kg y tener el mínimo tamaño posible. La razón de esto es que se consideró que entre el disipador y el conjunto de los L_{inv} se acumulaba la gran mayoría del peso del equipo. Al buscar inversores comerciales tarados para la misma potencia de salida se observó que su peso variaba entre 10 kg y 37 kg (Samil Power, Solar River 5300TL-G3 y SMA, Sunny Power 6000TL respectivamente), y sus dimensiones variaban entre 29,7 cm × 35,7 cm × 16 cm y 81 cm × 32,5 cm × 22,2 cm (Samil Power, Solar River 5300TL-G3 y ABB, PVI-6000TL-OUTD). Se consideró que el peso de los inductores debía ser a su vez un 25 % del peso en conjunto con el disipador. Y se puso como objetivo que el peso final del equipo estuviera en la mitad del rango de pesos de los otros equipos comerciales.
- Costo de sus componentes: No debía superar los 15 USD para cada L_{inv} . Se definió este parámetro a priori en función de la experiencia de otros miembros del equipo en el diseño de componentes magnéticos.
- Facilidad en el armado: el inductor diseñado debía poder ser reproducible con facilidad. Esto se debe a que el objetivo era que el costo total asociado al mismo fuera mínimo, y por lo tanto era importante minimizar el esfuerzo asociado a bobinar y ensamblar los inductores.
- Robustez: implica asegurar que el inductor bajo ninguna condición falle por ruptura de la aislación entre sus espiras o por saturación de su núcleo.
- EMI: debe ser tan bajo como sea posible. El objetivo es minimizar la etapa de filtrado posterior para el EMI conducido de más alta frecuencia.

A.1.2. Estrategia de diseño

Considerando en conjunto los requisitos de los inductores y sus condiciones de operación, las características de la tecnología usada para diseñarlos no era en principio evidente; habiendo distintas alternativas tanto para el material del núcleo (de Ferrite a Kool μ) como para el devanado (de alambre esmaltado a hilo de Litz). La razón de esto es que el

diseño tenía requisitos de distintas aplicaciones con soluciones claramente identificables [18], tales como una corriente de bias de baja frecuencia muy elevada, pero a su vez una frecuencia de operación relativamente elevada. Por tal motivo se iteró comparando alternativas.

A.1.2.1. Núcleo

El costo del núcleo de los inductores puede representar un porcentaje importante del costo total de componentes del producto, por lo que es importante entender el valor relativo de los distintos materiales. La Tabla A.1 resume el resultado de la búsqueda de estimación de costos relativos para los distintos tipos de materiales [19]. El costo del ferrite depende fuertemente de la forma del núcleo [20]. Sin embargo, en tamaños más grandes, se suelen utilizar núcleos tipo EE que poseen un costo intermedio.

Costos relativos en función del tipo de material	
Mix#52	1.2
Mix#18	3.0
Mix#8/90	4.0
Sendust/Kool μ	de 3.0 a 5.0
High Flux	de 7.0 a 10.0
MPP	de 8.0 a 10.0

TABLA A.1: Costo relativo de núcleos de distintos materiales respecto del más barato -Mezcla #26 de Micrometals-

Se descartó usar un núcleo de ferrite debido a que, para evitar su saturación en las condiciones transitorias en las que el equipo entrega del doble de la potencia nominal de salida, se debía diseñar un inductor con una cantidad de vueltas comparativamente elevada. Esto producía pérdidas excesivas en su devanado o requería pasar a un núcleo más grande con el consecuente aumento de costo. La Tabla A.2 muestra una de las mejores alternativas a las que se arribó con el mismo. Es importante agregar que la forma del núcleo es de las más caras.

Núcleo	Peso [gr]	Cant. vueltas	gap [mm]	Pérdidas resistivas [W] (@ 10 A, 50 Hz, 50 °C)
PM74/59	730	166	20	30

TABLA A.2: Características de un diseño preliminar utilizando ferrite. No se consideraron las pérdidas a 100 kHz sobre el devanado. Dadas las dimensiones del gap, podrían ocurrir que las pérdidas al

Entonces, se evaluó el uso de núcleos con polvo de hierro. En este tipo de material la permeabilidad relativa es mucho más baja que la de los ferrites -entre 10 y 100 veces-. Adicionalmente tiene la ventaja de que la densidad de flujo de saturación es del orden

de 5 veces la del ferrite. Estas características se deben a que el material está compuesto por pequeñas partículas de un material magnético (como el hierro) aglutinadas con un diamagnético. En la práctica se comporta como un núcleo con entrehierros microscópicos distribuidos en todo el volumen, en los que queda almacenada la energía. Por último, estos materiales tienen una característica de saturación suave, con μ_r disminuyendo proporcionalmente al aumento de la magnetización. Por estas razones, con este tipo de materiales, no es necesario agregar un entrehierro discreto. Una desventaja de este tipo de núcleos es que presentan pérdidas por histéresis considerables en el rango de frecuencias en que se pretende utilizarlos. Se debe tener en cuenta que en este tipo de aplicación se espera que sean menores a las pérdidas de conducción del devanado [21].

Se debió seleccionar tanto la geometría del núcleo como la mezcla específica de hierro pulverizado. Debido a que en el tipo de material elegido es común que durante la operación del inductor se excursione por gran parte de la curva de histéresis, se definió como especificación adicional, que a I_{pk-nom} , el nivel de saturación no superara el 30 %. Esto es: que μ_r fuera de al menos el 70 % del valor inicial. También se buscó que a la corriente pico, la inductancia fuera al menos la especificada en el diseño.

Respecto de la geometría: las versiones comerciales de los núcleos de hierro pulverizado por lo general están disponibles en pocas formas, pero que permiten apilarlos. Ejemplos de esto son los toroides y los de tipo “doble E”. Para elegir el núcleo, se consideraron las alternativas de diseño que implicaban apilar hasta tres núcleos. Se utilizó un programa de diseño de componentes magnéticos para electrónica de potencia -PExpert de Ansys-, las tablas de selección de los fabricantes de núcleos y se verificó usando el método del producto de área [18]. Este método parte del hecho de que, para un inductor:

$$L * I_{ppmax} * I_{rmsnom} = N * A_{core} * B_{acppmax} * J_{rms} * A_{cond}. \quad (A.1)$$

y además:

$$A_{cond} * N = A_{win} * k_{cu} \quad (A.2)$$

Donde:

- $B_{acppmax}$ es la densidad de flujo magnético pico a pico máxima con la que se desea trabajar para limitar las pérdidas.
- J_{rms} es la densidad de corriente que aproximadamente se tendrá sobre el devanado.
- A_{cond} es el área del conductor que forma el devanado.
- A_{win} es el área de ventana del núcleo disponible para devanar el inductor.

- k_{cu} es el factor de ocupación, el cual define la relación entre el área de la ventana efectivamente ocupada por cobre y A_{win} .

por lo que

$$\frac{L * I_{ppmax} * I_{rmsnom}}{k_{cu} * B_{ppmax} * J_{rms}} = A_{win} * A_{core} \quad (A.3)$$

Normalmente se adopta k_{cu} entre 0,6 y 0,8, para alambre de cobre esmaltado. Se debe tener en cuenta que $B_{acppmax}$ y J_{rms} son valores aproximados con los que se decide trabajar para limitar la densidad de pérdidas del núcleo, P_L , y las de cobre por debajo de un valor adecuado[21]. El valor de pérdidas máximas admisibles en el cobre se asocia a la sobre-elevación de temperatura que generan en el cobre sobre la del ambiente - del orden de 40°C para ventilación por convección natural -. Esto resulta en una cota mínima para las dimensiones del núcleo. En función de la curva de $P_L vs B_{pp}$ de una posible mezcla de hierro pulverizado -Koolμ26 @ 100 kHz- se terminó por establecer tentativamente:

- $B_{acppmax} = 0,066T$
- $J_{rms} = 2,90A/mm^2$

Con estos valores, el producto área ventana resultó:

$$A_{win} * A_{core} = 19,85cm^4 \quad (A.4)$$

Continuando con la selección del inductor, las tablas de los fabricantes se basan en variantes del método descripto, teniendo como base también la energía almacenada en el inductor $-I_{rms}^2 * L/2-$. En este sentido, los inductores se diseñaron para la corriente RMS de salida, aproximadamente 10 A. Se utilizó primero las tablas de los fabricantes para tener una idea aproximada de las dimensiones de los núcleos a utilizar y se realizó el diseño utilizando el PExprt considerando usar los núcleos de igual o mayor tamaño al obtenido por tabla. Esto permitió evaluar muchas alternativas rápidamente. Además, PExprt sirvió para probar rápidamente múltiples alternativas para el devanado.

Considerando también las mezclas, inicialmente se probó con las más baratas (#26, #52 y #18 de Micrometals). Los inductores diseñados resultaban tener varias desventajas. Principalmente, las pérdidas totales obtenidas eran demasiado altas y el núcleo tenía una saturación porcentual mayor a la deseada. Si bien en los inductores de mayor tamaño las pérdidas eran más bajas, sus dimensiones eran inaceptables. Se descartó usar núcleos de Micrometals porque, en todas sus mezclas, las pérdidas de los núcleos eran demasiado elevadas para la frecuencia de operación, excediendo un 50% el límite de las pérdidas

totales máximas por inductor. La figura A.1 muestra la relación entre las pérdidas de distintos materiales.

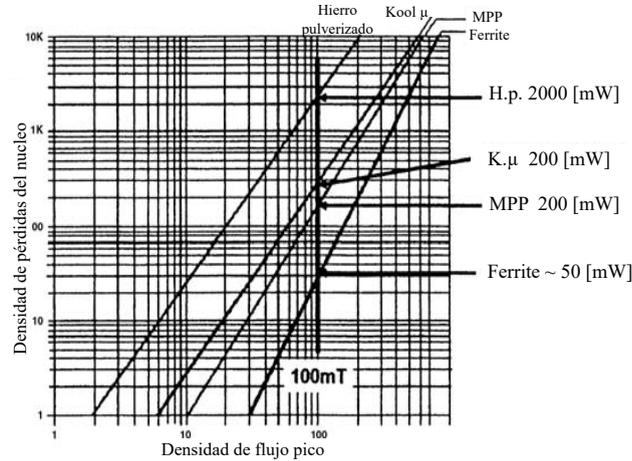


FIGURA A.1: Densidad de pérdidas por centímetro cúbico del núcleo en función de la densidad de flujo pico a 50 kHz para los distintos materiales utilizados en el diseño

La iteración siguiente ponderó el uso de los núcleos de MPP de Magnetics. MPP se caracteriza por tener una densidad de pérdidas mucho más baja en sus núcleos [18] - más de un orden de magnitud más bajas-. Igualmente las pérdidas en el cobre con los diseños asociados a este material siguieron siendo relativamente altas y el material los diseños resultantes también tenían una saturación porcentual elevada. Para disminuir las pérdidas en el cobre y disminuir el nivel de saturación máximo de los núcleos evaluados, se evaluó apilar dos de ellos. Apilar núcleos sirve principalmente para reducir las pérdidas por conducción. Esto es así porque para lograr una inductancia dada:

$$L = \mu_{@I_{pkn}} * \frac{N^2 * A_{core}}{l_{mag}}, \quad (A.5)$$

por lo que duplicar A_{core} permite reducir al menos por $1/\sqrt{2}$ la cantidad de vueltas. Entonces, como:

$$R_{DC} = l_{mv} * \frac{N^2}{A_{win} * k_{cu}} * \sigma_{cu}, \quad (A.6)$$

donde l_{mv} es la longitud media de la vuelta alrededor del núcleo, se puede observar en la ecuación (A.6) que la R_{dc} debería bajar aún cuando la l_{mv} crezca aproximadamente un 50% por tener que rodear a dos núcleos en vez de uno. Además, un menor número de vueltas baja también el nivel de saturación del núcleo ($H = N * i_l / l_{mag}$). En la práctica el descenso de la R_{DC} es mayor debido a que la disminución de la saturación hace que aumente $\mu_{@I_{pkn}}$, la permeabilidad del núcleo a la corriente nominal de salida y en consecuencia N pueda ser aún menor. Finalmente, en relación con el apilado de los núcleos, es importante notar que no aumentan las pérdidas totales en el núcleo. La ecuación (A.7) permite estimar las pérdidas en el núcleo en función de la frecuencia

de operación, la inducción de alterna B_{ac} y coeficientes propios del material K1, K2 y K3. Para las mezclas evaluadas, la constante K_2 típicamente varía entre 2 y 3. El apilado de dos núcleos, hace que B_{ac} , que es inversamente proporcional tanto a N como a A_{core} disminuya aproximadamente según un factor $1/\sqrt{2}$ y que el volumen $-Vol-$ se duplique. Dado que las pérdidas en el núcleo son aproximadamente proporcionales a B_{ac} al cuadrado, al apilar dos núcleos prácticamente no varían.

$$P_{core} = Vol \cdot K_1 \cdot B_{ac}^{K_2} * f^{K_3} \quad (A.7)$$

Las cotizaciones recibidas por el fabricante de núcleos MPP señalan que el costo por inductor supera aproximadamente 6 veces el costo máximo admisible por diseño, luego se optó por usar núcleos de Kool- μ , del mismo fabricante. Este material presenta pérdidas en el núcleo aproximadamente un 50% más grandes. Dado que en este material hay variantes con forma tipo EE, se realizó un diseño con esta alternativa; que es más fácil de bobinar a mano.

A.1.2.2. Devanado

Respecto del conductor a usar, se decidió por alambre esmaltado a priori. La razón fue que es la opción más barata, particularmente en comparación con el hilo de Litz. También es la alternativa con mayor disponibilidad en el mercado (a comparación también de conductores cuadrados o de lámina delgada), especialmente en Argentina. Además, en aplicaciones donde la componente de corriente de baja frecuencia es tanto más grande que la de alta frecuencia, el intento de disminuir las pérdidas asociadas al efecto pelicular, se ve deteriorado por el aumento de la resistencia en baja frecuencia producto de la menor área de ocupación asociada al hilo de Litz $-k_{cu}$ es del orden de 0,35 mientras que en alambres esmaltados es el doble.

Entonces, armar el devanado con un solo alambre requiere que tenga una sección igual a $A_{cond.}$. Cuando el alambre tiene un diámetro aproximadamente mayor a 1mm, su manipulación se dificulta. En estos casos, es común armar el devanado bobinando varios alambres en paralelo. Esto también es una buena opción cuando no se encuentra un alambre aproximadamente de sección $A_{cond.}$, pero sí se encuentra alambres cuya sección es una fracción -típicamente 1/2 ó 1/3- de $A_{cond.}$. La desventaja de esto es que el número de capas resultantes es mayor, lo que puede llegar a aumentar la resistencia de alterna. En nuestro caso, para el inductor L_g se usaron 3 alambres de 1,6 mm en paralelo; en tanto que para el inductor L_{inv} , se armaron dos versiones: una con un alambre de 1,6 mm y otra con dos en paralelo de 1,2 mm. Dado que la ventana del núcleo de L_{inv} tiene un largo

de 37 mm, si se dejan 3 mm para el carrete y se considera que la aislación es de 0,5 mm de grosor se puede estimar que el número de capas resulta en 5 y 7, respectivamente.

A.1.2.3. Resistencia de alterna

La resistencia de alterna de los devanados se calculó usando la ecuación (A.8), una simplificación de la ecuación de Dowell [15]. Esta es válida cuando el grosor del conductor es mucho mayor a la profundidad de penetración de la corriente.

$$R_{ac}/R_{dc} = \frac{1}{3} \cdot \frac{h}{\delta} \cdot (2 \cdot M^2 + 1) \quad (\text{A.8})$$

donde:

- M: número de capas del devanado
- δ : profundidad de penetración de la corriente a la frecuencia bajo análisis.
- h : es el espesor efectivo de una capa. Para un conductor circular, es el grosor del mismo escalado por 0,83 [21].

A.1.2.4. Carrete

Dado que uno de los inductores por los que se optó era de tipo EE, su devanado automatizado requirió del uso de un carrete. El hecho de que fueran dos núcleos apilados hizo que no se pudiera usar uno de los carretes estándar de los proveedores. Se decidió diseñarlo e imprimirlo en una impresora 3D UP Mini, usando como material de base ABS. Para hacerlo se utilizó el programa CAD Solidworks v2017.

Dado que los alambres gruesos generarían un estrés mecánico considerable sobre el carrete, se diseñó primeramente dándole un grosor 50 % más grande que el que tienen los carretes normales y se engrosaron aún más las paredes que quedaban fuera del núcleo ya que no afectaba a A_{win} .

A.2. Diferencias diseño e implementación de magnéticos

Resistencia de alterna

El orden de diferencia del valor medido con el valor de diseño -14Ω en vez de $8,5 \Omega$ generó dudas sobre la exactitud de la estimación, por lo que se lo calculó usando la

ecuación de Dowell en su forma original. La mejora de la misma es que aproxima con mayor exactitud el área efectiva de conducción de los devanados a alta frecuencia y la usa para hacer un cálculo más exacto de la resistencia adicional por efecto proximidad. La misma se muestra en la ecuación (A.9) y describe la relación entre la resistencia de alterna y la de continua para una determinada capa del devanado. En dicha expresión, "x", representa la relación entre el grosor del conductor y la profundidad de skin, afectada por un parámetro que tiene en cuenta la geometría circular de los conductores. Matemáticamente, $x = \frac{\sqrt{\pi \cdot d \cdot 5 \cdot \sqrt{\eta}}}{\delta}$. Donde δ es la profundidad de penetración y η , el factor de porosidad, es $\frac{\sqrt{(\pi) \cdot d \cdot nl}}{2 \cdot lw}$, con nl y lw el número de vueltas por capa y la altura de la ventana respectivamente.

$$R_{ac}/R_{dc} = \frac{x}{2} \cdot \left[\frac{\sinh x + \sin x}{\cosh x - \cos x} + \left(\frac{m^2 - 1}{3} \right) \cdot \frac{\sinh x - \sin x}{\cosh x + \cos x} \right] \quad (\text{A.9})$$

El resultado para el inductor armado con alambre de 1,6 mm debería haber sido de $R_{ac} = 6,5 \Omega$. Este resultado tampoco se condijo con el valor medido, lo que es acorde a lo afirmado en [22] sobre el valor relativo del error del resultado de dicha fórmula. El mismo puede ser tan grande como un 60%. Por dicha razón, se optó por utilizar una versión modificada de la fórmula y simular el inductor armado en un programa de cálculo por elementos finitos. Con la fórmula corregida se obtuvo un valor de $R_{ac} = 5,8 \Omega$. Por otro lado, la simulación FEA, se realizó en el Maxwell 3D de ANSYS Electronics Desktop 2017.1. La simulación simplificó los devanados como láminas conductoras delgadas con el mismo criterio que la ecuación de Dowell modela conductores redondos obteniendo una $R_{ac} = 2 \Omega$. Por otro lado, también se simuló el inductor en Maxwell 2D, obteniendo un valor más acorde a las mediciones y a la ecuación de Dowell corregida: $R_{ac} = 7 \Omega$. En la figura A.2 y en la figura A.3 se puede observar la distribución del J dentro del devanado del inductor para el modelo resultante tri y bi dimensional, respectivamente. En este caso, para que el inductor modelado tuviera simetría respecto de un eje de revolución, la simplificación que debió realizarse es el modelar al inductor como si fuera cilíndrico, aunque con la misma MLT, y en el hecho de que todo el devanado debió estar cubierto por el núcleo, a diferencia de lo que ocurre en la realidad. Esto también hizo que el área de la rama central fuera mayor.

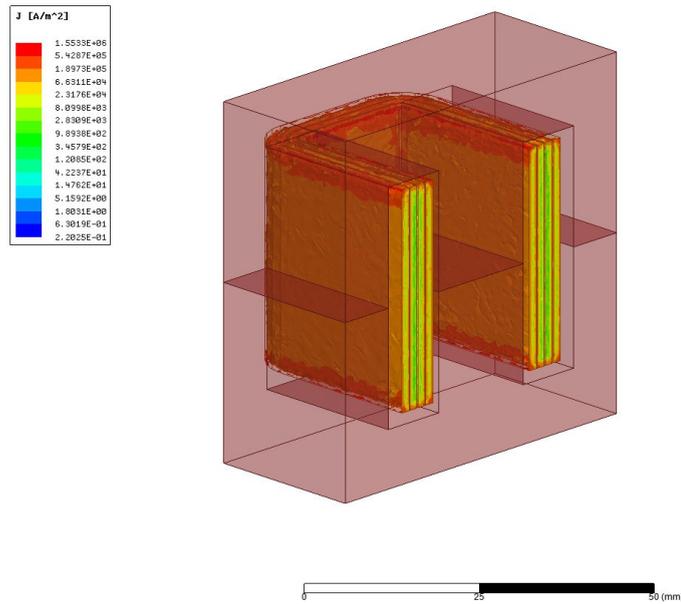


FIGURA A.2: Corte en xz del modelo tri-dimensional del inductor. En escala de colores se muestra la densidad de corriente en las láminas conductoras que modelan el devanado.

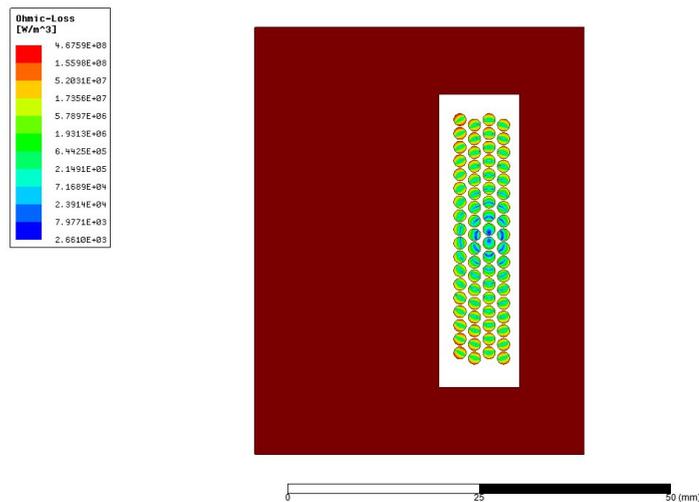


FIGURA A.3: Imagen del modelo bi-dimensional de inductor. En escala de colores se muestra la densidad de corriente en el devanado.

Capacidad parásita

El otro fenómeno imprevisto en la implementación del diseño fue el de la capacidad parásita del devanado de L_{inv} . Para observar con claridad su efecto, se configuró el equipo utilizando dos piernas del inversor en configuración Full-Bridge, cargando la salida del mismo solamente con L_{inv} y con una tensión en el bus que lograra el ripple pico a pico nominal con un ciclo de trabajo fijo de 0,5. En este caso la figura A.4 registra el resultado.

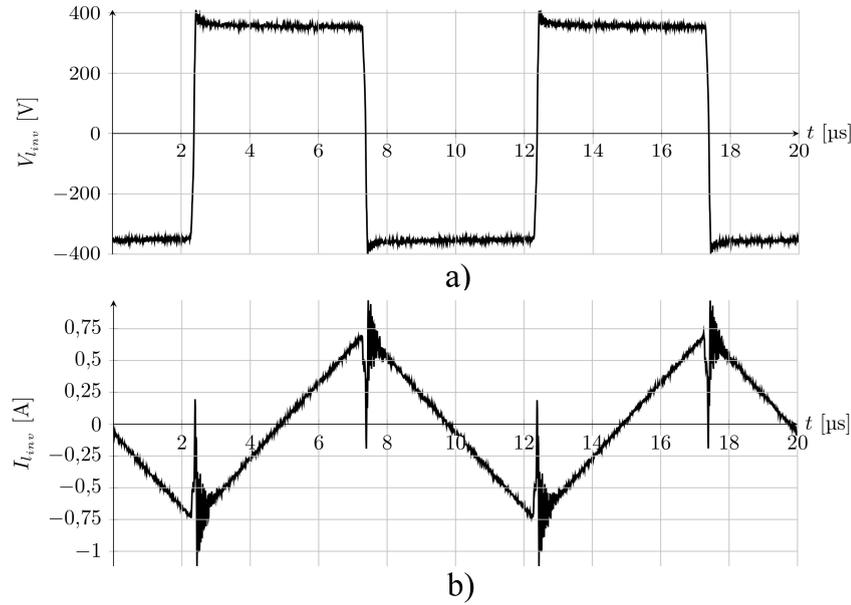


FIGURA A.4: Tensión y corriente sobre L_{inv} al excitarlo para obtener el ripple pico a pico nominal sobre la corriente.

Como se puede observar en la figura A.4, durante la conmutación de las llaves, la alta dv/dt sobre el inductor genera un pico de corriente, el cual se atribuyó a su capacidad parásita. Esta inyectaba hacia la red picos de corriente proporcionales a la dv/dt sobre los terminales del inductor. Si bien no era un objetivo del trabajo atenuar esta fuente de EMI, se caracterizó el fenómeno y se generaron especificaciones de diseño para mitigar el problema. La razón por la que no se procedió a mitigarlo es que se considera que esa fuente de EMI típicamente se atenúa con el resto de los elementos que suelen complementar el filtro LCL de salida como choques de alta frecuencia.

Por un lado, para dimensionar la capacidad parásita tanto de L_{inv} como de L_{red} se midió la frecuencia de autoresonancia de ambos. Para lograrlo, se excitó al inductor en serie con una resistencia de $1,2\text{ k}\Omega$ utilizando un generador de funciones. Se varió la frecuencia de excitación mientras se medía la caída de tensión sobre el inductor. Se tomó como frecuencia de autoresonancia, aquella en la cual la tensión comienza a disminuir. Si bien no se pudo medir esta frecuencia con exactitud, sirvió para tener una aproximación. Este procedimiento se realizó sobre los dos inductores. Para L_{inv} , la frecuencia de autoresonancia se encontraba entre 425 kHz y 525 kHz . Por lo que, usando el valor medio del rango de frecuencias se estimó la capacidad parásita en 88 pF . Para L_{red} , esta frecuencia se encontraba entre $1,3\text{ MHz}$ y $1,4\text{ MHz}$. Entonces, para L_{red} la capacidad parásita es de 77 pF . La capacidad parásita de L_{inv} también se puede estimar en función del valor de la dv/dt y la amplitud del pico de corriente en la figura A.4. Considerando que el pico de corriente está exclusivamente asociado a esta, se obtiene en este caso un valor de 100 pF para el pico de 1 A con una dv/dt de $\frac{10\text{ V}}{\text{ns}}$, un valor

similar al de la medición anterior. Este valor de capacidad parásita también es más baja que el valor estimado según lo planteado en [23], que fue de 133 pF. El mismo plantea que la capacidad parásita de un devanado de la estructura del armado se puede estimar utilizando la ecuación (A.10). Entre las conclusiones que se pueden sacar de la misma, está el hecho que, cuando es posible, separar más las capas del devanado disminuye la capacidad parásita, así como también lo hace aumentar el número de capas, en caso de que se tenga más de una. Esto último sin embargo podría tener la desventaja de aumentar R_{ac} .

$$C_t = \frac{4}{3} \cdot \frac{(\epsilon_0 \cdot \epsilon_r \cdot l_w \cdot l_{mv})}{d_l} \frac{p-1}{p^2} \quad (\text{A.10})$$

donde:

- $\epsilon_0 \cdot \epsilon_r$, es la permitividad de la aislación entre capas de devanado. ϵ_r se estimó en 2,7, un valor entre la permitividad relativa de 3, de la cinta mylar que se colocó entre cada capa de devanado, y el valor de 2,5, que típicamente tiene un barniz aislante de polyamida como se estila para alambres de la categoría de aislación utilizada.
- l_w , el ancho del devanado, es aproximadamente 33 mm.
- l_{mv} , es de 183 mm.
- d_l , la separación entre capas, se estimó en 0,2 mm. La razón es que, para la categoría de alambre utilizado, el barniz de un alambre tiene un grosor del orden de 0,55 mm, mientras que el grosor de la cinta mylar es de 0,9 mm .
- p , el número de capas del inductor, es 6.

Por otro lado, para caracterizar la fuente de EMI que representan los picos capacitivos de corriente, se puede analizar su composición espectral y establecer la envolvente del espectro de los mismos. El pico de corriente en la figura A.4 se puede aproximar con uno de forma triangular, periódico en T_{sw} y de una duración Δt del orden de 80 ns. Entonces, su composición espectral se puede estimar, teniendo sus coeficientes de Fourier la forma de la ecuación (A.11):

$$C_n = 1[\text{A}] \cdot f_{sw} \cdot \Delta t \cdot \text{sinc}^2\left(\frac{\pi \cdot n \cdot f_{sw} \cdot \Delta t}{2}\right) \quad (\text{A.11})$$

La amplitud de los coeficientes es de $1 \text{ A} \cdot f_{sw} \cdot \Delta t$, igual a 8 mA. Por otro lado considerando que el factor asociado a la $\text{sinc}^2(\dots)$ es aproximadamente constante hasta $n \cdot f_{sw} \cdot \Delta t / 2 \approx 0,2$ y luego es inversamente proporcional a n^2 , se puede decir que las componentes del espectro asociado al pulso tienen amplitud constantes hasta el armónico 50; esto es 5 MHz.

De acuerdo a la ecuación (A.11), disminuir o aumentar Δt no debería afectar la amplitud de las componentes asociadas a esta fuente de EMI, en el rango mencionado ya que la amplitud del pico de corriente de 1 A es proporcional a la dv/dt pero Δt es inversamente proporcional. Sin embargo, lo que sí ocurre es que a una dv/dt menor, la amplitud de las componentes espectrales disminuye desde una frecuencia menor. Considerando como un peor caso que se duplicara la dv/dt , se podría estimar que el espectro de esta fuente de EMI caería recién a partir de los 10 MHz.

Entonces, en el peor caso, la envolvente del EMI presente en L_{inv} es aproximadamente igual al ripple de switching sobre la corriente: $0,75 \text{ A} \cdot \frac{\sqrt{2}}{\sqrt{3} \cdot (f/f_{sw})^2}$ hasta los 900 kHz -el noveno armónico-, donde pasa a ser mayor el EMI asociado a la capacidad parásita. Luego se mantiene igual a 8 mA hasta los 10 MHz, donde pasa a caer con f^2 . La envolvente de todo el EMI que genera el equipo en el peor caso entonces está graficada en la figura A.5.

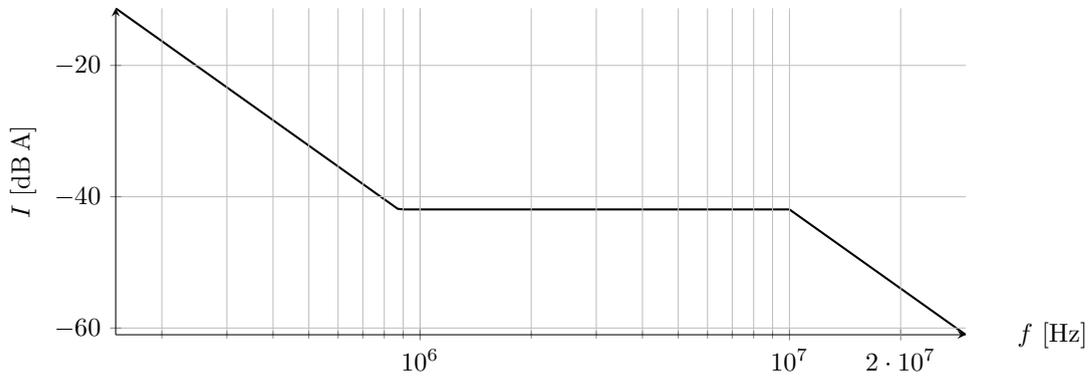


FIGURA A.5: Envolvente del espectro del EMI conducido estimado para el equipo funcionando en modo monofásico en el rango de interés.

Para proveer atenuación al EMI generado por la capacidad parásita desde el filtro LCL se podrían tomar distintas medidas. Una opción podría ser agregar capacitores de mayor valor en paralelo con los de film ya que, con los utilizados, en el rango de frecuencias crítico entre los 400 [kHz] y los 10 MHz, no se evita que la impedancia del componente aumente. Para cumplir con los objetivos del diseño en el resto del ancho de banda de EMI conducido, la misma debería mantenerse cercana al valor que tiene a 300 kHz. Otra alternativa sería intentar aumentar la frecuencia de autoresonancia de L_{red} cambiando la técnica de devanado. Disminuir la dv/dt sobre el nodo switch haría que el EMI asociado a la capacidad parásita disminuya desde frecuencias más bajas tal que no sería necesario que los componentes del filtro tengan un ancho de banda mayor al de la implementación actual. Sin embargo, esto introduciría pérdidas adicionales sobre las llaves.

También se podría optar por disminuir la amplitud del pico de corriente disminuyendo la capacidad parásita. Una posible forma de disminuirla según [23] sería dividir el devanado

en secciones, conocido como devanado progresivo, ya que la capacidad parásita es inversamente proporcional al número de secciones. Esta se puede observar en la figura A.6. Otra alternativa propuesta en [21] es el devanado en forma de banco, cuya sección transversal se observa en figura A.6 y que minimiza la tensión entre espiras adyacentes. En este caso, para estimar la capacidad se puede considerar que las capas están formadas a 45 grados, por ejemplo en la figura A.6, las vueltas número 4, 5 y 6 formarían una capa. Por último, también se puede utilizar el devanado en foldback [24] [23] que disminuye a menos de la mitad la capacidad del devanado. Estas técnicas pueden requerir disminuir en uno o dos números el calibre del alambre del devanado, pudiendo generar algunas pérdidas adicionales.

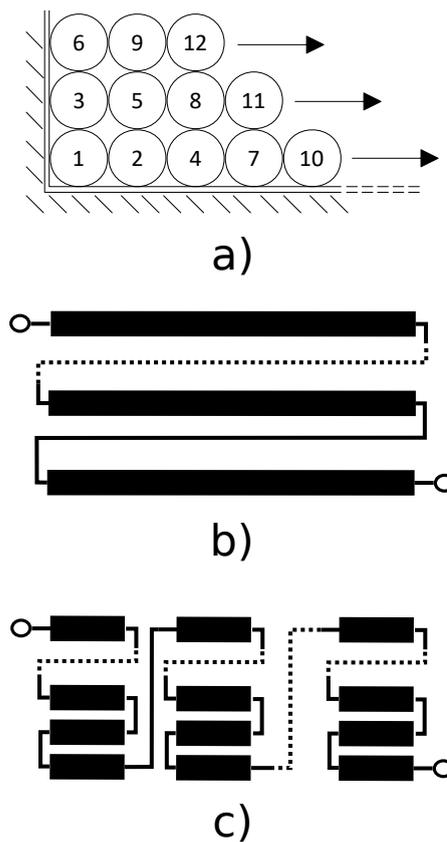


FIGURA A.6: a)Devanado en forma de banco, b)Devanado Foldback, c)Devanado Progresivo

Apéndice B

Apéndice B

En este apéndice se profundiza sobre aspectos relativos al diseño del PCB. En la sección B.1 se describen las consideraciones relativas a la aislación eléctrica y en la sección B.2 se explica el diseño térmico.

B.1. Diseño de Aislación

Las consideraciones tomadas respecto a la aislación eléctrica de la placa surgieron de la norma IEC 62109-1:2010. En este sentido, resultó necesario determinar la aislación eléctrica entre los distintos circuitos. En esta instancia se consideró que la aislación respecto al usuario se diseñaría en una etapa posterior por medio de barreras físicas adecuadas puestas a tierra [25] entre todos los bloques circuitales con niveles de tensión peligrosos (DVC-B y DVC-C) y un usuario. Una vez considerado esto, se pasó a evaluar como lograr la aislación que la norma impone entre distintos bloques circuitales a través de los siguientes pasos:

1. Asociar en bloques los circuitos en función de los niveles de tensión que tienen y el tipo de aislación necesaria entre los mismos. En este caso, se definió un bloque circuital para cada driver alto de cada fase, uno que incluye todos los drivers de la parte baja, uno para la lógica de control del sistema, uno para la etapa de salida de cada celda de conmutación (filtro LCL y relé) y dos para los terminales positivos del bus de continua. Se debió establecer si sería necesario contar con aislación funcional o básica entre los bloques circuitales definidos. La aislación funcional es la mínima separación necesaria para que el equipo opere adecuadamente sin que se generen arcos eléctricos entre o dentro de bloques circuitales. La aislación funcional en cambio, tiene por fin garantizar la seguridad del usuario frente al choque eléctrico

ante cualquier eventualidad, como por ejemplo una descarga atmosférica. En todo caso se concluyó que solamente era necesario tener aislación funcional entre todos los bloques, menos respecto de la etapa de la lógica, donde era necesario tener aislación básica [25].

2. Definir las siguientes tensiones máximas de operación entre bloques circuitales y dentro de cada uno de los mismos: tensión RMS, tensión máxima pico repetitiva, tensión máxima impulsiva y sobretensión máxima temporal. Definir la tensión impulsiva y la sobretensión temporal requirió estudiar en detalle la norma, la susceptibilidad de cada bloque circuital a eventos transitorios de la red y la necesidad o no de proteger a cada parte del circuito de los mismos. Para definir la máxima tensión de trabajo entre algunos de los circuitos, como por ejemplo entre la masa del driver y el circuito del filtro de salida se usó la misma simulación del sistema utilizada para validar el algoritmo de control y que incluye alinealidades como la operación conmutada.
3. Calcular la distancia mínima en línea recta que debe separar los elementos de bloques circuitales diferentes y del mismo bloque circuital -*Clearence Distance*-.
4. Calcular la distancia necesaria para anular el impacto de las corrientes de fuga a través de la superficie del dieléctrico que separa nodos distintos -*Creepage Distance*-.
5. Incorporar en el programa de diseño de PCB (Altium Designer 2017.1) las reglas de diseño asociadas a las distancias calculadas en los puntos anteriores.

Como nota final, es importante mencionar que muchas de las separaciones calculadas, especialmente las de tipo funcional, se obtuvieron sin tener en cuenta la tensión impulsiva y la sobretensión temporal calculadas. Esta decisión se sustenta en la cláusula 7.3.7.7 de la norma, la cual permite definir distancias para aislación funcional (la necesaria para que el circuito funcione en las condiciones nominales previstas, sin considerar la posibilidad de eventualidades) ignorando las distancias definidas por la tensión impulsiva y sobretensión temporal. La condición para aplicar esta cláusula es que los circuitos involucrados estén implementados en una placa de circuito impreso que cumpla estándares de flamabilidad y de índice de seguimiento comparativo -*Comparative Tracking Index*-. Este índice califica la inmunidad del material a la conductividad indeseada debido a contaminación y condiciones climáticas. Además, la distancia a reducir debe soportar una prueba de cortocircuito especial sin producir daños.

Es importante aclarar que las distancias calculadas son ligeramente mayores a las estrictamente necesarias. La razón de esto, es que dada la frecuencia de conmutación de

100 kHz del inversor, sería necesario aplicar la IEC 606664-4 para definir la separación entre las partes del circuito donde la componente fundamental de la tensión es mayor a 30 kHz. Sin embargo, donde la frecuencia de la tensión entre nodos cae fuera del rango de la IEC 62109-1:2010, dado que su frecuencia sí es menor a 400 kHz y su magnitud menor a 900 V, según [26] las distancias de separación a través del aire y a través de la superficie de un dieléctrico -*Creepage Distance*- calculadas usando la IEC 62109-1:2010, derivada de la IEC 60950-1:2005, son mayores que las que se definen usando la IEC 606664-4. La figura B.1 muestra el resultado del proceso de definición de distancias para: las distancias dentro del circuito de la lógica de control y las que debe haber entre este y además la parte caliente del driver de la llave superior de la pierna R.

Net Class	EARTH
PH_N	INS-5 3.1 2.1 / 3.6 (*3)(*10)
EARTH	< 15/15 0.2 0.2 / 0.2 (*5)

FIGURA B.1: Espaciado entre los elementos de dos bloques circuitales distintos. La primer línea de cada celda muestra la tensión pico repetitiva y la RMS máxima, la segunda muestra el *clearance* mínimo luego de aplicar la norma. La tercer línea muestra el *creepage* mínimo luego de aplicar la norma, siendo el primer valor para los elementos en capas internas del circuito impreso y el segundo para capas externas. En una línea adicional se listan notas sobre la implementación de las distancias.

Respecto de las notas adjuntas a cada celda:

- la nota *5 informa que no es necesario considerar el efecto de la sobretensión transitoria de la red ni la tensión de impulso transitorio pico, dado que aplica la cláusula de la norma 7.3.7.7 ya mencionada.
- la nota *3 explica que se implementó aislación básica entre el driver de la llave superior de la pierna N y tierra, de acuerdo a la norma. Explica que el conjunto tiene categoría de sobretensión III debido a que no está aislado de la red y que

dado que es una red de 220 V RMS la tensión de impulso a resistir es 4 kV y la sobretensión transitoria de 2120 V. También informa que la tensión pico y RMS de trabajo entre ambos elementos es de 910 V y 685 V respectivamente.

- la nota *10 informa que el creepage entre elementos externos está implementado mediante un recorte en el PCB, siendo mayor a los 4,7 mm.

A las distancias obtenidas como resultado de la aplicación de la norma se le agregan 0,5 mm para considerar las tolerancias asociadas al proceso de fabricación. Estas separaciones se implementaron durante el diseño del PCB. La implementación solo requirió plasmar el contenido de la norma en reglas de diseño de separación entre elementos electricos en el PCB. Los tipos de bloques circuitales se identificaron en el esquemático mediante el uso de las directivas de diseño especiales del programa llamadas “blankets”. La figura 3.3 muestra el uso de esas directivas para circuitos lógicos y los drivers de las llaves de una pierna. Visualmente se las identifica como líneas punteadas de color y con un símbolo de directiva asociado.

B.2. Diseño Térmico

El diseño térmico comenzó definiendo una serie de especificaciones *a priori*:

- se propone utilizar un disipador estanco para evacuar el calor generado por el equipo. Si bien este mecanismo tiene una menor capacidad de evacuación que, por ejemplo, una evacuación ventilada, al no poseer ventilador requiere menos mantenimiento ya que no contiene partes móviles degradables. Además, este mecanismo es el que se utiliza en todos los inversores comerciales de este tipo.
- se requiere que el equipo pueda inyectar la potencia nominal incluso con una temperatura ambiente entre 50 °C y 55 °C. Se hace referencia a la potencia nominal debido a que las pérdidas del equipo aumentan al inyectar más potencia.
- mantener las llaves de potencia debajo de una temperatura adecuada en todas las condiciones de operación del equipo. Esta temperatura se definió degradando la especificación de la temperatura máxima de la junta de las llaves 40 °C.

Para realizar el diseño, en primer lugar, se identificaron los distintos elementos en el camino de disipación de calor y se armó un modelo térmico-eléctrico. El diseño implicó definir el valor de los elementos no conocidos del modelo y construirlos físicamente para su ensayo. El procedimiento para lograr esto fue expeditivo. Consistió en calcular un valor estimado de resistencia térmica para el disipador, analizar los parámetros

geométricos resultantes para verificar que sean razonables y evaluar cómo deberían ser en consecuencia el resto de los elementos.

El resultado del modelado se puede observar en la figura B.2. Donde, de izquierda a derecha, las resistencias térmicas representadas son: la que hay entre la junta y la carcasa, R_{j-c} , la que agregan las vías, R_v , la que agrega el pad térmico aislante, R_p , y la del disipador, R_d . Se consideró que la única interfaz térmica con una resistencia térmica influyente es la que hay entre la superficie del disipador y el medio ambiente. Esto significa, por un lado que entre la carcasa y las vías, entre las vías y el pad, y entre el pad y el disipador hay buen acoplamiento térmico. También significa que entre las vías y el medio ambiente o la carcasa y el medio ambiente hay un acoplamiento térmico malo.

Además, están identificadas varias sobreelevaciones de temperatura tomando la del ambiente como referencia. Éstas son: la de la junta, T_j , la de la carcasa, T_c , la de la interfaz entre las vías y el pad térmico aislante y la de la superficie del disipador. También se identificó la potencia disipada por una llave, P_Q , y la potencia disipada por el resto del sistema, P_e . El único valor conocido a priori es R_{j-c} . Según la hoja de datos de las C3M0075120J es de $1,1 \frac{^\circ\text{C}}{\text{W}}$.

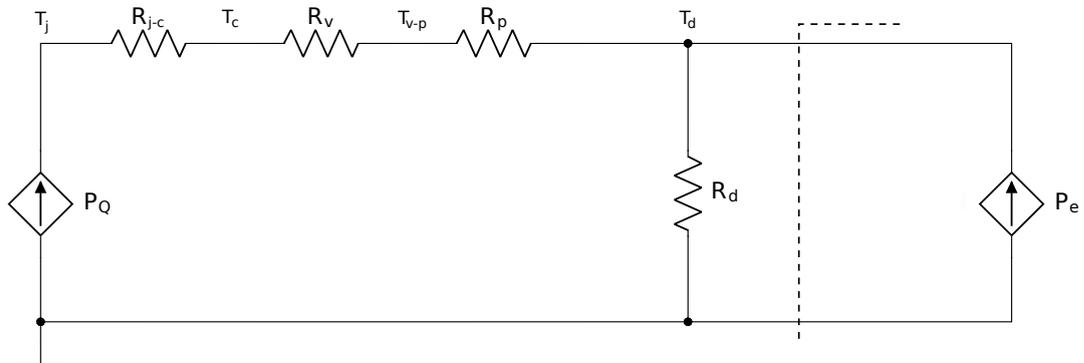


FIGURA B.2: Análogo eléctrico del modelo térmico de la disipación del calor de una llave. Los elementos a la derecha de la línea punteada representan el equivalente de Norton térmico del resto del sistema.

Como se puede observar, el modelo describe la temperatura de los distintos elementos en estado estacionario ya que no se modeló la capacidad térmica de ningún elemento.

Para hacer un cálculo estimado de R_{d-max} es necesario dimensionar las fuentes de pérdidas y la máxima T_d con las que se puede trabajar para el peor caso. La estimación de las fuentes de pérdidas se realizó para la condición de operación del equipo asociada a la mayor cantidad de pérdidas. Dicha condición, consiste en utilizar la configuración trifásica con control de la corriente de neutro para el caso de tensión de red mínima, forzando a inyectar una sobrecorriente. Entonces, las fuentes de pérdidas resultan:

1. Llaves de potencia: Según la simulación y asumiendo la posibilidad de que existan pérdidas por recuperación inversa del diodo de cuerpo de las llaves SiC, las pérdidas de cada llave resultan de 17,4 W. Este valor es el calculado en la simulación agregándole las pérdidas que habría en caso de que el diodo de cuerpo tuviera un fenómeno de recuperación inversa de una juntura. Las pérdidas por conducción están escaladas por 1,15² y las pérdidas de conmutación por 1,15 como si fueran todas pérdidas de conmutación dura y no hubiera una componente capacitiva.
2. Filtro LCL: Las pérdidas de cada filtro LCL resultan de 21,5 W. este valor se obtiene escalando las pérdidas de conducción de los devanados por 1,15² para considerar las pérdidas que se tendría si el equipo tuviera que inyectar su potencia nominal con baja tensión de red.
3. Bus: Se estimaron pérdidas de 2 W en función de lo consumido por todas las resistencias usadas para equilibrar la tensión entre los capacitores del filtro.
4. Driver: Se estimaron en 0,51 W por driver.
5. Pérdidas parásitas del PCB: Se deben a la capacidad parásita del PCB entre los planos de disipación de las llaves y el disipador. La misma se estima en 30 pF por llave, resultando un total de pérdidas de 1 W por llave.

Las pérdidas totales en estas condiciones resultan ser de 240 W, por lo que las pérdidas adicionales P_e serían de 222,6 W y P_Q de 17,4 W.

Para determinar T_d mínima, se considera que la diferencia de temperatura entre la carcasa y el disipador no será significativa en relación a la que hay entre el disipador y el ambiente. Entonces, dado que la máxima temperatura de la juntura de las C3M0075120J con la que se puede trabajar según el criterio establecido es de 110 °C, la máxima temperatura de la carcasa sería de 91 °C. Entonces, para el valor más grande de la máxima temperatura ambiente de trabajo definida anteriormente, la diferencia de temperatura entre el disipador y el ambiente sería aproximadamente de 36 °C. Para estos valores se obtiene una resistencia térmica de aproximadamente $0,15 \frac{^\circ\text{C}}{\text{W}}$.

Suponiendo que la resistencia térmica que agregan las vías y la que agrega el pad térmico en cada llave también se diseñase para que cada una sea de $0,15 \frac{^\circ\text{C}}{\text{W}}$, la diferencia de temperatura real entre la carcasa y la juntura sería de 5,2 °C, lo que mantendría la máxima temperatura ambiente de trabajo en el rango de valores del requisito (podría llegar a ser de 50 °C). Dado que esto se consideró aceptable, se diseñó la disipación a través de estos elementos con ese valor de resistencia térmica como objetivo.

B.2.1. Disipador

Para que el producto final tuviera dimensiones similares a las de otros inversores comerciales, se supuso que el disipador debía tener aproximadamente la misma superficie y altura de la placa $-30\text{ cm} \times 30\text{ cm} \times 6\text{ cm}$ -. Entonces, de acuerdo a [27], se puede determinar el número de aletas para lograr la resistencia térmica calculada por convección. Para hacerlo se supone que las aletas estarán separadas más de 1,2 cm. En estas condiciones es necesario tener 44 aletas, lo que no permite acomodarlas a todas en el ancho de 30 cm del ancho inicial. Entonces, se evaluaron varias dimensiones para el disipador, optando finalmente por agrandar el ancho a 36 cm y el largo del disipador a 50 cm. En estas condiciones, principalmente debido al incremento del largo, acomodando en el disipador solamente 31 aletas y considerando la disipación asociada a la superficie a la que están soldadas las aletas se tiene una resistencia térmica de $0,138 \frac{\text{°C}}{\text{W}}$, ligeramente menor al valor original necesario.

B.2.2. Vías

El dimensionamiento del arreglo de vías térmicas se realizó adoptando un tipo de vía y calculando la cantidad necesaria de estas para cumplir con la especificación de resistencia térmica total del arreglo. Se decidió utilizar vías del mínimo diámetro con el que trabajara el fabricante. Esto permite usar la máxima cantidad de cobre por area de PCB para evacuar el calor. Típicamente estas vías tienen un diámetro interno de 0,3 mm. La metalización de las vías normalmente tiene un grosor de una milésima de pulgada. Originalmente se diseñó la disipación a lo largo de las vías suponiendo que el PCB tendría una altura de 1,6 mm. En estas condiciones, la resistencia térmica de una vía sería de $156 \frac{\text{°C}}{\text{W}}$, por lo que para poder obtener la resistencia térmica deseada se debería usar 1000 vías por llave. Es importante considerar la superficie del PCB que ocuparía esto. Si la superficie se cubre de vías disponiéndolas en una cuadrícula con las filas y columnas alineadas, como el diámetro externo de este tipo de vías normalmente es de 0,6 mm, haría falta por lo menos $3,6\text{ cm}^2$. Esto equivale a un cuadrado de menos de 2 cm de lado, por lo que se consideró que esta alternativa sería aceptable.

En la práctica, luego de considerar el peso que finalmente tendría que soportar el PCB (debido a los inductores del lado de la red y los capacitores electrolíticos del bus) se decidió hacer que tuviera un grosor de 3,2 mm. Esto duplicó la resistencia térmica de las mismas respecto de la diseñada, lo que haría que el equipo limite la potencia inyectada a una temperatura ambiente aproximadamente $2,6\text{ °C}$ menor a la planeada, si no se considera que la resistencia térmica del disipador es menor a la que se proponía

originalmente. Finalmente, se utilizaron aproximadamente 1100 vías por llave, dando una resistencia térmica final del conjunto menor a $0,28 \frac{^{\circ}\text{C}}{\text{W}}$.

B.2.3. Pad Térmico

Para lograr la resistencia térmica deseada en el pad térmico, se supuso que:

- El pad térmico sería inicialmente tipo T-PLI 220 de Sil Pad con una conductividad térmica de $6 \frac{\text{W}}{^{\circ}\text{C}\cdot\text{m}}$. Este es un valor relativamente elevado, pero posee una buena relación entre prestación y precio. La alternativa habría sido usar otros de menor conductividad pero también de menor grosor.
- El pad térmico no sería rígido sino relativamente compresible como para lograr un buen acoplamiento térmico. Típicamente, este tipo de pads tienen un grosor mayor o igual a 0,5 mm.

En estas condiciones, el área del pad debe ser mayor a $5,5 \text{ cm}^2$. Este valor es mayor al necesario para las vías, por lo que debe ser el que finalmente se implemente. El área de cada pad térmico finalmente fue de 6 cm^2 , por lo que la resistencia térmica fue de $0,138 \frac{^{\circ}\text{C}}{\text{W}}$.

Es importante notar que no se evaluó la sobreelevación de temperatura de los magnéticos ya que no se lo consideró algo crítico para el diseño. Se supuso que una vez diseñado el PCB, los mismos deberían poder montarse sobre el disipador, rodeándolos de resina o algún tipo de conductor térmico para minimizar la resistencia térmica entre estos y el disipador, asegurando un control adecuado de su temperatura de operación.

Una vez finalizado el diseño térmico así como el diseño de la aislación se desarrolló la placa de circuito impreso del equipo. El modelo 3D de la misma ya ensamblada con todos los componentes se puede ver en la figura [B.3](#).

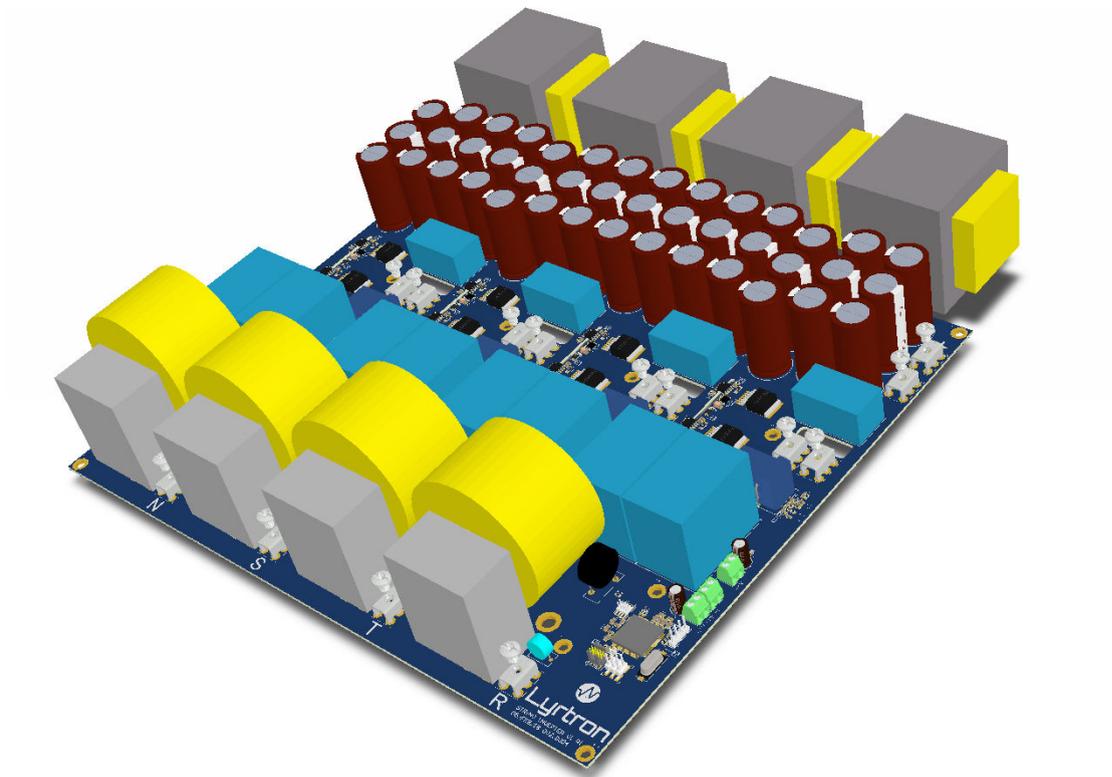


FIGURA B.3: PCB del prototipo fabricado, sus dimensiones son de 26 cm x 30 cm x 5 cm

Bibliografía

- [1] L. Fulton E. Hertwich A. McKinnon D. Perczyk J. Roy R. Schaeffer R. Sims P. Smith Schlömer S., T. Bruckner and R. Wiser. Annex III: Technology-specific cost and performance parameters. *Climate Change 2014: Mitigation of Climate Change.*, 2014. URL http://www.ipcc.ch/pdf/assessment-report/ar5/wg3/ipcc_wg3_ar5_annex-iii.pdf.
- [2] 2017 el año de las energías renovables, 2017. URL <https://www.dropbox.com/s/bjpafa9s084knwq/Anuario%20Cader%202017%20p%C3%A1gina%20simple.pdf?dl=0>.
- [3] Solar Energy Data for Argentina. URL <http://www.irena.org/solar>.
- [4] REN21. Renewable Energy Tenders and Community [Em]power[ment]: Latin America and the Caribbean, 2017. URL <http://www.ren21.net/wp-content/uploads/2017/09/LAC-Report.pdf>.
- [5] IRENA. Renewable Energy Statistics 2017, The International Renewable Energy Agency, 2017. URL https://www.irena.org/-/media/Files/IRENA/Agency/Publication/2017/Jul/IRENA_Renewable_Energy_Statistics_2017.pdf.
- [6] IEA INTERNATIONAL ENERGY AGENCY. Trends 2017 in photovoltaic applications executive summary, 2017. URL http://www.iea-pvps.org/fileadmin/dam/public/report/statistics/IEA-PVPS_-_Trends_in_PV_Applications_2017_-_EXECUTIVE_SUMMARY.pdf.
- [7] REN21. Renewables 2017 Global Status Report, 2017. URL http://www.ren21.net/wp-content/uploads/2017/06/17-8399_GSR_2017_Full_Report_0621_Opt.pdf.
- [8] Christian Roselund. NREL: U.S. fixed-tilt solar plant costs fall to \$1.03/watt-DC (with charts), 2017. URL <https://www.pv-magazine.com/2017/09/15/nrel-u-s-fixed-tilt-solar-plant-costs-fall-to-1-03watt-dc-with-charts/>.

- [9] Antonino Gaito, Marc Laudani, Massimo Nania, Cristiano Gianluca Stella. Advantage of the use of an added driver source lead in discrete Power MOSFETs, May 2015. URL https://www.st.com/content/ccc/resource/technical/document/application_note/c9/11/76/ea/d4/3e/47/5f/DM00101009.pdf/files/DM00101009.pdf/jcr:content/translations/en.DM00101009.pdf.
- [10] Rais Miftakhutdinov, John Rice. Applying SiC and GaN to high-frequency power, 2017. URL <https://www.ti.com/seclit/ml/slup344/slup344.pdf>.
- [11] Laszlo Balogh. Design and application guide for high speed mosfet gate drive circuits. URL <http://www.radio-sensors.se/download/gate-driver2.pdf>.
- [12] Alireza Kouchaki, N. Farideh Javidi, Frerk Haase, Morten Nymand. An analytical inductor design procedure for three-phase pwm converters in power factor correction applications. June 2015. doi: 10.1109/PEDS.2015.7203481. URL <https://doi.org/10.1109/PEDS.2015.7203481>.
- [13] Alireza Kouchaki, Morten Nymand, Radu Lazar. Non-iterative, analytic-based passive lcl filter design approach for three-phase two-level power factor correction converters. October 2016. doi: 10.1109/EPE.2016.7695424. URL <https://doi.org/10.1109/EPE.2016.7695424>.
- [14] Voltage source inverter reference design, November 2017. URL <http://www.ti.com/lit/ug/tiduay6c/tiduay6c.pdf>.
- [15] Robert W. Erickson, Dragan Maksimovic. *Fundamentals of Power Electronics*. Springer., 2001. ISBN 978-0792372707.
- [16] Warren Pettigrew. Selecting the most effective current sensing technology. *Power Electronics Europe*, 2007. URL http://www.power-mag.com/pdf/feature_pdf/1222952626_PEE_Issue_8_2007_Curent_Sensing-Selecting_the_Most_Effective_Current_Sensing_Technology.pdf.
- [17] Shaun Milano. Achieving closed-loop accuracy in open-loop current sensors, 2018. URL <https://www.allegromicro.com/en/Design-Center/Technical-Documents/Hall-Effect-Sensor-IC-Publications/AN296167-Open-Close-Loop-Accuracy-ACS720.aspx>.
- [18] Keith Billings, Abraham Pressman, Taylor Morey. *Switching Power Supply Design*. McGraw-Hill Education, 3 edition, April 2009. ISBN 978-0071482721.
- [19] How to choose iron powder, sendust, koolmu, high flux and mpp cores as output inductor and chokes. URL http://www.coilws.com/index.php?main_page=page&id=41.

-
- [20] Review magnetics' list of frequently asked questions and find the information you need. URL <https://www.mag-inc.com/Design/Technical-Resources/FAQ>.
- [21] Lloyd H. Dixon, Jr. *Magnetics Design Handbook*. Texas instruments, 2001. URL <https://www.ti.com/seclit/ml/slup132/slup132.pdf>.
- [22] Xi Nan, C.R. Sullivan. An improved calculation of proximity-effect loss in high-frequency windings of round conductors. June 2003. doi: 10.1109/PESC.2003.1218168. URL <https://doi.org/10.1109/PESC.2003.1218168>.
- [23] E. C. Snelling. *Soft ferrites, properties and applications*. 1969.
- [24] Colonel Wm. T. McLayman. *Transformer and inductor design handbook*. CRC Press., April 2011. ISBN 978-1439836873.
- [25] Safety of power converters for use in photovoltaic power systems – part 1: General requirements, 2010. URL <https://webstore.iec.ch/publication/6470>.
- [26] Lal Bahra. Ieee pses product safety engineering newsletter, 2010.
- [27] Ned Mohan. *Power Electronics: Converters, Applications, and Design*. Wiley John + Sons., 3 edition, April 2002. ISBN 978-0471226932.