

Sistema portable para adquisición de ECG y cálculo de la VFC

Universidad Nacional de Mar del Plata
Facultad de Ingeniería

Trabajo presentado por

Parodi, Pablo Sebastian

para optar por el título de

Ingeniero Electrónico

Director: Dr. Ing. Gustavo Meschino

Codirector: Ing. Julian Antonacci

Noviembre de 2018



RINFI se desarrolla en forma conjunta entre el INTEMA y la Biblioteca de la Facultad de Ingeniería de la Universidad Nacional de Mar del Plata.

Tiene como objetivo recopilar, organizar, gestionar, difundir y preservar documentos digitales en Ingeniería, Ciencia y Tecnología de Materiales y Ciencias Afines.

A través del Acceso Abierto, se pretende aumentar la visibilidad y el impacto de los resultados de la investigación, asumiendo las políticas y cumpliendo con los protocolos y estándares internacionales para la interoperabilidad entre repositorios



Esta obra está bajo una [Licencia Creative Commons Atribución-
NoComercial-CompartirIgual 4.0 Internacional](https://creativecommons.org/licenses/by-nc-sa/4.0/).

Índice

1. Resumen	2
2. Abstract	3
3. Introducción	4
4. Proyecto. Inicio y principales lineamientos	5
4.1. Descripción general del sistema	5
4.2. Electrocardiografía (ECG)	6
4.3. Variabilidad de la Frecuencia Cardiaca (VFC)	9
5. Hardware	12
5.1. Diseño	12
5.2. ADS1298	15
5.2.1. Descripción	15
5.2.2. Amplificación y Adquisición - Conversores $\Delta\Sigma$	17
5.2.3. Derivación de la Pierna Derecha - Rechazo al Modo Común	24
5.2.4. Modos de Operación y Comandos de Control - SPI	28
5.2.5. Requerimientos de Alimentación	31
5.3. Filtrado Analógico	32
5.4. dsPIC33FJ128GP802	34
5.4.1. Descripción	34
5.4.2. Comunicación - SPI y UART	34
5.4.3. Interrupciones y Puertos de Entrada/Salida	35
5.5. Alimentación General	36
5.5.1. Diseño	36
5.5.2. Circuito Completo	37
5.6. Implementación Final	38
6. Firmware	41
6.1. UART: PC y Bluetooth	42
6.2. Rutina de Adquisición	43
6.3. Filtrado Digital	45
6.4. Cálculo de la Variabilidad de la Frecuencia Cardiaca (VFC)	49
6.4.1. Detección de la onda R	50
6.4.2. Estudio de VFC - Espectro de interés	53
6.4.3. Periodograma de Lomb-Scargle	54
7. Interfaz - Android	61
8. Conclusiones	66
Referencias	68

Índice de figuras

1.	Esquema general del sistema proyectado.	5
2.	Representación del eje eléctrico del corazón.	6
3.	Representación de las derivaciones más comunes en un estudio de ECG. <i>Imágenes obtenidas de [25].</i>	8
4.	Esquema de una señal electrocardiográfica normal (derivación I) y los es- tados del ciclo cardiaco a los que se asocia cada uno de sus componentes (P,QRS y T).	9
5.	Diagrama en bloques básico del proyecto.	12
6.	Diagrama en bloques general del proyecto con componentes principales seleccionados.	14
7.	Diagrama en bloques general del ADS1298. <i>Imagen de la hoja de datos del ADS1298[16].</i>	17
8.	Diagrama en bloques de un conversor $\Delta\Sigma$	18
9.	Diagrama en bloques de un modulador $\Delta\Sigma$ de primer orden.	19
10.	Análisis del comportamiento en frecuencia de un modulador $\Delta\Sigma$ de primer orden.	21
11.	Densidad espectral de potencia de ruido del modulador. Modelado de Rui- do. <i>Imagen de la hoja de datos del ADS1298[16].</i>	22
12.	Reducción y modelado de ruido.	23
13.	Respuesta en frecuencia del filtro $Sinc^3$ normalizada (f_{IN}/f_{DR}). <i>Imagen de la hoja de datos del ADS1298[16].</i>	24
14.	Esquema eléctrico de un paciente conectado a un par de electrodos dife- renciales.	25
15.	Diagrama en bloques de la etapa de amplificación con circuito de realimen- tación para la pierna derecha. <i>Imagen de la hoja de datos del ADS1298[16].</i>	28
16.	Esquema circuital de los filtros (modo común y diferencial) en la entrada de señal.	32
17.	Diagrama en bloques del circuito de alimentación.	37
18.	Imágenes del circuito impreso diseñado en Autodesk Eagle.	39
19.	Diagrama de flujo simplificado del firmware.	41
20.	Datos en bruto. Etapa previa al filtrado y procesamiento.	44
21.	Características de amplitud y fase del filtro FIR pasa-altos.	47
22.	Características de amplitud y fase del filtro FIR elimina-banda.	47
23.	Superposiciones de señales en bruto (rojo) con señales filtradas por el filtro pasa-altos (azul).	48
24.	Superposición de señal previa al filtro elimina-banda (rojo) con señal fil- trada (azul).	49
25.	Características de amplitud y fase del filtro FIR pasa-banda.	50
26.	Etapas de procesamiento de la señal adquirida, para la detección de la onda R.	52
27.	Umbral (U) y detección de pico verdadero (P) dentro de una ventana de datos (rojo).	53

28.	Señal de prueba y su periodograma de Lomb-Scargle calculado por el microcontrolador dsPIC.	59
29.	Resultados finales en un estudio de VFC realizado durante un minuto. Electrocardiograma (recorte de diez segundos), serie de periodos entre latidos adquirida durante un minuto y su periodograma de Lomb-Scargle calculado por el microcontrolador dsPIC.	60
30.	Capturas de pantalla de la aplicación desarrollada en Android Studio. . . .	62
31.	Capturas de pantalla de la información disponible luego de realizar un estudio de VFC.	65

Índice de tablas

1.	Bandas de frecuencia de interés en un estudio de VFC.	11
2.	Niveles de ganancia y su respectivo ancho de banda nominal asociado a los PGA (a temperatura ambiente).	18
3.	Lista de comandos para utilizar el sistema.	43
4.	Condiciones de simetría. Tipos de filtro FIR.	46

1. Resumen

El objetivo del presente trabajo es el desarrollo e implementación de un sistema portable de adquisición de electrocardiografía (ECG), con posibilidad de ser aplicado de manera simultánea a todas las derivaciones requeridas, y el posterior procesamiento de los datos para la realización de un estudio de la variabilidad de la frecuencia cardiaca (VFC).

Los requerimientos de este proyecto llevaron a la necesidad de investigar el estado del arte en lo relacionado a tecnologías actuales que permitieran este tipo de desarrollos. La constante evolución en el diseño de circuitos integrados, con cada vez más integración de elementos funcionales en una única pastilla de silicio, trajo aparejado el surgimiento de los dispositivos denominados *front-end*. El ADS1298 de *Texas Instruments* es un circuito integrado perteneciente a esta familia de dispositivos que ofrece funcionalidades y hardware específico para la adquisición de señales electrocardiográficas. Para su utilización se requiere un microcontrolador, que a su vez realice el procesamiento de los datos y los cálculos necesarios para la VFC. Esta tarea fue adjudicada a un microcontrolador de la familia dsPIC de *Microchip*. Este último, en conjunción con el ADS1298 conforman los componentes principales del sistema.

El diseño e implementación del hardware, el desarrollo de un firmware adecuado para el dsPIC y el establecimiento de una interfaz, por medio de Bluetooth, con un equipo remoto basado en un sistema operativo Android, conformaron los lineamientos principales de este proyecto.

Se espera que este proyecto constituya un prototipo, como paso inicial, a desarrollos futuros que, basados en la adquisición del ECG, den lugar a nuevas aplicaciones que hagan una contribución al monitoreo y la mejora de la salud.

2. Abstract

The aim of this project is the development and implementation of a portable system of acquisition of electrocardiography (ECG), which could be applied simultaneously to all the required leads, and the subsequent processing of the data in order to estimate the heart rate variability (HRV).

The requirements for this project led to a review of the state of art related to present technologies for the implementation. The constant evolution in the design of integrated circuits (ICs), which are made with growing integration of functional elements, led to the emergence of the so called *front-end* ICs. The *Texas Instruments'* ADS1298 is an integrated circuit that belongs to this family of devices. It offers specific functions and hardware for the acquisition of ECG signals. A microcontroller from the dsPIC family of *Microchip* was chosen for the processing of the data and the necessary calculations for the HRV. Both, the dsPIC and the ADS1298, make up the principal components of the system developed.

The main guidelines of this project are the hardware design and implementation; the proper firmware development for the dsPIC and the development of a software interface, including a graphical user interface, through Bluetooth, with a remote system based on the Android operative system.

It is expected that this project turns out to be a prototype of future developments that, based on the ECG acquisition, evolve into new applications that contribute to monitoring and health improvement.

3. Introducción

Día a día pueden verse avances en la ciencia y los desarrollos tecnológicos usualmente asociados a estos, aplicados a numerosos aspectos de la vida de las personas y la sociedad en general. El ámbito de la Medicina, en relación con la Ingeniería, no resulta ajeno a este hecho.

La evolución de la ciencia médica a lo largo de la historia y, más específicamente, la tecnología asociada a esta disciplina ofrece un vínculo bidireccional sumamente fructífero con la Ingeniería. De esta manera, gracias a los Ingenieros que deciden trabajar en esta área, surgen nuevas tecnologías de diagnóstico e instrumentación, sistemas de control y seguimiento de pacientes, intervenciones que resulten menos invasivas para los mismos, entre un sinnúmero de avances que pueden ser mencionados.

La electrocardiografía aparece como una herramienta fundamental, no invasiva, para el estudio de la actividad cardíaca y un gran número de afecciones ligadas a este sistema orgánico. La tecnología electrónica existente en la actualidad permite el desarrollo de dispositivos, como el que aquí se presenta, que realicen estudios de ECG completos con una gran calidad en sus resultados. La digitalización de la información provee, además, la posibilidad del procesamiento, almacenamiento y, en general, la disposición de los datos para los fines que se requieran.

Los microcontroladores con capacidad de procesamiento digital de señales y el desarrollo de circuitos integrados especializados en la adquisición y acondicionamiento de biopotenciales, ofrecen soluciones de hardware para el diseño de equipos de gran calidad. En este proyecto se hizo uso de este potencial y tecnología disponible para el desarrollo e implementación de un sistema de electrocardiografía que, a su vez, ofrece un estudio de variabilidad de la frecuencia cardíaca.

4. Proyecto. Inicio y principales lineamientos

El proyecto surge bajo la premisa de desarrollar un dispositivo digital portable para la adquisición y procesamiento en tiempo real de la señal electrocardiográfica. A estos objetivos básicos se le añadió la posibilidad de que el mismo realice un estudio de gran interés para los médicos cardiólogos, la variabilidad de la frecuencia cardiaca (VFC).

La primera instancia fue, necesariamente, el estudio de la señal que se pretendía adquirir. Sus características y propiedades fueron los factores determinantes, no solo para la selección inicial de componentes sino para comenzar a bosquejar un esquema de hardware y software adecuados.

A continuación se realizará un breve desarrollo de las cuestiones mínimas que articulaban las bases teóricas del presente proyecto y que resultaran necesarias como fundamento de los Capítulos posteriores.

4.1. Descripción general del sistema

En la Figura 1 se expone un esquema general y simplificado del sistema proyectado, en una situación típica de adquisición de datos.

El paciente es conectado por medio de electrodos a un sistema de monitoreo alimentado por una batería recargable. Este dispositivo se encarga de realizar la adquisición y el posterior procesamiento de la señal electrocardiográfica. La manipulación del mismo se realiza mediante otro dispositivo con el que se entabla un enlace de comunicación por Bluetooth. En este segundo equipo se pueden visualizar, además, los resultados en tiempo real. El Capítulo 7 profundizará en las cuestiones referentes a la interfaz y su desarrollo.

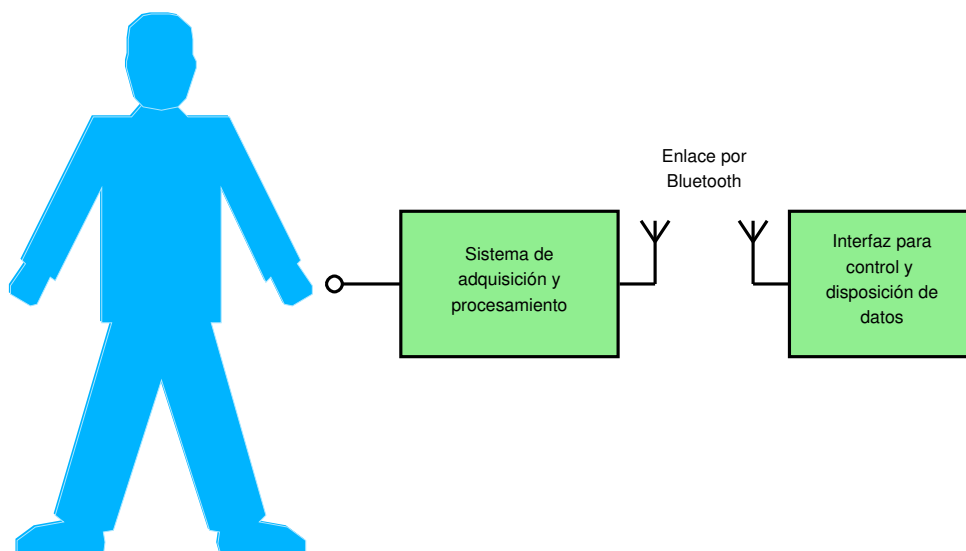


Figura 1: Esquema general del sistema proyectado.

Un equipo de estas características cumple, de manera automática, con cualquier norma de seguridad eléctrica para dispositivos biomédicos ya que, gracias a su alimentación por

batería, no hay contacto eléctrico entre el paciente y alguna fuente de energía que, frente a desperfectos, pueda poner en peligro su vida.

La aislación eléctrica de la red de suministro de 220V (50Hz) trae aparejado otro beneficio importante. Como se verá más adelante, la interferencia electromagnética, que proviene en gran parte de esta red, suele ser un problema en dispositivos utilizados para adquirir señales de amplitud muy baja, como la electrocardiográfica.

4.2. Electrocardiografía (ECG)

Sin incursionar en los fenómenos que participan en su generación¹, se detallará brevemente a la señal electrocardiográfica y algunas de las técnicas para adquirirla.

La propagación de biopotenciales, como los que se obtienen en estudios de ECG, EMG (electromiografía) o EEG (electroencefalografía), puede ser representada como un vector de potencial entre dos dipolos. La serie de impulsos que excitan al musculo cardiaco se originan en un área denominada *Nodo Sinoauricular* (mostrado con color amarillo en la Fig. 2) y son propagados por un complejo sistema de conducción eléctrica. Estos impulsos, en su viaje a lo largo del corazón, polarizan y excitan las fibras musculares dándose así la contracción y posterior relajación de las mismas a su paso. La sumatoria de estos vectores de polarización afectando a cada fibra muscular de manera individual, se suele denominar *eje eléctrico* ventricular del corazón. La Figura 2 muestra, de manera simplificada, una distribución de potenciales que sumados conforman este eje (representado con un vector azul) que, en su rotación², representa el ciclo eléctrico de la actividad cardiaca [39].



Figura 2: Representación del eje eléctrico del corazón.

De esta manera, la disposición de los electrodos utilizados para la adquisición de este potencial dependerá de qué componentes de este vector general quieren obtenerse. En

¹Para más información sobre la generación y propagación de la señal cardiaca se recomienda leer [39].

²El eje respecto del que rota este vector eléctrico suele ubicarse en el centro del corazón, sin embargo se puede hallar con cierta precisión utilizando datos de electrocardiografía.

la Figura 3 se representan las principales *derivaciones* que pueden obtenerse de la señal cardiaca.

El termino *derivación* hace referencia a la proyección del eje eléctrico del corazón que se esté adquiriendo con el esquema de electrodos utilizado. Así, por ejemplo, en una disposición simple de dos electrodos³ (ver Fig. 3a) conectados en los puntos RA y LA (por *Right Arm* y *Left Arm*, respectivamente) se obtendrá la derivación I, que representa la proyección del vector eléctrico sobre el segmento que une a estos puntos.

La Figura 3b muestra una serie de derivaciones (aVR, aVL y aVF) denominadas *augmentadas*, que se plantean entre tres electrodos y un punto de referencia ficticio llamado *Terminal Central de Wilson*. Este valor central de referencia puede ser elaborado con una conexión adecuada de los electrodos (obtención directa) o por las operaciones vectoriales que permiten hallar estas derivaciones a partir de las principales (I, II y III).

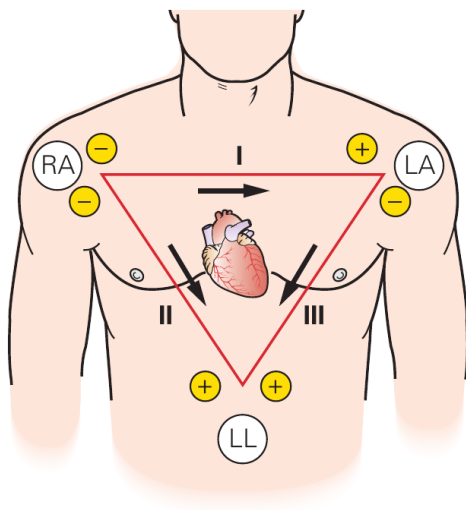
Por último, en la Figura 3c se esquematiza la ubicación de electrodos para obtener una serie de derivaciones denominadas precordiales.

Este estudio resulta de suma importancia para las ciencias médicas debido a que se pueden hallar fácilmente, y de manera gráfica, anomalías en la señal cardiaca que reflejan, principalmente, el estado del corazón entre otros factores fisiológicos relacionados. La posibilidad de obtener todas las derivaciones planteadas de manera simultánea acarrea una importante ventaja a la hora de agilizar el estudio y tener más precisión en cuanto a sus resultados. Como se detallará en los Capítulos que siguen, este proyecto ofrece la posibilidad de realizar un monitoreo simultáneo de la señal cardiaca desde todas las derivaciones que se requieran.

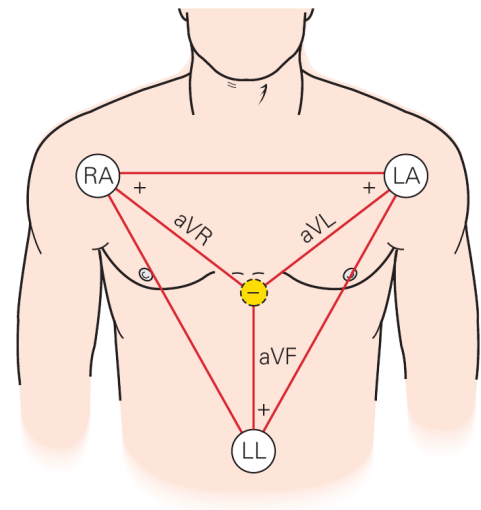
A modo de ejemplo ilustrativo, la Figura 4 muestra un fragmento de señal electrocardiográfica representativo de la derivación I. En ella se pueden ver los nombres que adquieren las partes que la componen, llamadas ondas P, complejo QRS y onda T. A su vez se ilustra a qué estado del ciclo cardiaco corresponde cada una de sus partes. Es así que se asocia a la forma de la onda P con la despolarización auricular, al complejo QRS con la despolarización ventricular y, por último, a la onda T con la etapa de repolarización ventricular.

Finalmente, la obtención de esta señal y su manipulación permiten la realización de estudios más complejos. Uno de ellos es el denominado estudio de la Variabilidad de la Frecuencia Cardiaca que será detallado en el Capítulo siguiente.

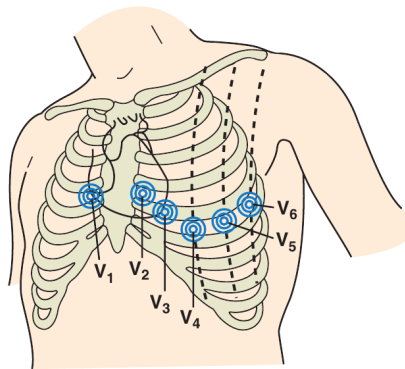
³Más adelante se verá que estas derivaciones suelen utilizar, además, un tercer electrodo que se coloca en la pierna derecha y es utilizado como referencia en un proceso de atenuación del ruido inducido en modo común.



(a) Representación de las tres derivaciones principales (I, II y III) en un ECG.



(b) Representación de las tres derivaciones aumentadas (aVR, aVL y aVF) en un ECG.



(c) Ubicaciones de los electrodos para hallar las derivaciones precordiales.

Figura 3: Representación de las derivaciones más comunes en un estudio de ECG. *Imágenes obtenidas de [25].*

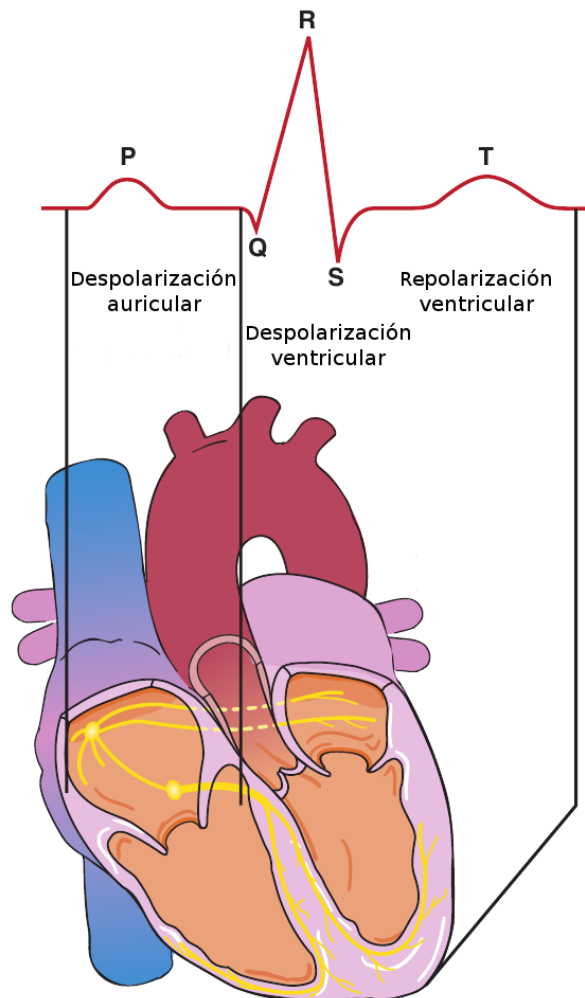


Figura 4: Esquema de una señal electrocardiográfica normal (derivación I) y los estados del ciclo cardiaco a los que se asocia cada uno de sus componentes (P,QRS y T).

4.3. Variabilidad de la Frecuencia Cardiaca (VFC)

Como se adelantó en el Capítulo anterior, la obtención de la señal cardiaca y su procesamiento permiten la realización de una diversidad de estudios entre los que se destaca el de la VFC. El mismo provee información de carácter vital sobre las funciones autónomas del organismo que regulan la frecuencia de los latidos.

La aplicación de técnicas de detección de picos, más precisamente de la onda R perteneciente al complejo QRS, permite la cuantificación del tiempo que transcurre entre latido y latido. En esta información (usualmente denominada *IBI*, por *inter-beat interval*), que se presenta como una sucesión de periodos entre latidos, es en la que se basan los médicos cardiólogos para realizar este tipo de estudios.

En la mayoría de los casos, la VFC es analizada desde el dominio del tiempo o de la frecuencia, y la adquisición de datos se debe realizar durante un tiempo no menor a los cinco minutos. Este limite temporal se encuentra relacionado con los fenómenos que

se pretende estudiar. Es así que, por ejemplo, la acción de regulación de la frecuencia cardiaca debida a la incidencia del sistema endocrino, por sus propias características se verá reflejada en un tiempo considerablemente mayor que una modulación producida por el sistema nervioso simpático (SNS) y parasimpático (SNP), de naturaleza eléctrica [45].

Análisis en el Dominio del Tiempo

Un análisis desde el dominio del tiempo no reviste dificultad y se basa en la obtención de índices hallados directamente de cálculos estadísticos sobre la serie de periodos obtenida. A continuación se enumeran algunos de los índices que se calculan más habitualmente⁴ [45] [44]:

- **SDNN**: Desviación estándar de los intervalos RR. Principalmente refleja información relacionada con los ritmos circadianos ya que suele emplearse en estudios que adquieran información durante periodos de tiempo superiores a 24 horas. Es utilizado para determinar reacciones cardiacas frente a cambios ambientales, procesos relacionados al sueño y esfuerzo frente a ciertas situaciones. (ver Ec. 1).
- **rMSSD**: Raíz cuadrada de las diferencias sucesivas entre períodos RR. Ofrece información referente a la varianza debida a cambios de alta frecuencia. Es decir, está relacionado con las regulaciones que suceden en períodos de tiempo cortos, como las dadas por el sistema nervioso simpático y parasimpático. Su aplicación a series de datos de 24 horas o más entrega resultados inciertos. (ver Ec. 2).
- **pNN50**: Porcentaje de pares de períodos adyacentes que superan los 50ms. Este parámetro suele ser calculado luego de períodos de tiempo de adquisición muy cortos, de entre 60 segundos y 2 minutos. Esto se debe a que es un índice que presenta una correlación muy alta con la actividad del SNP.

$$\sigma_{RR} = \sqrt{\frac{1}{N-1} \sum_{i=1}^N (RR_i - \overline{RR})^2} \quad (1)$$

$$rMSSD = \sqrt{\frac{1}{N} \sum_{i=2}^N (RR_i - RR_{i-1})^2} \quad (2)$$

⁴Obsevar que los índices se refieren, en su nomenclatura, a los periodos entre latidos denominados *NN*, por Normal a Normal. Si bien este termino suele ser utilizado como sinónimo de los periodos *RR*, el primero hace referencia a que se deben considerar sólo los periodos que no provengan de errores por movimientos involuntarios o latidos ectópicos que puedan deberse a una arritmia momentánea. La inclusión de estos llevaría a la obtención de resultados erróneos.

Análisis en el Dominio de la Frecuencia

La obtención del contenido espectral de una serie de periodos RR permite cuantificar la potencia espectral relativa en cuatro bandas de interés⁵. Un estudio abordado desde esta perspectiva brinda información acerca la potencia asociada a la varianza en el ritmo cardiaco. El contenido espectral se agrupa en las bandas denominadas: ULF (por *ultra low frequency*), VLF (por *very low frequency*), LF (por *low frequency*) y HF (por *high frequency*) (ver Tabla 1).

Parámetro [ms^2]	Rango
Potencia de ULF	$< 0,0033Hz$
Potencia de VLF	$0,0033 - 0,04Hz$
Potencia de LF	$0,04 - 0,15Hz$
Potencia de HF	$0,15 - 0,4Hz$

Tabla 1: Bandas de frecuencia de interés en un estudio de VFC.

La banda de ULF requiere de una ventana de adquisición de datos de al menos 24 horas. Como su nombre lo indica, su potencia se asocia a procesos biológicos muy lentos. Frecuencias asociadas a los ritmos circadianos, metabolismo, regulación de la temperatura corporal, entre otros sistemas que operan con velocidades muy bajas, son las que contribuyen a esta banda del espectro.

Con monitoreos de al menos cinco minutos se puede obtener información de la banda de VLF. Estudios [44] demostraron que el corazón genera intrínsecamente una regulación de su ritmo a frecuencias contenidas en esta banda. El SNS ejerce una modulación sobre esta autorregulación, por lo que su actividad también se ve reflejada allí.

Por su parte, el contenido espectral de LF se obtiene dentro de un período de al menos dos minutos. Esta zona del espectro fue denominada *rango barorreceptor* ya que su potencia se asocia a la regulación que proveen las terminales nerviosas sensibles a los cambios bruscos de presión arterial, situadas en las paredes de las arterias carótida y aorta. También provee información del SNS y SNP.

Finalmente, la banda de alta frecuencia (HF) refleja la actividad parasimpática y suele ser llamada *banda respiratoria* ya que se corresponde con la variabilidad asociada al ciclo respiratorio. Esto se debe a que los latidos se aceleran durante la inhalación y se desaceleran al exhalar.

Un factor interesante que se suele establecer luego de obtener esta información es la relación LF/HF. Este valor indica la proporción de potencia en baja frecuencia respecto de la correspondiente a la alta frecuencia y se calcula frente a periodos de adquisición de al menos 24 horas. Dado que tanto el SNS como el SNP contribuyen a la potencia de LF en este periodo de tiempo, y que la actividad del SNP lo hace primordialmente a la banda de HF, este factor permite establecer indirectamente una relación entre la actividad del SNS y el SNP.

⁵Una *Task Force* (fuerza operativa) de la *European Society of Cardiology* (1996) estableció un estándar de medición que considera una división del espectro asociado a la VFC en cuatro bandas.

5. Hardware

5.1. Diseño

A la hora de abordar el diseño de un sistema de adquisición, existe una gran variedad de técnicas y circuitos integrados disponibles. La selección debe realizarse en función de las características requeridas por el proyecto y, principalmente, en relación a la aplicación que va a tener el sistema. Es así que fue planteado un esquema básico (ver Fig. 5), para el sistema proyectado, donde se destacan: un conversor analógico a digital (ADC) de tipo *front-end*⁶, un microcontrolador utilizado para el control general del sistema y el procesamiento de la información, un bloque de alimentación que provee las líneas de tensión regulada necesarias y, por último, una etapa que ofrece un entorno de comunicación bidireccional con el exterior.

La mejor alternativa para cumplir con los objetivos propuestos fue la selección de alguno de los circuitos integrados conversores ADC del alta gama que ofrece el mercado. Hay una gran diversidad disponible, con diferentes prestaciones y funcionalidades específicas. A su vez, la mayoría presenta una alta integración, lo que repercute en un menor consumo de energía, así como también en una mayor inmunidad al ruido electromagnético.

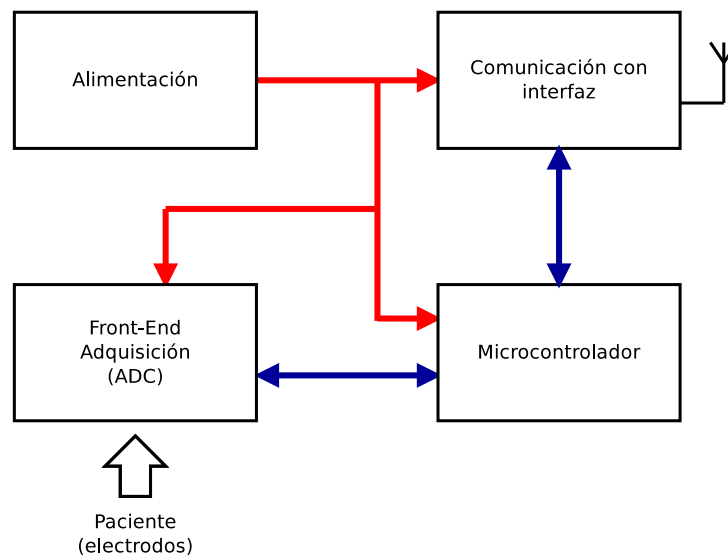


Figura 5: Diagrama en bloques básico del proyecto.

Entre la amplia variedad de ADCs integrados, surgió como alternativa viable el circuito integrado ADS1298[16] de *Texas Instruments*. El mismo, que será detallado con mayor

⁶Un dispositivo AFE o *Analog Front-End* ofrece un conjunto de circuitos para el acondicionamiento y adquisición de señales analógicas. El término *front-end* hace referencia a que se trata de un conjunto de dispositivos integrados junto con algún sistema que posibilite al usuario la configuración y control del mismo, a modo de interfaz en una capa de abstracción superior (*front*). La alta integración que ofrecen permite una gran optimización en cuanto a la relación señal a ruido, consumo de energía, velocidades de operación, entre otros beneficios.

profundidad en el Capítulo 5.2, posee todas las prestaciones necesarias para la implementación de un sistema de adquisición de señales biomédicas, con funciones específicas para ECG⁷.

De esta manera, una vez seleccionado el circuito integrado para realizar la adquisición, el proyecto continuó con el estudio en profundidad del mismo. En base a esto fue que se estableció qué tipo de alimentación iba a ser requerida, así como también, qué era necesario para controlar al mismo. Al tratarse de un dispositivo de tipo *front-end* fue necesaria la inclusión, en el diseño, de un microcontrolador que realizara las tareas de configuración y control del ADS1298. Este microcontrolador se encargaría también del almacenamiento temporal, procesamiento y envío de datos adquiridos a una interfaz de visualización. Debido a la necesidad de procesar una gran cantidad de datos en alta resolución (24 bits, como se verá más adelante) sin introducir retardos significativos en la cadena de avance, la selección del microcontrolador se centró en la familia de procesadores digitales de señales (DSP, por *Digital Signal Processor*) dsPIC33F[32] de Microchip. En base a los requerimientos de puertos de entrada/salida, velocidad de reloj, periféricos de comunicación (SPI y UART)⁸ y demás prestaciones necesarias, se seleccionó el microcontrolador modelo dsPIC33FJ128GP802[33]. Las características del mismo vinculadas al proyecto, serán detalladas en el Capítulo 5.4.

Habiendo sido seleccionados y estudiados en profundidad estos dos componentes principales, se procedió al diseño y selección de los componentes restantes. En esta etapa se incluyen los diseños del sistema de comunicación con el exterior y la adecuación de la etapa de alimentación a los consumos requeridos. Respecto a la comunicación con el exterior, la misma se da a través de un puerto de UART disponible en el dsPIC. El mismo puede ser derivado a un circuito integrado MAX232[22] que cumple la función de transceptor entre los valores de salida TTL de la UART del dsPIC a valores aptos para ingresar en un puerto serie RS-232 estándar de una PC, sólo con fines de control, monitoreo de estado y recepción de datos. También, el mismo puerto de UART del dsPIC puede ser dirigido hacia un módulo emisor/receptor de Bluetooth (HC-05), el cual será utilizado como único canal de comunicación en la implementación definitiva.

En la Figura 6 se puede ver un diagrama en bloques general de las conexiones básicas entre dispositivos principales. En ella se ilustran los buses de comunicación (SPI y UART), el diagrama de alimentación y las entradas y salidas.

⁷La familia de circuitos integrados ADS129x de Texas Instruments se basa en dispositivos de adquisición de señales en alta resolución. Muchos de ellos poseen funcionalidades y hardware específico para la amplificación, adquisición y procesamiento de señales biomédicas.

⁸Por *Serial Peripheral Interface* y *Universal Asynchronous Receiver-Transmitter*, respectivamente.

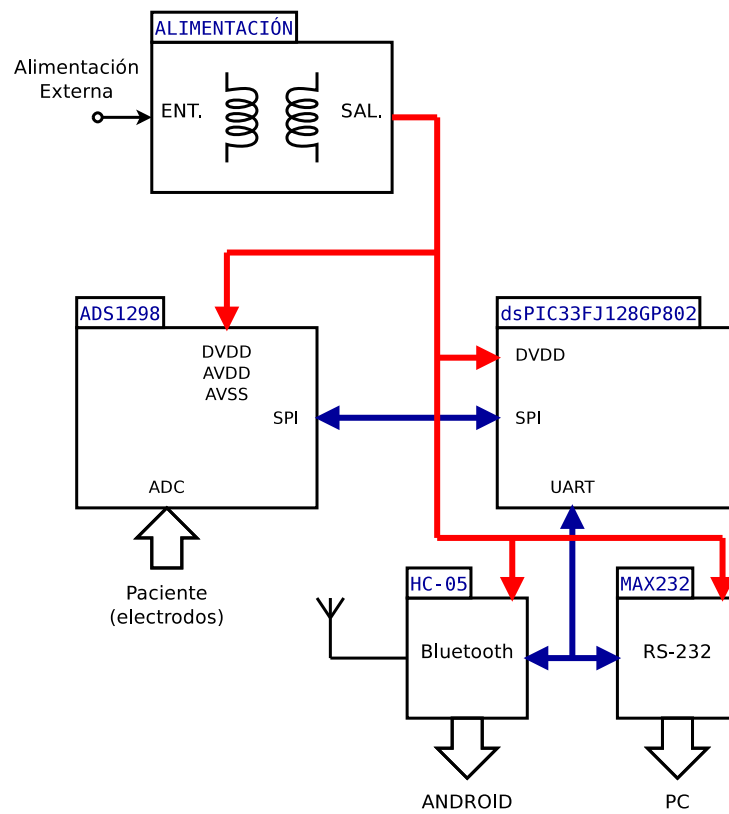


Figura 6: Diagrama en bloques general del proyecto con componentes principales seleccionados.

5.2. ADS1298

5.2.1. Descripción

El ADS1298[16] es un circuito integrado analógico/digital de tipo *front-end* de *Texas Instruments*, que ofrece una alta integración de funcionalidades necesarias para la adquisición, tratamiento y manipulación de biopotenciales. Las aplicaciones más comunes en las cuales se puede utilizar este tipo de dispositivos son la realización de electrocardiografías (ECG), electroencefalografías (EEG) o electromiografías (EMG).

Este circuito integrado ofrece conversión analógico a digital (ADC) multicanal de tipo Delta Sigma ($\Delta\Sigma$) con resolución de 24 bits y adquisición simultánea de ocho canales de tipo diferencial. Cada uno de sus canales posee un filtro de interferencia electromagnética (EMI)⁹ que deriva en un multiplexor utilizado para inyectar, en caso de ser necesario, señales de prueba en las entradas. Luego, la señal ingresa en amplificadores de ganancia programable (PGA) para finalmente ser muestreada por los conversores $\Delta\Sigma$ a una resolución de 24 bits con formato complemento a dos (ver Capítulo 6.2 para más información sobre la trama y formato de datos). Los datos adquiridos pasan al área de control que es la encargada de almacenarlos, solo con fines de transmisión. La misma controla los módulos de comunicación por SPI, el oscilador interno, un puerto de entradas/salidas de uso general (GPIOs) y una serie de pines utilizados para el control de estados del circuito integrado y el manejo del mismo en los modos de adquisición de datos. En la Figura 7 puede verse el esquema general del circuito integrado con todo lo detallado anteriormente.

Como ya se mencionó, este dispositivo incorpora todas las prestaciones necesarias para aplicaciones de ECG. Las mismas se pueden diferenciar en funciones analógicas y funciones digitales. A continuación se detallan:

▪ Funciones Analógicas

- **Multiplexor de Entrada.** Utilizado para realimentación de pierna derecha (*Right Leg Drive* o RLD) (ver Capítulo 5.2.3) así como también para la inyección de señales de prueba al sistema de adquisición, con fines de calibración.
- **Terminal Central de Wilson.** La Terminal Central de Wilson[28] (*Wilson Central Terminal* o WCT) es el voltaje promedio entre los electrodos del brazo derecho, del brazo izquierdo y pierna izquierda. Se utiliza como voltaje de referencia para los electrodos del pecho. Se utiliza para la realización de ECG de doce electrodos. (Ver la Figura 3b)
- **Electrodos Aumentados.** En la implementación de ECG de doce electrodos, los mismos amplificadores utilizados para el cálculo de la Terminal Central de Wilson pueden ser usados para la generación de los Electrodos Aumentados de Goldberger[28], permitiendo así este tipo de implementación.
- **Detección de Electrodo Desconectado.** La función *Lead-Off Detection* se realiza inyectando una señal por la realimentación de la pierna derecha y realizando una medición luego para determinar el estado y la impedancia de los

⁹Se trata de un filtro RC, interno del circuito integrado, en la entrada de los electrodos, con frecuencia de corte en 3MHz.

electrodos conectados al cuerpo del paciente. Si la función se encuentra activada, en la trama de datos (ver Capítulo 6.2), dentro del *byte de estado* se informará el resultado obtenido luego de la medición de estado de los electrodos. De esta manera con el software adecuado, la situación se puede poner en conocimiento del operario para que se tomen las medidas adecuadas.

- **Detección de Marcapasos.** Es posible la derivación de las salidas de los amplificadores (PGA) a un par diferencial de salidas dedicadas específicamente a la detección de marcapasos. Mediante hardware externo se puede detectar la presencia de marcapasos, alertando al operario para la seguridad del paciente, ya que hay tratamientos que no pueden ser aplicados deliberadamente con la existencia de estos dispositivos.
- **Medición del Ritmo Respiratorio.** A través de una serie de pines dedicados para esta función, es posible realizar un estudio de *Neumografía por Impedancia* con este dispositivo. Se trata de una técnica para determinar el ritmo respiratorio de una persona.

■ Funciones Digitales

- **Entradas/Salidas de Uso General.** El ADS1298 posee cuatro pines digitales que pueden actuar como entrada o salida, dependiendo de como sea configurado el puerto en su registro de configuración. Estos pines, a su vez, poseen funciones en los casos de detección de marcapasos y medición del ritmo respiratorio.
- **Pin de Apagado.** El pin $\overline{\text{PWDN}}$ (por *Power-Down Pin* se utiliza, cuando es puesto en estado bajo por el microcontrolador, para apagar todos los módulos del ADS1298 y entrar en un modo de reposo.
- **Pin de Reset.** Este pin, denominado $\overline{\text{RESET}}$, junto con un comando específico, se encarga de disparar un reseteo del dispositivo. Ya sea que se ponga el pin $\overline{\text{RESET}}$ en estado bajo durante un cierto tiempo o se envíe el comando específico de reset por SPI, el dispositivo entrará en un modo de reinicio, configurando, entre otras cosas, sus registros a estados iniciales preestablecidos de fábrica.
- **Filtro Digital de Decimación.** Este filtro realiza una decimación sobre la trama de datos para ajustarse a una frecuencia de adquisición requerida. Este filtro se detallará en Capítulos posteriores.
- **Clock Interno.** Posee un clock interno de $2,048\text{MHz}$. También existe la posibilidad de utilizar un clock externo, con un límite de frecuencia igual al del clock interno. Brinda la posibilidad de alternar entre el clock interno o externo por medio del estado de un pin de entrada denominado CLKSEL. Estas funciones pueden ser controladas por medio de la registros de configuración.

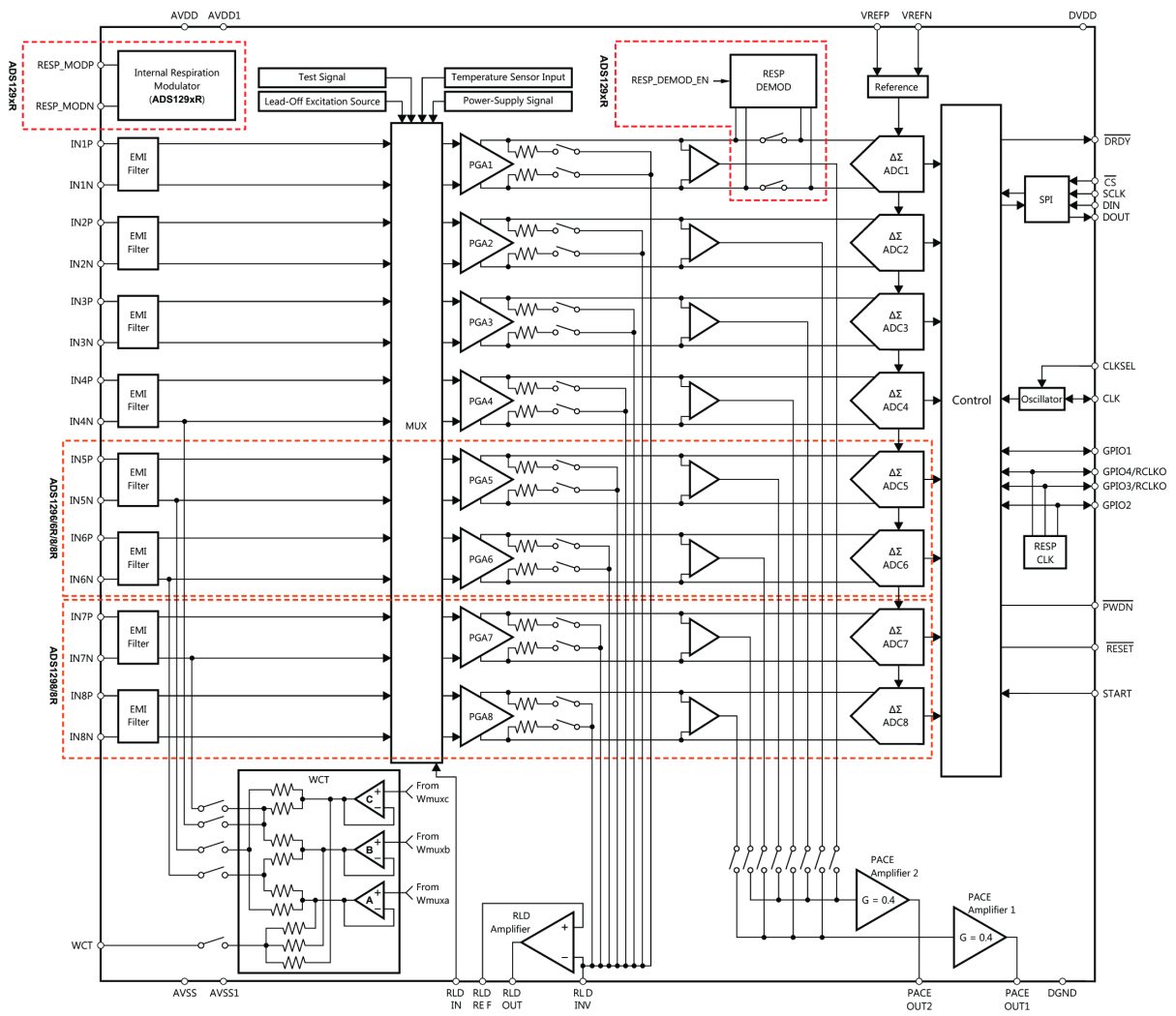


Figura 7: Diagrama en bloques general del ADS1298. Imagen de la hoja de datos del ADS1298[16].

5.2.2. Amplificación y Adquisición - Conversores $\Delta\Sigma$

Como se mencionó anteriormente, la señal ingresante es filtrada por un filtro de EMI con frecuencia de corte de $3MHz$ y luego ingresa a una etapa de amplificadores de ganancia programable (PGA), uno por cada canal diferencial. Estos amplificadores poseen siete valores de ganancia¹⁰ programables por medio de registros específicos para cada canal, por lo que cada uno puede tener ganancias diferentes. El ancho de banda de los amplificadores es inversamente proporcional a los valores de ganancia (ver Tabla 2). Si se garantiza un buen contacto entre los electrodos y la piel (aplicando gel conductor) y se toman los recaudos necesarios para cualquier adquisición de ECG, usualmente no es necesario utilizar valores altos de ganancia¹¹.

¹⁰Valores de ganancia: 1, 2, 3, 4, 6, 8 y 12.

¹¹Estos se reservan principalmente a aplicaciones dedicadas a adquirir señales de menor amplitud que la de ECG, como ser las obtenidas en un estudio de EEG.

Ganancia	Ancho de banda [kHz]
1	237
2	146
3	127
4	96
6	64
8	48
12	32

Tabla 2: Niveles de ganancia y su respectivo ancho de banda nominal asociado a los PGA (a temperatura ambiente).

Luego de ser afectada por la ganancia de los PGA, la señal es adquirida por los conversores $\Delta\Sigma$, uno por canal diferencial. Este tipo de conversores ofrecen una alta resolución de datos (en este caso, de 24 bits¹²), alta integración, bajo consumo y bajo costo, lo que los hace ideales para aplicaciones como control de procesos, mediciones precisas de temperatura, y por supuesto, aplicaciones biomédicas[24]. La utilización de esta longitud de palabra en un sistema de adquisición alimentado, como se verá más adelante, con una tensión de $3v$ (conformados por una línea diferencial de $\pm 1,5v$), ofrece finalmente una resolución en tensión de aproximadamente $0,2\mu V$.

El esquema funcional general de un ADC $\Delta\Sigma$, que puede verse en la Figura 8, está compuesto por un modulador $\Delta\Sigma$ y un filtro digital con decimación.

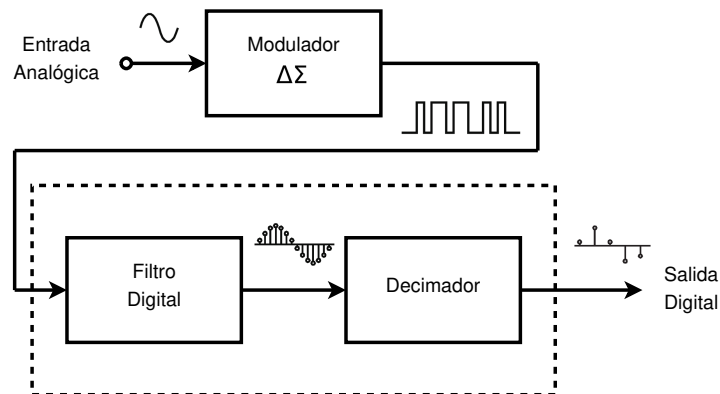


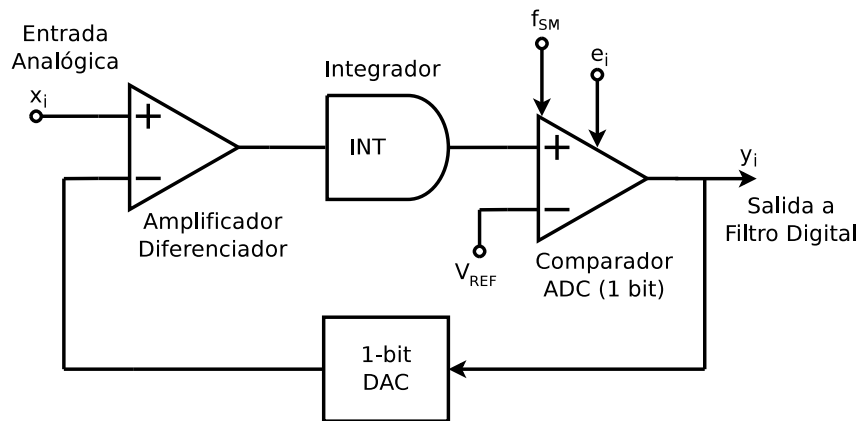
Figura 8: Diagrama en bloques de un convertor $\Delta\Sigma$.

Las Figuras 9a y 9b muestran los diagramas en bloque de un modulador $\Delta\Sigma$ de primer orden (por la existencia de un solo integrador) vistos desde el dominio del tiempo y el de la frecuencia, respectivamente.

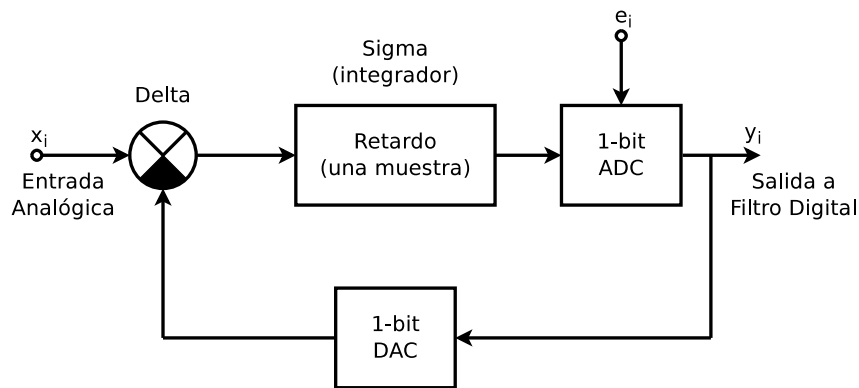
Inicialmente, la señal (x_i) ingresa a un amplificador diferenciador que amplifica la diferencia entre ésta y la salida del modulador (y_i) realimentada a través de un DAC

¹²Para una tasa de datos alta, se compromete la resolución en pos de una alta velocidad, por lo que la resolución pasa a ser de 16 bits.

de un bit¹³, cuyo propósito será explicado más adelante. El resultado, luego, es afectado por un integrador. La presencia de este integrador en la cadena de avance hace que la transferencia del modulador resulte con característica de filtro pasa bajos para la señal de entrada y como filtro pasa altos para el ruido de cuantización (e_i), como se desarrollará más adelante. Por eso se dice que la función del mismo es la de modelar el ruido (*noise shaping*)[24]. La señal proveniente del integrador, entonces, posee una tensión creciente o decreciente, cuya pendiente y dirección dependen del signo y magnitud de la tensión a la salida del diferenciador[19]. Cada vez que la salida del integrador iguala a la tensión de referencia del comparador (ADC de 1 bit) la salida de este cambia de estado. El propósito de la realimentación con el DAC de un bit no es más que el de mantener la tensión del salida del integrador cercana a la tensión de referencia del comparador[24]. Del modulador, entonces, surge una trama de unos y ceros, a una frecuencia denominada f_{SM} , o *frecuencia de sobre-muestreo*. Ésta es la frecuencia de muestreo del modulador, que habitualmente posee un valor cercano al reloj del dispositivo¹⁴.



(a) Dominio del tiempo.



(b) Dominio de la frecuencia.

Figura 9: Diagrama en bloques de un modulador $\Delta\Sigma$ de primer orden.

¹³El DAC de un bit recibe valores iguales a uno o cero. La salida del mismo, con la forma de valores discretos de tensión, será proporcional a la densidad de unos o ceros presentes en la trama ingresada.

¹⁴En la hoja de datos del dispositivo, la frecuencia de sobre-muestreo, f_{SM} , se ha denominado *frecuencia del modulador* o f_{MOD} . Los valores posibles son: de $f_{MOD} = f_{CLK}/4 = 512kHz$ para el modo de alta resolución y de $f_{MOD} = f_{CLK}/8 = 256kHz$ para el modo de bajo consumo.

En el caso de este tipo de sistemas de adquisición, es necesario hacer la distinción entre la *frecuencia de sobre-muestreo* y la frecuencia final de entrega de datos (tasa de datos o *Data Rate (DR)*), que es determinada, finalmente, por el filtro digital con decimación¹⁵. El hecho de realizar un sobre-muestreo a una velocidad considerablemente mayor que la deseada para la tasa de datos de salida es, tal vez, la propiedad más importante de este tipo de ADC, ya que posibilita la disminución del ruido de cuantización¹⁶ al modificar su densidad de potencia, extendiéndola sobre una banda de frecuencia mayor. A su vez, la presencia de un integrador en la cadena de avance, produce un efecto denominado *modelado de ruido* que afecta al ruido de cuantización, concentrando gran parte de su densidad espectral de potencia en alta frecuencia. Por esta razón se dice que el sistema es de tipo pasa bajos para la señal de interés y pasa altos para el ruido de cuantización. Resulta conveniente, para el correcto entendimiento de este tipo de sistemas y sus características en el espectro, realizar un análisis de sus funciones transferencia, tanto para la señal como para el ruido de cuantización y así poder comprobar analíticamente las características de filtrado ya mencionadas. En las Figuras 10a y 10c, se esquematizan los diagramas en bloque simplificados del sistema de modulación, respecto de la entrada de señal y la entrada de ruido, respectivamente. La función transferencia respecto de la entrada de señal ($x_i \neq 0, e_i = 0$), expresada en términos de su Transformada de Laplace, es la indicada en la Ec. (3), mientras que la Ec. (4) resulta ser la función transferencia respecto de la entrada de ruido de cuantización ($e_i \neq 0, x_i = 0$).

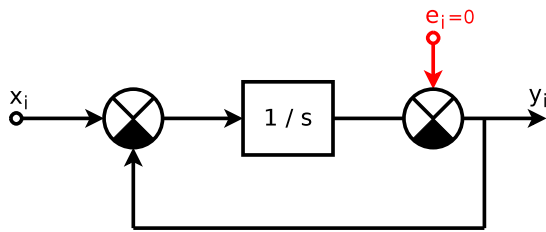
$$H_x(s) = \frac{Y(s)}{X(s)} = \frac{1}{s+1} \quad (3)$$

$$H_e(s) = \frac{Y(s)}{E(s)} = \frac{s}{s+1} \quad (4)$$

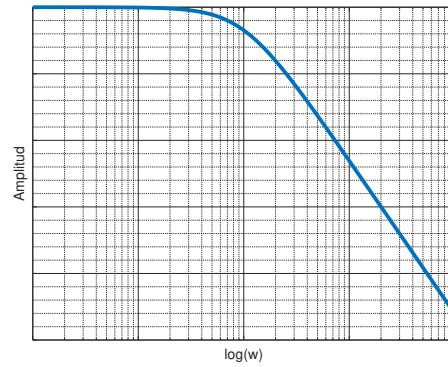
En las Figuras 10b y 10d, se muestran los diagramas de Bode de amplitud, de carácter cualitativo, asociados a ambas funciones transferencia. Aquí se evidencia analíticamente cómo la propia naturaleza del sistema realiza, por un lado, el modelado del ruido de cuantización desplazando su densidad espectral hacia la frecuencia de sobre-muestreo (frecuencia alta) y un recorte en el ancho de banda de la señal, dado por la característica pasa bajos. Cabe aclarar que ambas bandas de paso se ven delimitadas por la frecuencia de Nyquist relacionada con la frecuencia de sobre-muestreo, es decir $f_{SM}/2$. Por esta razón el ancho de banda de interés de la señal se encuentra comprendido en su totalidad dentro de la banda de paso de la representación pasa bajos para la entrada de señal. Distinto es el caso del ruido de cuantización que se halla ampliamente atenuado dentro del ancho de banda de interés de la señal, debido a que este último se encuentra al comienzo de la banda de transición de la característica pasa altos para la entrada de ruido.

¹⁵La frecuencia de adquisición de datos, o tasa de datos, se configura con un parámetro denominado *DR (Data Rate)*, perteneciente a un registro de configuración del ADS1298, que establece el nivel de decimación a aplicar con el filtro digital de decimación. Dependiendo del valor que se ingrese en el parámetro DR, se pueden establecer tasas de datos de: 32 kSPS, 16 kSPS, 8 kSPS, 4 kSPS, 2 kSPS, 1 kSPS, 500 SPS y 250 SPS.

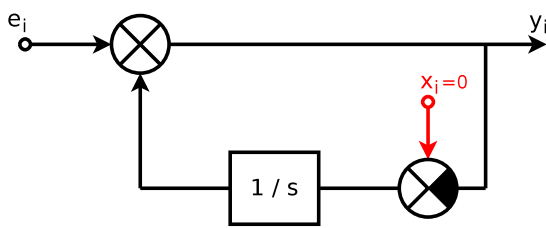
¹⁶En las Figuras 9a y 9b se muestra una entrada de ruido denominada e_i representando al ruido de cuantización que se da en el módulo de muestreo.



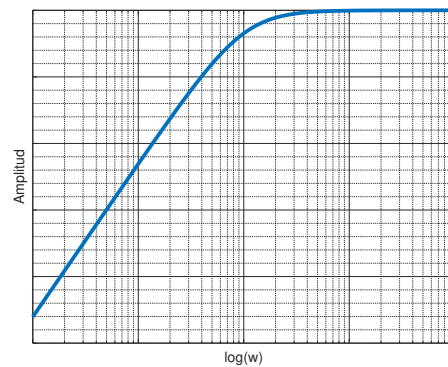
(a) Respecto a la entrada de señal ($e_i = 0$).



(b) Característica pasa bajos.



(c) Respecto a la entrada de ruido de cuantización ($x_i = 0$).



(d) Característica pasa altos.

Figura 10: Análisis del comportamiento en frecuencia de un modulador $\Delta\Sigma$ de primer orden.

Para el caso del ADS1298, que cuenta con un modulador de segundo orden, la densidad espectral de potencia de ruido se indica en función de la frecuencia de entrada normalizada, en la Figura 11, obtenida de la hoja de datos[16] del mismo. Aquí se puede apreciar la característica real de modelado de ruido que aplica el modulador.

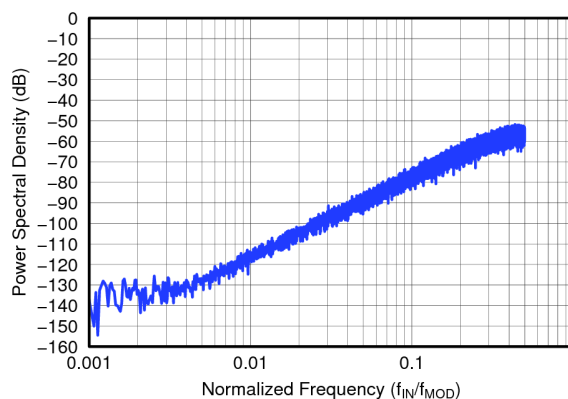


Figura 11: Densidad espectral de potencia de ruido del modulador. Modelado de Ruido. *Imagen de la hoja de datos del ADS1298[16].*

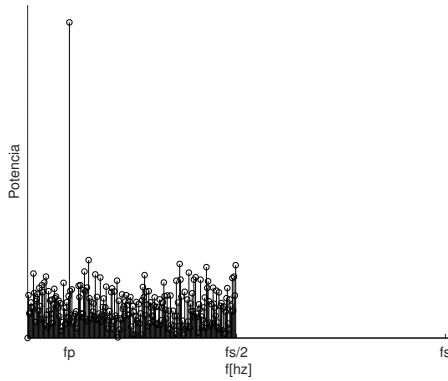
Esto hace que la aplicación de un filtro pasa-bajos posterior resulte en una señal con un nivel de ruido considerablemente más bajo que el que habría en el caso de usar un ADC de muestreo simple.

A continuación se presentará un ejemplo, de carácter cualitativo, del proceso de reducción de ruido por sobre-muestreo. Para el mismo se utilizará una señal de prueba senoidal de frecuencia f_P . Si la adquisición se realizara con un ADC de muestreo simple, el espectro de la señal adquirida, a una frecuencia f_S y limitado a la frecuencia de Nyquist ($f_S/2$), sería como el mostrado en la Figura 12a. Allí se puede ver a la señal de frecuencia f_P con un cierto nivel de ruido de cuantización.

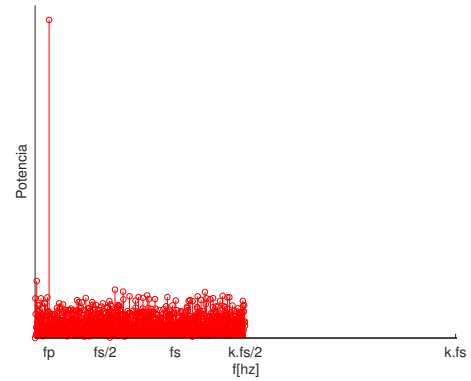
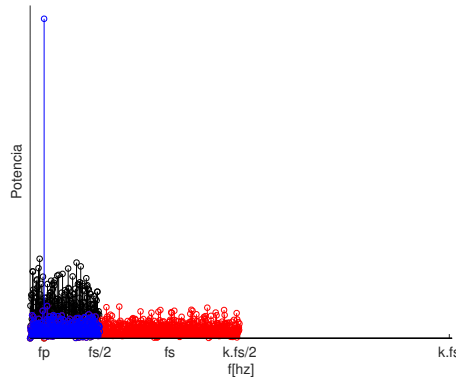
Luego, en el caso de realizar la adquisición con un ADC $\Delta\Sigma$, aplicando la técnica de sobre-muestreo a una frecuencia k veces superior, el espectro resultante mostraría una modificación en la densidad espectral de potencia de ruido ya que la frecuencia de Nyquist también se ve afectada por el factor de sobre-muestreo (k). Debido a esto, la potencia de ruido presente se expande en frecuencia hasta $k \cdot f_S/2$, a la vez que se contrae en amplitud o nivel de potencia, como muestra la Figura 12b. Es importante destacar que entre el caso anterior, de muestreo simple, y el caso de sobre-muestreo, la relación señal a ruido de la señal es la misma. Este tipo de conversores toman ventaja de este efecto aplicando un filtro digital en una etapa posterior. De esta manera, la densidad espectral de ruido de cuantización que se encuentra dentro de la banda de paso del filtro digital (color azul en la Figura 12c), con frecuencia de corte igual a $f_S/2$, es considerablemente menor que en el caso de la adquisición con muestreo simple. Por lo que en este caso sí se produce una mejora en la relación señal a ruido, dotando a este tipo de adquirentes de un mayor rango dinámico respecto a los de muestreo simple y menor resolución[24].

En la Figura 12c se presentan superpuestos los espectros de muestreo simple (Figura 12a) y sobre-muestreo (Figura 12b) para la misma señal de prueba. Puede verse claramente la mejora respecto al nivel de ruido presente en la banda de paso de $f_S/2$ del filtro digital, graficado en color azul.

Al modulador le sigue un bloque de filtrado digital con decimación. La señal proveniente del modulador, que posee la forma de trama de bits, con densidad de unos y ceros proporcional a la pendiente de la señal adquirida, ingresa al filtro de decimación con una



(a) Espectro (FFT) con muestreo simple.

(b) Espectro (FFT) con sobre-muestreo.
 $f_{SM} = k \cdot f_S$, $k = 3$.

(c) Espectros combinados.

Figura 12: Reducción y modelado de ruido.

frecuencia $f_{MOD} = 512k Hz$, ya que se configuró para adquisición en alta resolución. Dentro de este módulo de filtrado se produce la conversión del formato de datos modulados en 1 bit a un valor digital de 24 bits (en complemento a dos). Aquí se realiza, además, una decimación de los datos. Este proceso implica, simplemente, el descarte de datos para que la salida posea la tasa de datos requerida. En esta etapa entra en juego una relación de compromiso entre el nivel de filtrado y la resolución: mayor filtrado permite mayor resolución (24 bits) y menor filtrado permite una mayor tasa de datos, comprometiendo la resolución, que baja a 16 bits.

El filtro presente en esta etapa es un pasa bajos de tipo sinc de tercer orden ($sinc^3$). El nivel de decimación provisto por el filtro $sinc^3$ es ajustado por el parámetro DR mencionado con anterioridad. Este ajuste afecta a todos los canales por igual, por lo que todos operan a la misma tasa de adquisición de datos. El filtrado que aquí se aplica implica la atenuación del ruido modelado por el modulador.

La función transferencia del filtro $sinc^3$ es la representada en la Ecuación (5), siendo 'N' el rango de decimación. La Figura 13 muestra la respuesta en frecuencia normalizada respecto al valor de tasa de datos (f_{DR}). A frecuencias múltiplo de la frecuencia de tasa de datos, el filtro presenta atenuación infinita.

$$|H(f)| = \left| \frac{\text{sen}\left(\frac{N\pi f}{f_{MOD}}\right)}{N \cdot \text{sen}\left(\frac{\pi f}{f_{MOD}}\right)} \right|^3 \quad (5)$$

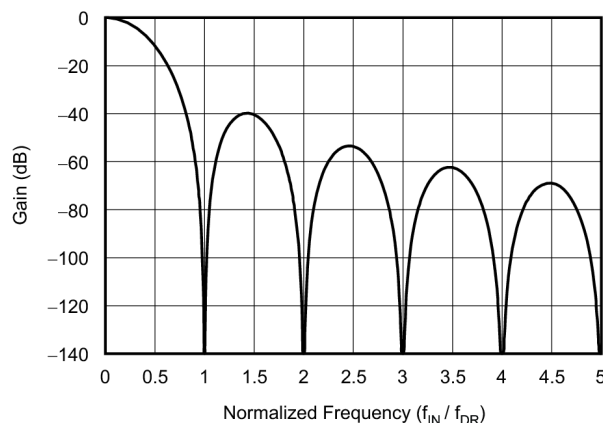


Figura 13: Respuesta en frecuencia del filtro Sinc^3 normalizada (f_{IN}/f_{DR}). Imagen de la hoja de datos del ADS1298[16].

5.2.3. Derivación de la Pierna Derecha - Rechazo al Modo Común

El rechazo al modo común (o CMRR, en sus siglas en inglés) en amplificadores diferenciales de instrumentación es, tal vez, uno de los parámetros más importantes en lo que respecta a dispositivos de adquisición de señales biomédicas, con especial relevancia en la realización de estudios de ECG¹⁷. Una gran cantidad de interferencia electromagnética se acopla al cuerpo del paciente, a través de la piel, durante el estudio. En la Figura 14 se puede ver un esquema de la conexión eléctrica de un paciente a un dispositivo de adquisición de ECG, que en este caso se trata del circuito integrado ADS1298. Los capacitores C_1 y C_G ilustran los acoples del cuerpo del paciente a la señal interferente (representada como una fuente senoidal V_S) y a tierra, respectivamente. Otras vías de acoplamiento de interferencia suelen ser: el circuito de alimentación del equipo, los cables utilizados para los electrodos, los mismos electrodos, entre otras. Por lo tanto el valor real del rechazo al modo común presentado por el sistema, depende de los valores de capacitancia de estos acoples mencionados. Estos efectos se dan por el acoplamiento existente entre el origen de la señal interferente y la masa, o referencia, del sistema de ECG. Por lo que un sistema que posea la masa completamente aislada de la referencia de la línea de alimentación alterna (fuente de interferencia más significativa), presentará un rechazo al modo común muy alto.

Como ya se mencionó, la frecuencia de la línea de distribución de corriente alterna provee la interferencia más significativa. Sin embargo, dependiendo del lugar donde se esté

¹⁷Existen estándares internacionales propuestos por organizaciones como la *Association for the Advancement of Medical Instrumentation (AAMI)* y la *International Electrotechnical Commission (IEC)*, entre otras, que definen metodología de medición y prueba de parámetros sobre equipos de adquisición de ECG.

utilizando el equipo, pueden existir otras fuentes interferentes que requieran de especial atención¹⁸.

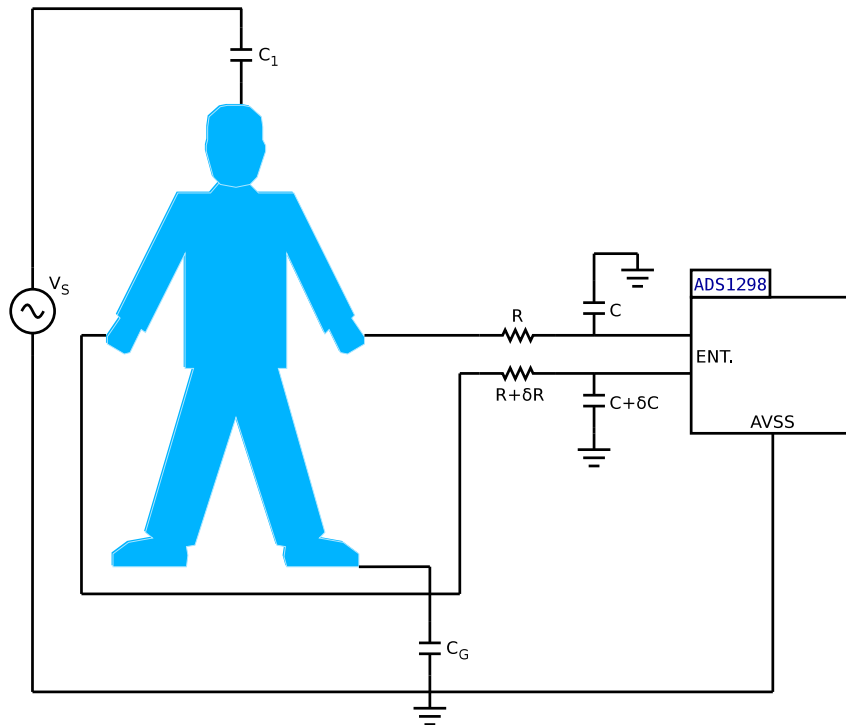


Figura 14: Esquema eléctrico de un paciente conectado a un par de electrodos diferenciales.

Los amplificadores diferenciales de instrumentación poseen un valor de rechazo al modo común que es función de la ganancia diferencial (A_D) y la ganancia en modo común (A_{MC}), siendo esta última mucho más pequeña que la primera, ya que es una ganancia usualmente no deseada. La Ecuación (6) presenta la relación entre ambos valores, para definir el factor de rechazo al modo común (CMRR).

$$CMRR = \frac{A_D}{A_{MC}} \quad (6)$$

Siendo la A_{MC} un parámetro inherente al amplificador, es necesaria la implementación de estrategias para la reducción de señales que se presentan en modo común al conjunto de amplificadores diferenciales programables (PGA) del circuito integrado. A su vez, en esta clase de sistemas ocurre un fenómeno de conversión de señales en modo-común (para las cuales, el amplificador presenta un CMRR alto) a señales de tipo diferencial[23]. Esto sucede por diferencias físicas en las líneas de electrodos. Los mismos pueden ser representados como se muestra en la Figura 14, a través de una resistividad en serie (R) y una capacitancia (C) de acople a masa. Resulta imposible que ambos electrodos, y los cables

¹⁸Como se desarrolla en el artículo *Improving Common-Mode Rejection Using the Right-Leg Drive Amplifier*[23] de Texas Instruments, se deben tener en cuenta, como fuentes interferentes, no solo las líneas de distribución eléctrica (usualmente a frecuencias de $50Hz$ o $60Hz$, dependiendo de en qué parte del mundo se esté utilizando el equipo) sino también las líneas de potencia que posean otras frecuencias de trabajo. Se mencionan, a modo de ejemplo, a las líneas de trenes eléctricos implementadas en Europa del este ($16,7Hz$) y Australia ($25Hz$).

utilizados, sean exactamente iguales, por lo que se da entre ambos una diferencia indicada como δR y δC . Esta diferencia circuital es la responsable de que la señal de ECG a ser adquirida, así como también las señales interferentes que se inducen en modo común al par de electrodos, lleguen a la entrada diferencial de los PGA habiendo sido afectadas de manera distinta en su camino, por lo que se dice que pasaron de ser señales en modo común a señales diferenciales. Este fenómeno se denomina *conversión de modo común a diferencial*[15]. Como tales, estas señales diferenciales, son afectadas por la ganancia diferencial, considerablemente más grande que la ganancia en modo común.

Siguiendo el esquema planteado en la Figura 14, se puede calcular aproximadamente el valor de la señal presente en el cuerpo de un paciente (V_P), en función de la señal interferente V_S allí planteada¹⁹, como:

$$V_P = \frac{Z_G}{Z_G + \frac{1}{sC_1}} \cdot V_S \quad (7)$$

Siendo Z_G la impedancia efectiva del paciente respecto de tierra, representada como:

$$Z_G \approx \left[\left(\frac{1}{sC_G} \right) \parallel \left(\frac{1 + sRC}{s2C} \right) \right] \quad (8)$$

Por lo tanto, la señal V_P es una señal originalmente en modo común que, debido a las circunstancias planteadas, pasa a ser una señal de tipo diferencial. Consecuentemente, el valor del rechazo al modo común del sistema adquiere la siguiente expresión (siendo f_C la frecuencia de corte del filtro RC), donde se ve que es función de los valores que representan las diferencias entre las líneas de electrodos:

$$CMRR = 20 \log \left(\frac{\delta R}{R} + \frac{\delta C}{C} \right) + 20 \log \left(\frac{f}{f_C} \right) \quad (9)$$

A este inconveniente, surgido de la propia naturaleza física de las partes que componen la cadena de elementos en el sistema de adquisición, se asocia una diversidad de estrategias para solventarlo en gran medida. Las técnicas más utilizadas incluyen:

- Encofrado del dispositivo en una Jaula de Faraday para reducir la interferencia exterior.
- Diseño de un circuito de alimentación que provea aislación entre la masa del dispositivo y el paciente.
- Remoción de la interferencia luego de la adquisición, por filtrado digital.
- Implementación de una derivación de la pierna derecha.

La implementación en la que se basa este trabajo, utiliza la técnica de derivación de la pierna derecha para incrementar el rechazo al modo común. Lo que sucede con este tipo de interferencia durante una medición de ECG es que la misma puede hacer que los

¹⁹Extraído del artículo *Improving Common-Mode Rejection Using the Right-Leg Drive Amplifier*[23] de Texas Instruments.

valores de tensión presentes en los electrodos sean superiores, o inferiores, a los límites establecidos por las tensiones de referencia en los PGA. Por esta razón, el ADS1298 cuenta con hardware dedicado para realizar una realimentación de la tensión en modo común presente en los electrodos, y así suministrar al paciente con un valor invertido a través de la pierna derecha, para compensar la desviación presente por la interferencia. Con esta técnica se intenta minimizar la tensión de modo común, entendido como el punto central entre las tensiones de referencia positiva y negativas utilizadas para determinar el rango de adquisición. Esto hace necesaria la utilización de un nuevo electrodo colocado en la pierna derecha para la realizar la realimentación.

El esquema circuital completo de la etapa de amplificación de cada canal, con las respectivas realimentaciones hacia el amplificador de derivación de la pierna derecha, puede verse en la Figura 15. Allí se esquematizan las entradas diferenciales de señal provenientes del multiplexor de entrada ($MUXnP/N$), así como también las realimentaciones hacia el amplificador de pierna derecha ($RLD Amp$) que se realizan mediante resistencias de $220k\Omega$. Aquí también se ve que las derivaciones de cada canal pueden ser activadas o desactivadas a través de las llaves $RLDnP/N$. El estado de estas llaves se debe configurar en registros dedicados especialmente a la función de realimentación de pierna derecha. Esta implementación requiere de componentes externos al circuito integrado, como son un capacitor (C_{EXT}) y resistencia (R_{EXT}) que participan del lazo de realimentación del amplificador operacional aquí utilizado. La tensión de referencia del mismo también es un parámetro que debe ser establecido por medio de registros. Puede utilizarse un valor interno, que resulta del punto medio entre las tensiones de referencia del sistema de adquisición ($(AVDD + AVSS)/2$), o un valor ingresado por un pin de entrada ($RLDREF$) específico para tal fin. Finalmente, la derivación hacia el paciente se realiza conectando un electrodo en el pin $RLDOUT$.

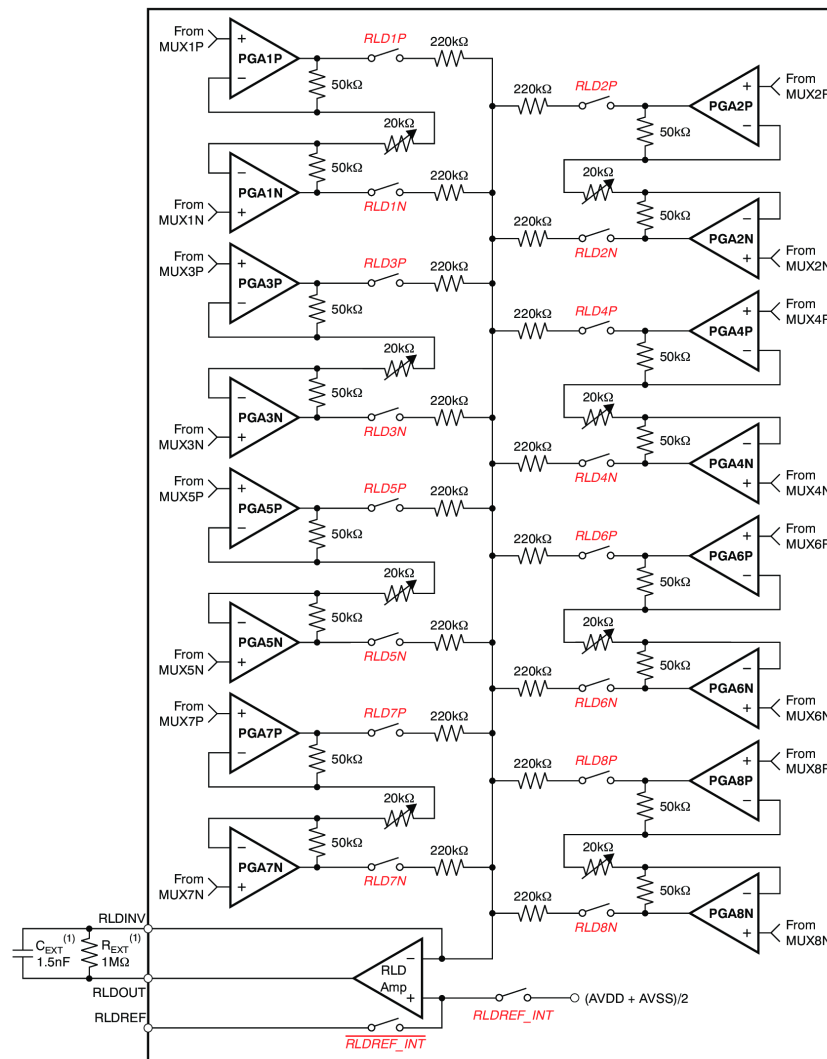


Figura 15: Diagrama en bloques de la etapa de amplificación con circuito de realimentación para la pierna derecha. *Imagen de la hoja de datos del ADS1298[16]*.

5.2.4. Modos de Operación y Comandos de Control - SPI

El ADS1298 posee un módulo de interfaz SPI que posibilita la comunicación con otro dispositivo necesario tanto para su manejo, como para la obtención de los datos adquiridos. En el caso de este proyecto se utiliza un dsPIC (ver Capítulo 5.4) como dispositivo controlador. Este microcontrolador no solo se comunica bidireccionalmente por el puerto SPI con el ADS1298, sino que utiliza pines de entrada/salida para comandar la adquisición y estado del mismo. El puerto SPI posee las características estándar para este tipo de interfaz serie. Se compone por un pin de reloj (SCLK), pines de entrada (DIN) y salida (DOUT) de datos en formato serie y un pin de selección de chip (CS). La función de este último es necesaria en ocasiones en las que un microcontrolador comanda, en modo maestro, a varios periféricos esclavos por medio del puerto SPI. En estos casos, todos los periféricos están conectados al bus de datos (DIN y DOUT) pero solo el periférico que se encuentre seleccionado por medio del pin CS (*Chip Select*) se encontrará habilitado tanto

para recibir información por su puerto de entrada, como para hacer uso de su puerto de salida. En el caso de esta implementación no sería necesario utilizar el pin CS, ya que la comunicación es, en todo momento, entre un dispositivo maestro (el microcontrolador dsPIC) y un solo dispositivo esclavo (el ADS1298). De todas maneras, se utiliza la función de selección de chip para realizar resets periódicos sobre el modulo de SPI. El reloj de la interfaz es comandado por el dispositivo maestro, en este caso el dsPIC. La frecuencia a utilizar para este reloj se encuentra condicionada por la velocidad de adquisición de datos por parte del ADS1298. La primera debe ser más alta que la segunda, debido a que una vez que una trama de datos adquiridos se encuentre lista para ser enviada al microcontrolador, este último debe tomar los datos del ADS1298 por el puerto SPI y asegurarse de haberlos obtenido en su totalidad antes de que sean reemplazados por una trama de datos nuevos en el buffer de salida del ADS1298²⁰.

La característica de *front-end* se evidencia en la implementación de un sistema que permite la comunicación con el exterior del circuito integrado. Esta comunicación se da en un capa de abstracción superior que enmascara, para el diseñador de un proyecto que lo incluya, los procesos internos del ADS1298. Por esta razón este dispositivo permanece siempre a la espera de comandos de operación preestablecidos de fábrica. Esta serie de comandos, que finalmente son interpretados por una unidad de control, son recibidos, previa habilitación mediante el pin CS, y pueden ser de uno o dos bytes, dependiendo de la operación que se quiera realizar. Algunos ejemplos²¹ más comunes de comandos de control pueden ser:

- **RESET**. Reinicia al ADS1298 a sus condiciones de fábrica. Todos los registros vuelven a su estado original.
- **RDATA** (*Read Data Continuos*). Inicializa el modo de adquisición continuo.
- **RREG** (*Read Register*). Se trata de un comando multi-byte, lo que quiere decir que luego de enviarlo, espera un segundo byte que contendrá información sobre qué registros se quieren leer.
- **WREG** (*Write Register*). Es otro ejemplo de comando multi-byte. Luego del byte de encabezado, espera un segundo byte con información sobre qué registros se quieren escribir. Luego de este segundo byte, el ADS1298 continúa a la espera de los bytes de configuración para que sean escritos en los registros indicados.

La versatilidad de este circuito integrado posibilita dos modos de adquisición. Ambos poseen comandos dedicados, así como también funcionalidades específicas para los pines de control que se irán detallando.

Uno de los modos de adquisición es el, ya mencionado, *modo continuo*. En este modo, se inicia la conversión de datos a través del envío del comando START o la puesta en alto del pin que posee el mismo nombre. Una vez que los datos se encuentran listos en el buffer de salida del puerto SPI, el pin DRDY (*Data Ready*) pasa al estado bajo. Este pin

²⁰Suponiendo que se este operando en modo de adquisición continuo.

²¹Para una lista completa de comandos y más información sobre sus funciones, ver la hoja de datos del ADS1298[16], pág. 61.

es permanentemente monitoreado por el microcontrolador, de manera tal que un cambio de estado en él dispara una interrupción en el mismo, iniciando una rutina para extraer los datos que se encuentran en una trama de 216 bits²². El conversor tendrá una trama de datos lista luego de un periodo determinado por el valor de tasa de datos configurado previamente. Por esta razón, el pin DRDY se encarga de comunicar al microcontrolador cada vez que éste deba tomar datos del ADS1298, con la rutina ya mencionada. Cabe destacar que la señal presente en el pin DRDY poseerá la misma frecuencia que la tasa de datos preestablecida. Una vez que se desee interrumpir la adquisición, simplemente se debe enviar el comando STOP o poner en estado bajo al pin START.

El otro modo de trabajo que puede ser utilizado es el de disparo único (*single-shot*). Este modo es útil para cuando sean requeridas tasas de datos con valores particulares que no se encuentren en las posibilidades de configuración del modo continuo. Para este modo se debe configurar el dispositivo enviando el comando SDATAC (*Stop Data Continuous*) para salir del modo continuo (preestablecido de fábrica) e indicar en un registro específico de configuración que se quiere utilizar este método de adquisición. Para este caso, el microcontrolador debe iniciar la adquisición de la misma manera que en el modo continuo, con el pin START (o enviando el comando START). Luego, el ADS1298 notificará la presencia de datos listos mediante el pin DRDY, momento en el cual se detiene la adquisición. Para obtener una nueva trama de datos, el microcontrolador debe repetir la operación anterior. De esta manera, queda claro que la tasa de datos queda determinada por el microcontrolador y su manejo del pin START.

Para el caso de este trabajo se utilizó el modo continuo ya que no era necesaria una tasa de datos en particular. Además, en la hoja de datos del ADS1298 se aclara, con razón, que la utilización del modo de disparo único presentaría más riesgo de solapamiento (aliasing) así como también tal vez requiera de un filtrado más complejo. Ahí también se expone que la carga para el microcontrolador sería mayor ya que debe alternar permanentemente al pin START (análogo a enviar el comando START), cada periodo de adquisición deseado.

Más allá de los pines funcionales al proceso de adquisición del ADS1298, existen otros dedicados a diversas tareas. Si bien el dispositivo posee un reloj interno, existe la posibilidad de ingresar con uno externo o poder obtener el interno a través de uno de sus pines. Esto se logra en la interacción entre la configuración de un registro dedicado al control del reloj, y el estado de un pin que permite alternar entre el clock interno y uno externo. Esto resulta útil para configuraciones en las que se conectan dos o más ADS1298 en una topología denominada *daisy-chain*²³. En la misma, los dispositivos deben estar completamente sincronizados, por lo que se debe ingresar con una única línea de reloj externo a ambos circuitos integrados.

También cuenta con un puerto digital de uso general (GPIO, por *General Purpose Input-Output*) de 4 bits. Los mismos puede ser usados, como su nombre lo indica, como entradas

²²Una vez que se dispara la interrupción, la rutina debe enviar 216 pulsos de reloj para extraer del buffer de salida del ADS1298: la palabra de estado (24 bits), que envía información sobre el modo que se está utilizando, el estado de conexión de electrodos, entre otros datos importantes, y los valores adquiridos de los 8 canales, todos de 24 bits.

²³No es de interés para este trabajo el desarrollo de otras topologías. Para más información consultar la hoja de datos del ADS1298[16], donde se detallan.

o salidas. El estado de estos pines es enviado en la palabra de estado que encabeza a la trama de datos adquirida. En esta implementación se utilizan simplemente para manejar leds indicadores, es decir, como salidas. El microcontrolador las puede manipular a través de la escritura sobre un registro (mediante el comando WREG) dedicado a cambiar de estado a las GPIO (escribiéndolo) o a devolver su estado actual (leyéndolo con el comando RREG).

Por último está el pin PWDN, por *power-down*. Se trata de un pin de tipo entrada que resulta de especial interés para la implementación aquí expuesta. Este pin provee la posibilidad de apagar casi por completo al circuito interno del ADS1298, ingresando en un modo de bajo consumo. Esto lo convierte en un dispositivo ideal para implementaciones portables alimentadas a batería.

5.2.5. Requerimientos de Alimentación

El ADS1298 requiere de dos líneas de alimentación independientes y con funciones diferentes. Una de ellas es la alimentación dirigida a los circuitos digitales (DVDD, respecto de GND (0V)). La misma alimenta al módulo de control, a la interfaz SPI y al módulo de reloj. Requiere de una tensión de 3,3V, al igual que el microcontrolador dsPIC, por lo que comparten esta línea. Los consumos de corriente son bajos, de 10ma en un uso continuo con picos que no superan los 100ma. Por otro lado, este circuito integrado requiere de una alimentación dedicada a las etapas analógicas (AVDD y AVSS, respecto de GND (0V)). Puede utilizarse una línea unipolar (AVDD respecto de AVSS, con esta última conectada a GND) o bipolar. Como esta línea brinda, a su vez, las tensiones de referencias tanto para los amplificadores diferenciales como para los módulos de adquisición $\Delta\Sigma$, se recomienda en su hoja de datos, la utilización de una línea bipolar, es decir con un voltaje positivo y uno de igual valor pero negativo, ambos referidos a un voltaje de referencia intermedio (masa). Esto posibilita la amplificación y adquisición de señales diferenciales, que posean valores tanto positivos como negativos²⁴. Este es el caso de las señales de ECG, razón por la cual se tomó la decisión de implementar un circuito de alimentación acorde a estos requerimientos, con tensiones de 1,5V para AVDD y -1,5V para AVSS.

²⁴Si bien el ADS1298, en su etapa analógica, puede ser alimentado por una línea unipolar (un cierto valor de tensión referido a masa) esto agregaría la dificultad de tener que aplicar una tensión de *offset* a la señal ingresante, ya que si no sería imposible la adquisición de los valores de voltaje negativos.

5.3. Filtrado Analógico

Como se desarrolló en el Capítulo 5.2.2, el proceso de adquisición de la señal se basa en una serie de conversores ADC de tipo $\Delta\Sigma$, uno por cada canal diferencial. Viendo los desarrollos, ejemplos y conclusiones expuestas en el Capítulo 5.2.2, se podría concluir que, indefectiblemente, esta arquitectura de conversión relaja notablemente las características necesarias en el diseño de un filtro anti-aliasing analógico en la cadena de adquisición de la señal[15]. La utilización de una técnica de sobre-muestreo eleva en gran medida la frecuencia de Nyquist, alejándola del ancho de banda de interés²⁵, comprendido entre $0,05Hz$ y $150Hz$ [29] para señales típicas de ECG.

Bajo las premisas expuestas, se implementó en la cadena de avance un filtro pasa-bajos de modo común y un filtro pasa-bajos de tipo diferencial, ambos de primer orden. La Figura 16 ilustra este esquema de filtrado.

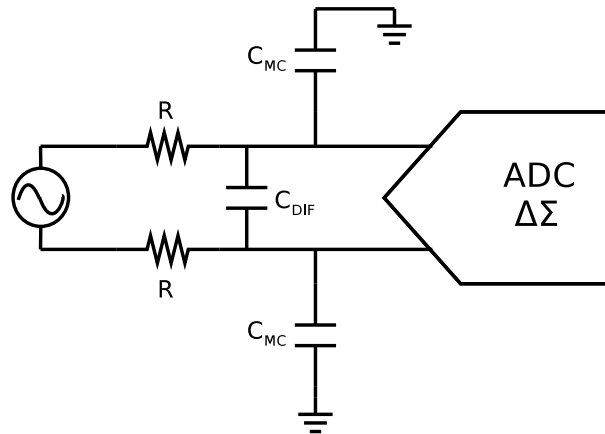


Figura 16: Esquema circuitual de los filtros (modo común y diferencial) en la entrada de señal.

El filtro en modo común tiene como función la limitación en banda de la señal entrante y el consecuente filtrado de ruido de alta frecuencia. Por esta razón su frecuencia de corte es de aproximadamente $150Hz$, como puede verse en la Ecuación (10). Allí se calcula la frecuencia de corte del filtro con los valores comerciales de componentes utilizados: $R = 22k\Omega$ y $C_{MC} = 47nF$.

$$f_{C_{MC}} = \frac{1}{2 \cdot \pi \cdot R \cdot C_{MC}} = 154Hz \quad (10)$$

Respecto al filtro diferencial, el mismo cumple la función de mitigar las diferencias dadas por las tolerancias de los componentes utilizados en los filtros de modo común, así

²⁵La bibliografía consultada al respecto (ver [30] y [5]) plantea que el rango de frecuencias de interés para la adquisición adecuada de una señal de ECG (por lo menos para la correcta visualización del complejo P,QRS,T) se halla entre $0,04Hz$ y $100Hz$. Sin embargo, la utilización de conversores $\Delta\Sigma$ con filtrado digital dota al sistema de una mayor inmunidad al ruido, debido a la propia naturaleza del proceso de sobre-muestreo con filtrado posterior, por lo que en implementaciones con el ADS1298 (ver [17] y [29]) el ancho de banda comprendido en el filtro analógico de entrada suele extenderse sin inconvenientes hasta los $150Hz$. Esto sin duda es beneficioso para una mejor adquisición de la señal de ECG.

como también el las diferencias de resistividad y capacitancia presentes en los cables y electrodos utilizados. Estas diferencias, como ya se desarrolló en el Capítulo 5.2.3, derivan en un proceso denominado *conversión de modo común a diferencial*. Debido a que estas señales son indeseadas, la frecuencia de corte de este filtro se posiciona muy por debajo²⁶ de la frecuencia de corte del filtro de modo común. Según la disposición mostrada en la Figura 16, la frecuencia de corte del filtro diferencial esta dada por la Ecuación (11), con un capacitor $C_{DIF} = 470nF$.

$$f_{C_{DIF}} = \frac{1}{4.\pi.R.C_{DIF}} = 7,7Hz \quad (11)$$

²⁶Según los textos [15] y [2], en este tipo de disposiciones de filtrado, la frecuencia de corte del filtro diferencial debería situarse al menos una década por debajo de la frecuencia de corte del filtro en modo común.

5.4. dsPIC33FJ128GP802

5.4.1. Descripción

El dsPIC33FJ128GP802[33] es un microcontrolador de 16 bits, de la familia de procesadores DSC, por *Digital Signal Controller*. Integra en un solo dispositivo funciones típicas de cualquier microcontrolador (MCU, por *Microcontroller Unit*) y funciones específicas de un procesador digital de señales (DSP, por *Digital Signal Processor*). Lo que significa que esta clase de procesador posee funciones y periféricos específicos para la manipulación y procesamiento de señales en general. Su núcleo puede funcionar hasta a 40 MIPS²⁷ lo que lo hace ideal para aplicaciones que requieran procesamiento en tiempo real.

Entre las funcionalidades específicas de DSP²⁸ se destacan un multiplicador de 17 bits, una unidad aritmético-lógica (ALU) de 40 bits, dos acumuladores de 40 bits y un desplazador bidireccional también de 40 bits, que es capaz de realizar desplazamientos de 16 bits en un solo ciclo de instrucción. Un periférico que cumple un papel muy importante en el procesamiento de señales en tiempo real es el controlador de acceso directo a memoria, o DMA (por *Direct Memory Access*). Este es el encargado de vincular otros periféricos como, por ejemplo, los de comunicación por SPI o UART (ver Capítulo 5.4.2) con el área de memoria. Esto permite una comunicación bidireccional entre los periféricos y la memoria sin necesidad de la intervención del procesador, por lo que este último puede realizar otras tareas mientras se da el intercambio de datos dirigido por el módulo de DMA.

Como se mencionó anteriormente, el dsPIC puede funcionar hasta una velocidad de 40 MIPS. En el caso de este proyecto, el procesador fue configurado para funcionar a esa velocidad. Se utilizó un oscilador a cristal de 20 Mhz y por medio de un PLL (perteneciente al módulo de reloj interno del dsPIC) se eleva la frecuencia a 80 Mhz. Como una instrucción se ejecuta en dos ciclos de reloj, la velocidad del procesador resulta en 40 MIPS.

5.4.2. Comunicación - SPI y UART

El dsPIC, como la mayoría de los microcontroladores de gama media a alta, posee un puerto de comunicación SPI que, junto con toda una serie de otros periféricos dedicados a la comunicación²⁹, posibilita la interacción con el exterior. La implementación de este canal de comunicación con el ADS1298 fue desarrollada con profundidad en el Capítulo 5.2.4. Solo resta explicar brevemente la diferencia entre los módulos de SPI de ambos dispositivos.

²⁷La unidad MIPS, por Millones de Instrucciones por Segundo, es utilizada como una forma de medir la potencia de los microprocesadores. Cabe aclarar que se aplica solo a la comparación de procesadores con el mismo set de instrucciones, compiladas por el mismo compilador.

²⁸La sigla DSP se utilizará también para referirse a *Digital Signal Processing*, indicando la categoría de funcionalidades dedicadas al procesamiento de señales.

²⁹Además del puerto SPI, este microcontrolador posee módulos que ofrecen comunicación serie basadas en protocolos como: UART (que será desarrollado en este Capítulo), I²C, CAN y DCI. También posee un controlador específico, denominado PMP, para implementar una comunicación por un bus de tipo paralelo con dispositivos que así lo requieran.

El hecho de que el ADS1298 sea un dispositivo *front-end* es indicativo, por lo general, de que funciona por defecto como interlocutor esclavo en la comunicación por SPI. En cambio el dsPIC, como cualquier microcontrolador, puede ser configurado para actuar como esclavo o maestro. Debido a su clara función de controlador en el sistema, el mismo funciona como maestro, dirigiendo en todo momento la comunicación por este canal. Dentro de las posibles configuraciones³⁰ del periférico, se debió elegir la que indica la hoja de datos del ADS1298³¹ como la necesaria para entablar una comunicación con este circuito integrado.

Por otro lado, en el dsPIC se utiliza el módulo de UART para entablar una comunicación serie asincrónica con el módulo externo de Bluetooth, y así realizar un enlace con algún dispositivo Android, o bien para comunicarse mediante el protocolo RS-232 con una PC. El modo de comunicación tanto con un dispositivo Android como una PC serán discutidos en el Capítulo 6.1 ya que, en lo que respecta al hardware, se encuentra regulado por el estándar RS-232 que se halla embebido en el microcontrolador. Por esta razón solo se detallará, en el Capítulo mencionado, la implementación del firmware desarrollado para tal comunicación.

5.4.3. Interrupciones y Puertos de Entrada/Salida

Una de las características más importantes del dsPIC es que brinda la posibilidad de mapear sus puertos de entrada/salida según la necesidad del diseñador. De esta manera todos sus periféricos pueden ser direccionados al pin que sea necesario, y si no se utilizan pueden permanecer desactivados sin ocupar pines. Esta característica permite un aprovechamiento óptimo de los pines y periféricos del dispositivo.

Una serie de pines fueron dedicados a la atención de interrupciones. Por un lado están las interrupciones dedicadas a la interacción con un operario. Estas son disparadas por un cambio de estado en dos micro-switch que pueden ser utilizados para realizar pruebas, reiniciar el sistema, iniciar o detener la adquisición de datos, entre otras posibles funciones. Por otro lado están las interrupciones dadas durante la adquisición de datos, cuya ocurrencia se basa en el cambio de estado de un pin llamado DRDY, según la denominación del ADS1298. El papel de este pin fue desarrollado con profundidad en el Capítulo 5.2.4, donde se detallan los modos posibles de adquisición.

Cinco pines fueron dedicados a los puertos de comunicación. Tres para el módulo de SPI³² y dos para el de UART³³. Luego, dos pines fueron utilizados para la conexión de leds indicadores. Estos fueron destinados a indicar estados del sistema, a saber: el sistema se inició de manera correcta o hubo un error; el sistema se encuentra adquiriendo o en reposo; entre otros posibles estados. Finalmente, se conectaron tres pines a un panel de dip-switch que dan la posibilidad de realizar seteos sin necesidad de reprogramar el firmware.

³⁰El estándar de comunicación por un puerto SPI, define cuatro modos diferentes de configuración. Los modos se diferencian entre sí en base al flanco del reloj deseado para el envío de un bit y el estado de reposo de las líneas cuando no se da ningún tipo de intercambio.

³¹Ver hoja de datos del ADS1298[16], pagina 59.

³²DIN (*Data In*), DOUT (*Data Out*) y SCLK (*Serial Clock*).

³³URx (*UART Receiver*) y UTx (*UART Transmitter*).

5.5. Alimentación General

5.5.1. Diseño

El circuito de alimentación general del dispositivo se diseñó y dimensionó en función de las tensiones y consumos de alimentación requeridos por los principales componentes del mismo. A su vez provee tensiones de referencia necesarias para la adquisición de datos por parte del ADS1298[16]. Como puede verse en la Figura 17, la primera etapa está compuesta por dos circuitos integrados DCR011205[18] de Texas Instruments que se alimentan con $12V_{DC}$. Se trata de un circuito integrado conversor DC/DC de conmutación, de salida regulada de $5V_{DC}$ que provee aislación galvánica respecto a la entrada de alimentación, para garantizar la aislación del paciente frente a la tensión de línea en el caso de que sea alimentado con una fuente conectada a la red eléctrica. Se garantiza aislación comprobada a $1kV_{AC}$ durante un segundo. Este circuito integrado es denominado transformador *SELV*³⁴ por lo que el dispositivo se ajusta al estándar de aislación definido por *Underwriters Laboratories*³⁵, requerido en un equipo de instrumentación médica[31]. Más allá de ser un dispositivo seguro para ser alimentado con una fuente conectada a la red eléctrica, la alimentación se realizó en todo momento con una fuente con batería de gel de 12v. A futuro se prevé un sistema de menor tamaño y consumo, con reguladores que requieran una tensión más baja de entrada, de manera que sea factible alimentarlo con una batería de menor voltaje y tamaño.

Uno de los DCR011205 alimenta a un circuito integrado regulador de voltaje de tipo *Low Drop Out (LDO)* de Texas Instruments, denominado LM1117-3.3[20]. La característica de los reguladores LDO, que los diferencia de los reguladores lineales estándar, es que requieren de un de una diferencia de tensión menor a través del regulador para mantener una salida regulada[14]. La salida regulada de $3,3V_{DC}$ alimenta al microcontrolador dsPIC y a las etapas digitales del ADS1298. Esta misma línea de $5V_{DC}$ proveniente del DCR011205, alimenta al circuito integrado MAX232[22] encargado de realizar la conversión bidireccional de niveles de tensión entre el puerto serie RS-232, para comunicación con una PC, y los niveles lógicos TTL del dsPIC. También provee la alimentación necesaria para el módulo de comunicación por Bluetooth HC-05. En el primer prototipo, se incluyó un puerto mini-USB con el único propósito de reemplazar la alimentación de $5V_{DC}$ del DCR011205 en caso de que, por exceso de consumo, ocurra algún desperfecto en el mismo. Es posible alternar entre la alimentación del DCR011205 y el puerto mini-USB a través de un jumper.

El otro de los reguladores DCR011205 provee una tensión de $5V_{DC}$ que alimenta a otro regulador de tensión LDO con salida de $1,5V_{DC}$, denominado MIC5239[12]. La línea de $1,5V_{DC}$ ingresa en un circuito integrado LM2662[21] que invierte la tensión de entrada. La línea de $\pm 1,5V_{DC}$ resultante provee las tensiones de referencia a la etapa analógica del ADS1298. Esto permite que los conversores $\Delta\Sigma$ puedan digitalizar tanto valores positivos

³⁴*Safety Extra-Low Voltage* es un estándar de seguridad para fuentes de alimentación en dispositivos biomédicos. *Underwriters Laboratories* define a SELV como un sistema eléctrico que, ya sea en condiciones normales de operación o en condiciones de falla, no excede los valores denominados *Extra-Low Voltage* que se definen como $< 50V_{RMS}$ y $< 120V_{DC}$.

³⁵Para más información consultar el estándar UL 60950-1 propuesto por *Underwriters Laboratories*[13].

como negativos de tensión, requerimiento necesario al adquirir señales de ECG.

5.5.2. Circuito Completo

Como se detalló en el Capítulo 5.5.1, la etapa de alimentación del dispositivo se diseñó cumpliendo con las normas mínimas de seguridad propuestas por el estándar UL 60950-1 de *Underwriters Laboratories* para dispositivos biomédicos. La placa de circuito impreso (PCB) cumple con los requerimientos mínimos sugeridos en las hojas de datos de los componentes, que incluyen posición y distancia de componentes exteriores así como también el dimensionamiento de planos de masa.

En la siguiente figura puede verse un diseño esquemático de la etapa de alimentación, donde se muestran sus principales componentes, a saber:

- DCR011205[18].
- MIC5239[12].
- LM2662[21].
- LM1117-3.3[20].
- Puerto mini-USB.

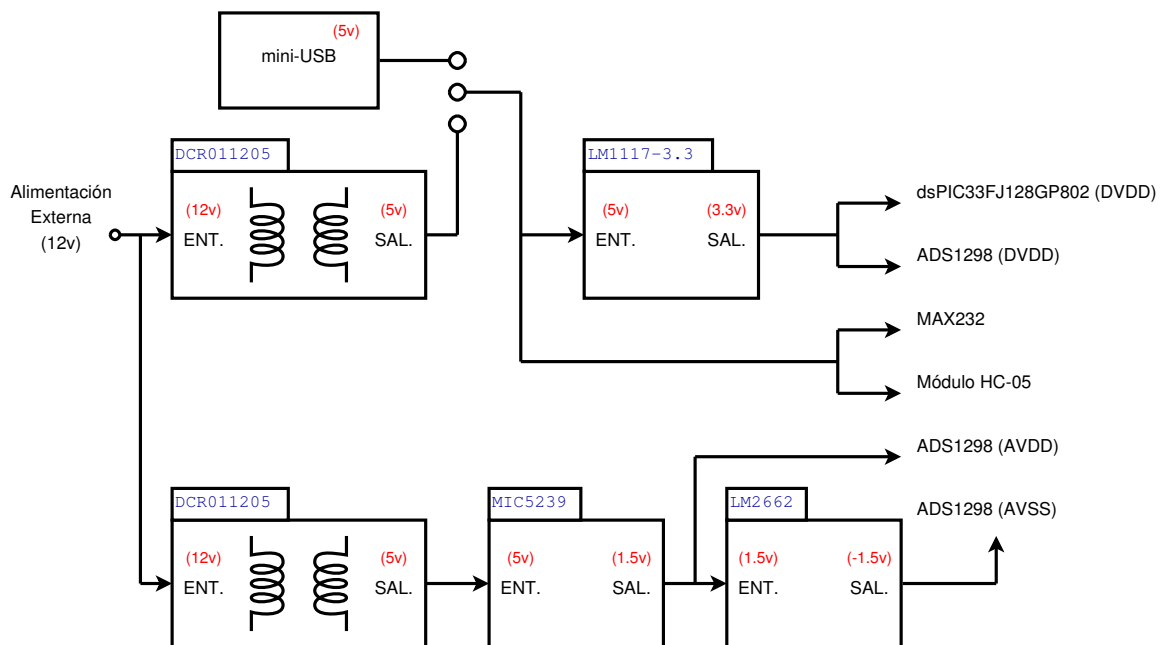


Figura 17: Diagrama en bloques del circuito de alimentación.

5.6. Implementación Final

La implementación final se realizó en el software de diseño de esquemáticos y circuitos impresos Autodesk Eagle. La selección de componentes, en su mayoría, se hizo en base a las indicaciones provistas en las hojas de datos de cada uno de los circuitos integrados principales. El diseño se basó en un esquema circuital con componentes de montaje superficial y circuito impreso en ambas caras de la placa. Las pistas y los planos de masa poseen comunicación a través de ellas, en caso de ser necesario, por medio de agujeros metalizados (PTH o *Plated Through-Hole*).

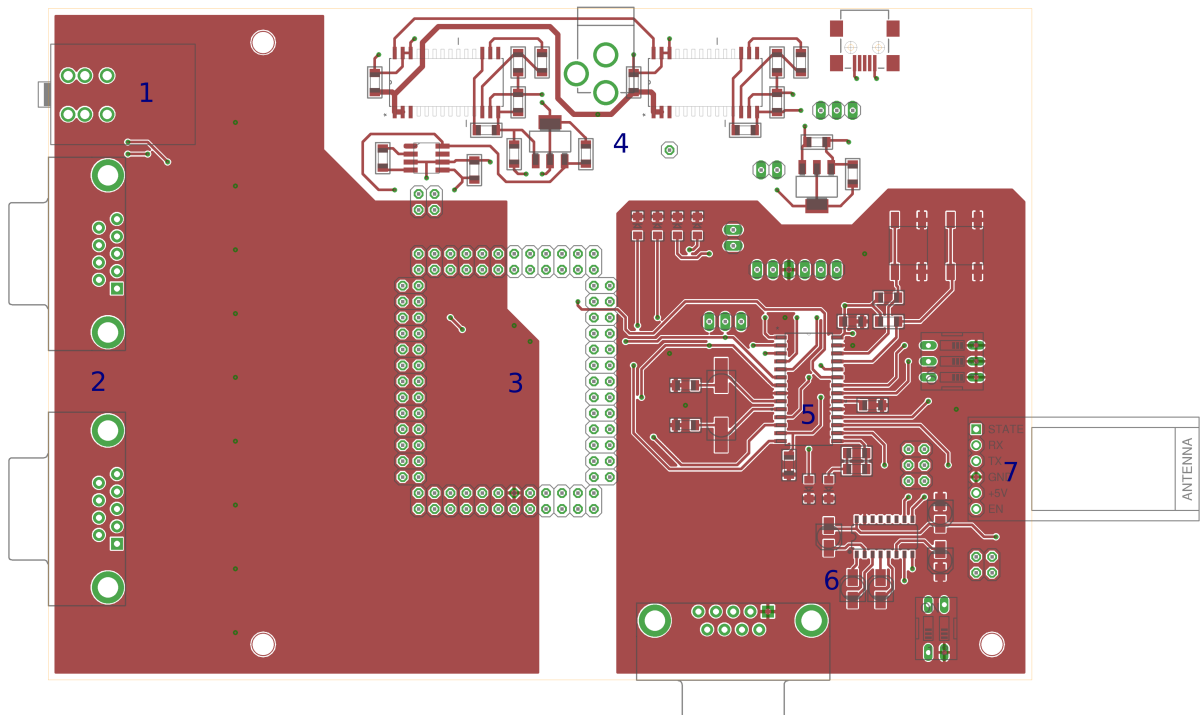
Esta implementación podría ser considerada como el prototipo de un sistema más compacto, con menor cantidad funcionalidades y un consecuente menor consumo energético. Por ejemplo, el área de hardware dedicada a la comunicación por RS-232 con una PC podría ser quitada, restringiendo las vías de comunicación hacia el exterior únicamente al canal Bluetooth. A su vez, una mejor disposición del ADS1298, la utilización de componentes más pequeños y conectores más adecuados, o estandarizados, son mejoras que se esperaría realizar en una implementación final. La misma carecería, además, de una serie de puntos de medición, *jumpers* y otros componentes como llaves DIP o pulsadores, utilizados en la etapa de desarrollo para diversas tareas³⁶. Estos elementos, así como la posibilidad de comunicación con una PC, fueron necesarios únicamente durante el desarrollo del firmware y no cumplirían función alguna en una implementación final, mas allá de producir un consumo innecesario de energía o introducir ruido electromagnético.

Por otro lado, el camino adoptado durante el desarrollo del firmware derivó en un sistema totalmente controlable y configurable a través de una serie de comandos de comunicación que emulan al protocolo de comandos AT³⁷, de modo que no sería necesaria la inclusión de algún tipo de interfaz mecánica (interruptores, selectores, etc).

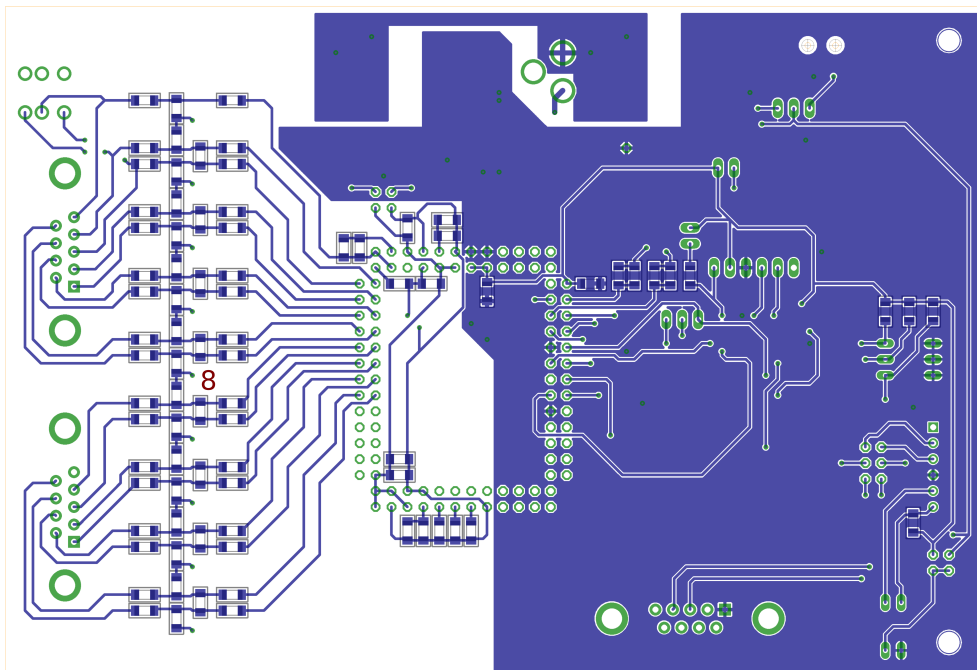
A continuación se muestran imágenes ilustrativas del circuito impreso en ambas caras de la placa.

³⁶Los *jumpers* fueron utilizados para poder desconectar eléctricamente áreas del sistema, como por ejemplo la alimentación digital, o dirigir buses de datos como el canal UART del microcontrolador, que puede ser utilizado para comunicación con una PC o con el modulo HC-05, encargado de la conexión por Bluetooth. Las llaves DIP y los pulsadores resultaron de suma utilidad para tareas como: selección de ganancia de adquisición, inicio/parada manual de alguna rutina, encendido/apagado de alguna función.

³⁷Los comandos AT, también denominados *Hayes*, fueron desarrollados por la compañía *Hayes Communications* como un estándar para la configuración, control y parametrización de modems.



(a) Circuito impreso de la cara superior.



(b) Circuito impreso de la cara inferior.

Figura 18: Imágenes del circuito impreso diseñado en Autodesk Eagle.

En ellas se enumeran los principales componentes o áreas funcionales, a saber:

1. Conector de audio estéreo (marca *Amphenol*) utilizado como entrada de electrodos

alternativa, para ECG de tres electrodos.

2. Dos conectores DB9 donde se ofrece la posibilidad de conectar hasta 17 electrodos (ocho canales con dos electrodos por canal y un electrodo de realimentación para la pierna derecha).
3. Zócalo de conexión para el ADS1298³⁸.
4. Área dedicada a la etapa de alimentación. Allí se disponen los conectores de tensión y los circuitos de aislación y conversión implementados.
5. Microcontrolador dsPIC33FJ128GP802.
6. Conector DB9 y circuito dedicado a la comunicación por RS-232 con una PC.
7. Conector del modulo HC-05 utilizado para la conexión por Bluetooth.
8. Arreglo de filtros pasabajos analógicos de tipo RC entre los conectores para electrodos y las entradas del ADS1298.

³⁸Este zócalo permite quitar el ADS1298, previamente soldado en una placa adaptadora, y reemplazarlo por uno nuevo en caso de algún inconveniente.

6. Firmware

El firmware es el conjunto de código que provee rutinas de inicialización, configuración, parámetros y funciones necesarias para que el sistema actúe de la manera requerida. El mismo, embebido en el microcontrolador dsPIC, dota al sistema de funcionalidades tales como: inicialización, configuración y control del dispositivo de adquisición ADS1298 (detallado en el Capítulo 5.2), procesamiento de la señal adquirida, así como también el monitoreo de un canal de comunicación establecido con el exterior por un puerto serie. El control del sistema se realiza a través de este canal de comunicación, ya sea desde un dispositivo Android (por medio del módulo Bluetooth) o desde una PC. En el presente Capítulo se detallaran todas estas funcionalidades provistas por el firmware.

El código fue desarrollado en lenguaje C, en el entorno de desarrollo MPLAB X y compilado por el compilador XC16 de Microchip. Debido a su extensión, el mismo esta estructurado de manera tal que separa funciones específicas, parámetros de configuración, constantes y rutinas en una topología que permite su optimización, a la vez que le brinda robustez a la hora de realizar cambios que puedan llegar a comprometer otras áreas. Esto facilita la realización de posteriores versiones del firmware, adaptando o modificando el sistema para mejorar, o expandir, la implementación en cuestión.

La Figura 19 ilustra un diagrama de flujo simplificado del código.

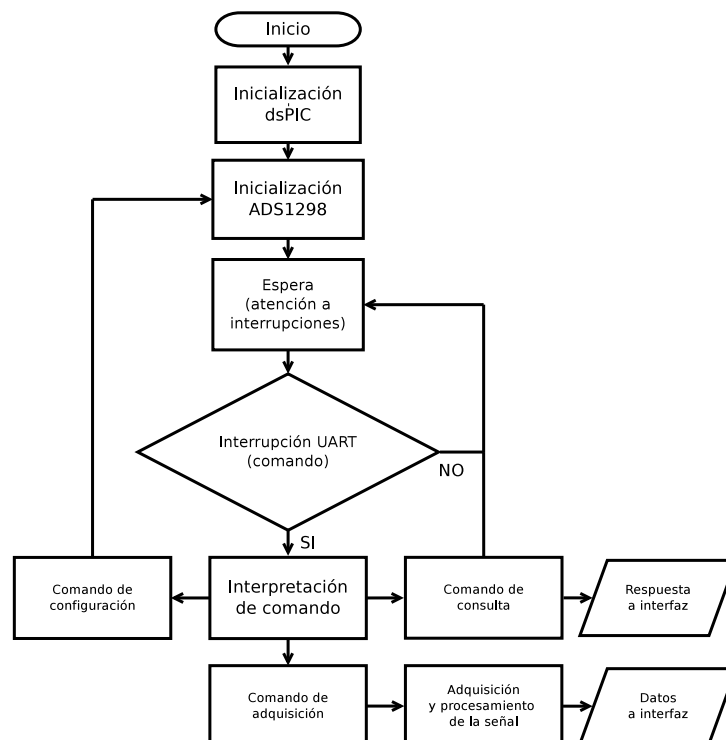


Figura 19: Diagrama de flujo simplificado del firmware.

6.1. UART: PC y Bluetooth

En el diagrama de flujo (Fig. 19) expuesto anteriormente se puede ver como, una vez inicializado, el sistema queda a la espera de órdenes por medio de comandos que se reciben a través de una comunicación serie RS-232 por el módulo de UART del dsPIC. Estos comandos pueden ser enviados desde el dispositivo Android, por medio de Bluetooth, o desde una PC. Para el sistema resulta indistinguible si la comunicación se realiza por medio de Bluetooth o desde un cable (PC), ya que ambos canales comparten el mismo puerto de entrada/salida en el dsPIC³⁹. La implementación final (o comercial) del dispositivo carecería de la posibilidad de comunicarse con una PC, dejando su utilización y control únicamente posible por medio de la vía inalámbrica (Bluetooth).

Luego de la recepción de algún comando, dentro de la rutina de interrupción (disparada por la actividad en el módulo UART), se realiza una interpretación del mismo para determinar la acción a seguir. La Tabla 3 detalla la lista completa de comandos que pueden ser enviados al dispositivo⁴⁰. Estos se pueden clasificar de la siguiente manera: de configuración, de consulta o de adquisición. Los primeros incluyen parámetros asociados que deben ser enviados a continuación. Por ejemplo, el comando de configuración de ganancia (GSET) debe ser utilizado de la siguiente manera: en primera instancia se debe enviar `GSET\n`, luego el sistema quedará a la espera de un parámetro que debe enviarse a continuación en el formato `XY\n` debiendo ser `XY` dos caracteres ASCII numéricos que representen un valor válido de ganancia.

³⁹Debe seleccionarse de manera externa, con un *jumper*, el canal que vaya a utilizarse.

⁴⁰Notar que los comandos están compuestos de cinco caracteres ASCII. Los primeros cuatro definen el comando debiendo estar acompañados al final por el carácter de nueva línea `\n`. Los parámetros asociados también deben finalizarse con este carácter especial.

Comando	Parámetro	Acción
LVON\ <i>n</i> - LVOF\ <i>n</i>	-	Encender - apagar el led verde.
LRON\ <i>n</i> - LROF\ <i>n</i>	-	Encender - apagar el led rojo.
IDRQ\ <i>n</i>	-	Solicitud de ID del sistema. Responde un byte con el numero de ID.
REGL\ <i>n</i>	-	Estado de registros del ADS1298. Responde 26 bytes con el valor actual de los registros.
GSET\ <i>n</i>	XY\ <i>n</i>	Establece ganancia de valor XY para todos los canales. ¹
WREG\ <i>n</i>	XYZ\ <i>n</i>	Establece el valor Z en el registro XY. ²
EECG\ <i>n</i>	-	Inicia el modo continuo de adquisición y filtrado. Devuelve señal de ECG. ³
EVFC\ <i>n</i>	-	Inicia el modo continuo de adquisición y filtrado. Devuelve señal de ECG y resultado de VFC.
STOP\ <i>n</i>	-	Detiene la adquisición. Vuelve a estado de reposo.
TSON\ <i>n</i>	-	Configura al ADS1298 para inyectar una señal cuadrada de prueba. ⁴
TSOF\ <i>n</i>	-	Configura al ADS1298 para adquirir señal de los electrodos.

¹ Los valores posibles para XY son: 01, 02, 03, 04, 06, 08 y 12.

² XY determinan la dirección del registro en hexadecimal. Z debe ser un byte binario con el contenido deseado para el registro. Remitirse a la hoja de datos del ADS1298[16].

³ La frecuencia de adquisición es la preestablecida, de 500 SPS.

⁴ La frecuencia de la señal cuadrada de prueba es de 0,97Hz.

Tabla 3: Lista de comandos para utilizar el sistema.

Las características mencionadas hacen que el dispositivo adquiera las funcionalidades de un sistema de desarrollo versátil y moldeable. Gracias a la implementación de un firmware con comandos de control, se podrían desarrollar otras aplicaciones para el sistema⁴¹, agregando un nivel más de abstracción al desarrollo. Con esto se hace referencia a que el desarrollador utilizaría el sistema sin acceso al contenido del firmware, desde una capa de abstracción superior que enmascara los procesos que se dan en las inferiores. En versiones posteriores del firmware podría incrementarse la capacidad de configuración y control con la implementación de otros comandos de configuración para, por ejemplo, nuevos modos o frecuencias de adquisición.

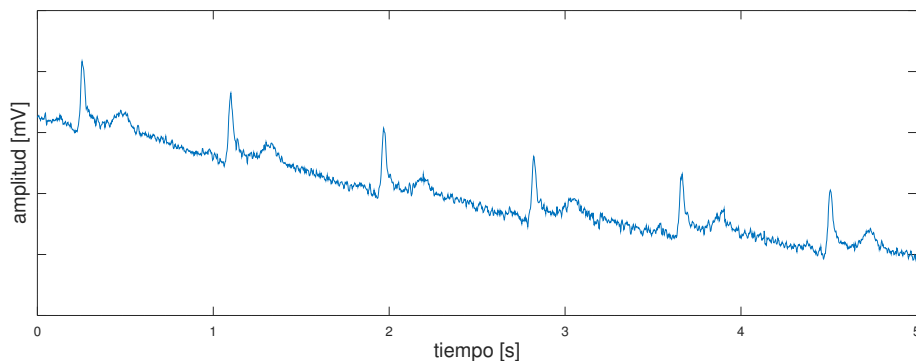
6.2. Rutina de Adquisición

El algoritmo de adquisición y principalmente sus aspectos ligados al hardware (por ejemplo, las interrupciones en los pines dedicados a la adquisición) fueron desarrollados en el Capítulo 5.2.4. Resta exponer lo referente al formato de datos recibidos en el dsPIC

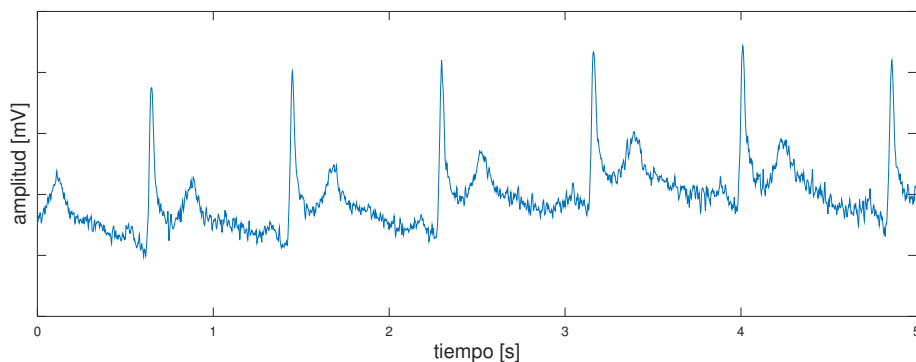
⁴¹Como ser EEG (electroencefalografías) o EMG (electromiografías).

(provenientes del ADS1298) y su manipulación.

Una vez que se inicia el proceso de adquisición (por la recepción de los comandos EEGC o EVFC), el ADS1298 realiza una interrupción en el dsPIC a través del cambio de estado en su pin DRDY, a la frecuencia de adquisición establecida de 500 SPS. La rutina de atención a esta interrupción se encarga de obtener los 216 bits (nueve palabras de 24 bits) desde el buffer de salida del ADS1298. Esta trama de datos se encuentra encabezada por una palabra de 24 bits denominada *palabra de estado*. En esta se transmite información sobre el estado del puerto de entrada/salida (GPIO) del ADS1298, así como también información sobre la calidad en la conexión de los electrodos, entre otros datos que pueden resultar de interés. A continuación le seguirán ocho palabras, de 24 bits cada una, con el valor adquirido desde cada uno de los canales⁴². Una vez obtenidos los datos, los mismos son procesados. Durante esta etapa, realizada en tiempo real durante la adquisición, la información en bruto es sometida al filtrado necesario para su correcta visualización y es ingresada, a su vez, en un algoritmo que determina variables de interés para la caracterización de la VFC. La Figura 20 ilustra dos ejemplos de adquisición reales en la etapa previa al filtrado y procesamiento.



(a) Ganancia unitaria.



(b) Ganancia de seis.

Figura 20: Datos en bruto. Etapa previa al filtrado y procesamiento.

⁴²Los canales que se encuentren apagados serán igualmente incluidos en la trama, con ceros.

6.3. Filtrado Digital

Una señal adquirida de ECG, como cualquier otro biopotencial, posee amplitudes muy pequeñas⁴³, razón por la cual resulta muy susceptible frente a diversas fuentes de ruido. Entre estas fuentes se incluyen, por supuesto, otros biopotenciales. También se hizo mención a que el ancho de banda de interés de la señal de ECG se halla entre los $0,05Hz$ y $150Hz$ [29], por lo que resulta conveniente limitar el espectro a esta banda de interés.

Si bien el límite dado por los filtros pasa-bajos analógicos dispuestos en la cadena de avance cumple con el requerimiento de limitar el espectro hasta los $150Hz$, resta realizar el filtrado (de tipo pasa-altos) para eliminar componentes frecuenciales que se hallen por debajo de los $0,05Hz$. Las razones para este filtrado son diversas. Por un lado es necesario quitar componentes de continua (*off-set*) que pueda tener la señal. Por otro, lado existe un fenómeno indeseado en la adquisición de biopotenciales como el de ECG y es que las señales, comúnmente, se encuentran moduladas por otra señal de baja frecuencia asociada al ritmo respiratorio. Sucede que en el acto de respirar cambian los recorridos del circuito eléctrico que realiza la señal, desde su origen hasta ser adquiridas, circulando por el tejido, electrodos y cables [50]. Esto introduce una componente similar a una senoide de muy baja frecuencia, pero de amplitud considerablemente mayor a la señal de ECG. En la Figura 20, del Capítulo anterior, puede verse claramente este fenómeno y cómo afecta, no solamente al valor medio de la señal (que resultaría variable, con una frecuencia igual a la respiratoria), sino también a la correcta visualización y determinación de las componentes del complejo P,QRS,T. Para solventar esto, la frecuencia de corte del filtro pasa-altos fue llevada hasta los $0,3Hz$, que corresponde a una frecuencia respiratoria estándar en un adulto [1].

Es así que se implementó un filtro digital de tipo FIR (por *Finit Impulse Response*) pasa-altos que atenúa, en tiempo real, valores de continua y componentes de baja frecuencia que afecten a la señal de interés. A continuación se aplica un segundo filtro FIR de tipo elimina-banda. Éste posee una banda de rechazo estrecha, entre $47Hz$ y $53Hz$, para atenuar componentes a la frecuencia de línea de $50Hz$.

La realización del filtrado en una instancia digital trae aparejadas ciertas ventajas. Al tratarse filtros implementados en código, resulta sencilla su modificación o adaptación frente a nuevas condiciones. A su vez, en algunos tipos de filtros digitales, está garantizada su estabilidad⁴⁴.

Esta garantía de estabilidad y la característica inherente (bajo ciertas condiciones) de un aporte de fase lineal a la señal, eliminando la posibilidad de distorsión armónica, fueron las razones por las cuales se tomó la decisión de implementar filtros FIR, dejando de lado los de tipo IIR⁴⁵.

⁴³Las amplitudes de la mayoría de los biopotenciales se hallan en el orden de los micro-volts. Una señal de ECG puede llegar a poseer un rango dinámico de hasta $10mV$ [5].

⁴⁴Los filtros IIR (por *Infinite Impulse Response*) requieren lazos de realimentación en su estructura, de manera que pueden ser potencialmente inestables. Diferente es el caso de los filtros aquí implementados, de tipo FIR, en los que su estabilidad se encuentra garantizada ya que, debido a su estructura sin lazos de realimentación, poseen todos sus polos en origen.

⁴⁵Los filtros IIR también poseen algunas ventajas en comparación con los filtros FIR. Para un respuesta deseada, un filtro FIR requiere de una mayor cantidad de coeficientes respecto del mismo filtro implementado como IIR. Esto implica un mayor consumo de recursos en procesamiento, sumado a un

El diseño de filtros de tipo FIR conlleva una serie de requisitos que deben ser tenidos en cuenta. Como su nombre lo indica, son filtros que poseen una respuesta al impulso finita. Un requisito que garantizaría un aporte de fase lineal es que esta respuesta al impulso posea simetría respecto de su elemento central. Con esto se hace referencia a que los coeficientes del filtro (que resultan ser los valores que componen la respuesta al impulso discreta del mismo), pertenecientes a su función transferencia $h(n)$, deben cumplir las siguientes igualdades, encuadrando en alguno de los cuatro tipos de filtro FIR [41]:

Simetría	Numero de coeficientes	Tipo de FIR
$h(n) = h(N - 1 - n)$	IMPAR	FIR 1
	PAR	FIR 2
$h(n) = -h(N - 1 - n)$	IMPAR	FIR 3
	PAR	FIR 4

Tabla 4: Condiciones de simetría. Tipos de filtro FIR.

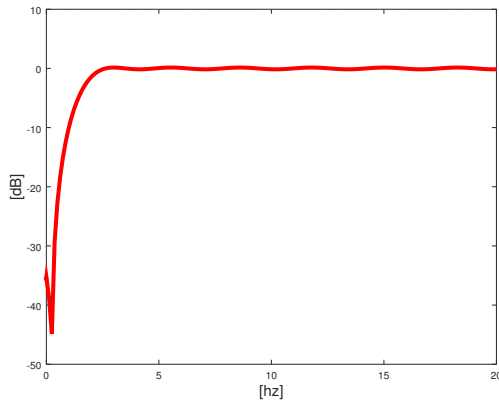
En resumen, resulta de interés que exista un aporte de fase lineal debido a que esto implica que no existirá una distorsión armónica en la señal filtrada, ya que cada componente espectral de la misma recibirá un retardo proporcional a la frecuencia. De este modo, no se altera la relación entre los armónicos que la componen. El retardo aportado a la señal es denominado *retardo de grupo* ($\tau_G(\omega)$) y, como puede verse en la Ecuación (12), se calcula como la derivada, respecto de la frecuencia (ω), de la característica de fase del filtro ($\varphi(\omega)$), en el rango de frecuencias de trabajo. Por lo tanto, si la característica de fase del sistema resulta ser lineal, el retardo calculado no es más que una constante (la pendiente de la característica de fase) a lo largo de todo el espectro de frecuencias de interés [26].

$$\tau_G(\omega) = -\frac{\partial\varphi(\omega)}{\partial\omega} \quad (12)$$

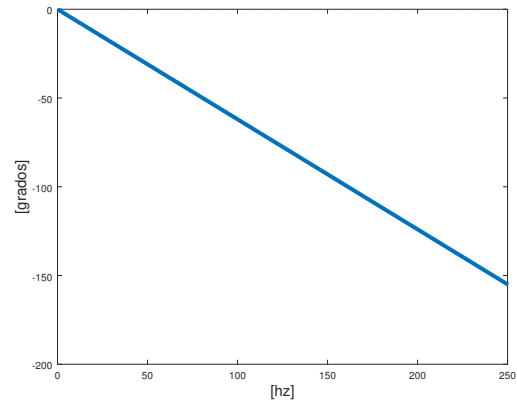
Para el caso de esta implementación, los coeficientes fueron calculados con la función `remez` para el FIR pasa-altos, y `fir1` para el elimina-banda, en el software de calculo numérico GNU Octave. Los mismos fueron escalados⁴⁶ y guardados en archivos bajo una determinada estructura para luego ser compilados y utilizados por el microcontrolador de manera adecuada. Ambas respuestas al impulso se encuadran en la categoría FIR 1 dado que poseen una función transferencia con simetría par y una cantidad de coeficientes impar. La cantidad de coeficientes resultante para las características deseadas resulto en 311 para el filtro pasa-altos y 251 para el filtro elimina-banda. Las Figuras 21 y 22 ilustran las respuestas reales en amplitud y fase para ambos filtros.

retardo mayor en la señal de salida. Sin embargo, en este caso, gracias a la capacidad de procesamiento disponible, se realizó la implementación en formato FIR con el consumo de recursos que ello implica, en pos de garantizar estabilidad e inmunidad a la distorsión armónica.

⁴⁶El escalado aplicado a los coeficientes se realiza para que los mismos se encuentren delimitados por

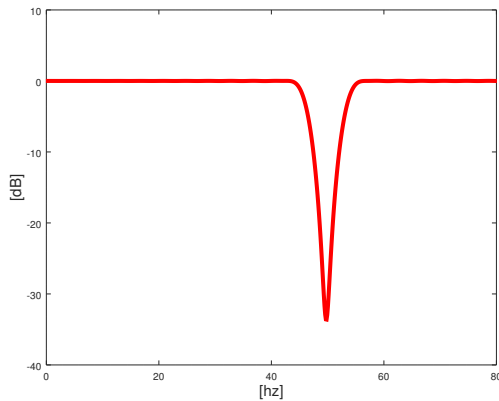


(a) Característica de amplitud.

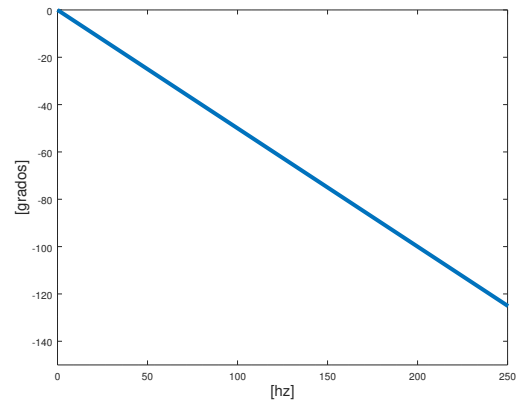


(b) Característica de fase.

Figura 21: Características de amplitud y fase del filtro FIR pasa-altos.



(a) Característica de amplitud.



(b) Característica de fase.

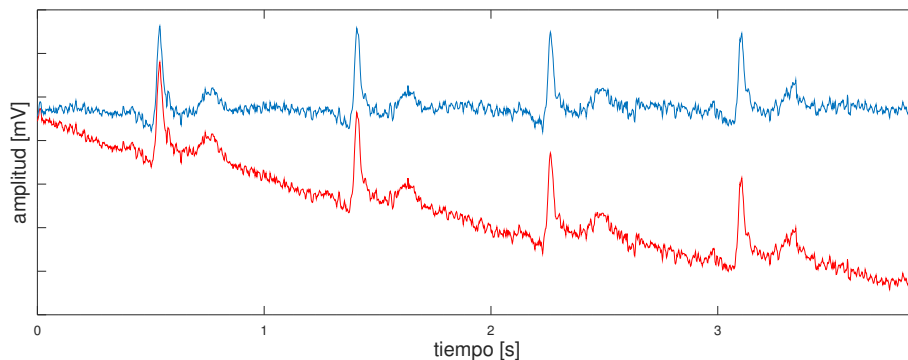
Figura 22: Características de amplitud y fase del filtro FIR elimina-banda.

En cuanto al algoritmo de aplicación de los mismos, la operación implica una convolución entre las funciones transferencia de los filtros y un buffer de datos. Sin incursionar en detalles en cuanto a la operación de convolución, resulta claro que existirá un retardo, o tiempo de establecimiento, entre el ingreso de la primera muestra al filtro y la salida del primer valor válido. Este retardo, que es directamente proporcional a la cantidad de coeficientes de la función transferencia de cada filtro, engloba tanto al retardo de grupo teórico e inherente a los filtros, como a retardos adicionales introducidos por la mecánica propia del algoritmo de convolución en el microcontrolador. Por lo tanto existe una relación de compromiso entre la cantidad de coeficientes y el tiempo disponible para el procesamiento de la señal ya que una mayor cantidad de coeficientes, que implicaría una mejor respuesta del filtro, traería aparejado un mayor consumo de recursos en el sistema y la posibilidad de que ocurra un solapamiento entre el procesamiento de los datos adquiridos y la llegada de datos nuevos para ser procesados.

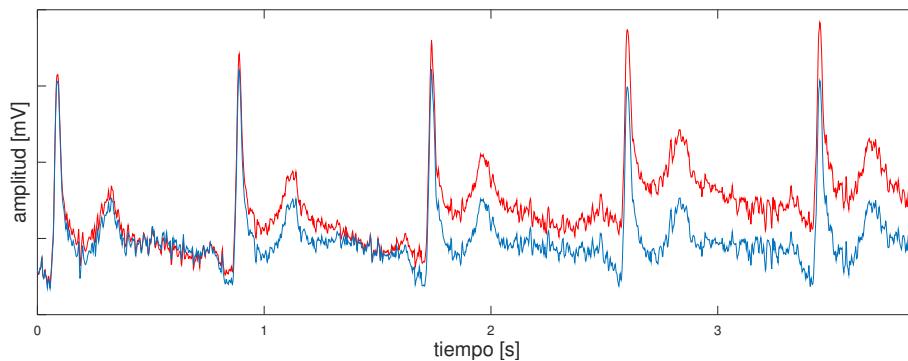
los valores posibles en las longitudes de palabra admisibles para operaciones con el microcontrolador.

La frecuencia de muestreo, establecida en $500SPS$, ofrece el límite superior en cuanto al tiempo dedicado al procesamiento de la señal. Se debe garantizar que los datos sean filtrados y enviados a la interfaz en un tiempo inferior a $2ms$ (periodo de adquisición correspondiente a $500SPS$). Mediciones experimentales demostraron que el tiempo de filtrado insume alrededor de $150ms$.

En lo que respecta al filtrado digital dedicado a la visualización de un electrocardiograma⁴⁷, solo resta exponer ejemplos reales de señales adquiridas y filtradas. La Figura 23 muestra superpuestas las señales adquiridas en bruto (rojo) con sus respectivas versiones luego de ser procesadas por el filtro digital pasa-altos (azul). Allí puede verse claramente la acción del filtro pasa-altos al eliminar las componentes de continua y baja frecuencia que presenta la señal.



(a) Ganancia unitaria.



(b) Ganancia de seis.

Figura 23: Superposiciones de señales en bruto (rojo) con señales filtradas por el filtro pasa-altos (azul).

A su vez, en la Figura 24 puede verse la superposición de una señal en la etapa anterior al filtrado elimina-banda (rojo) con la misma señal filtrada (azul). Resulta notable la poca diferencia entre ellas, sin embargo era lo esperable dadas las condiciones en las cuales fueron adquiridas. Por un lado, teniendo en cuenta las características propias del

⁴⁷Se hace esta aclaración porque en el siguiente Capítulo se expondrán otras etapas de filtrado y tratamiento de la señal, pero dedicadas al estudio de VFC.

sistema de adquisición, detalladas en los Capítulos 5.2.2 y 5.2.3, el mismo brinda un alto grado de inmunidad a la interferencia en modo común. Por otro lado, la adquisición fue realizada con el sistema alimentado con batería de gel y una computadora tipo portátil funcionando con batería, desconectada de la red eléctrica. Debido a esto, la incidencia de ruido proveniente de la línea eléctrica de $50Hz$ resultó muy baja.

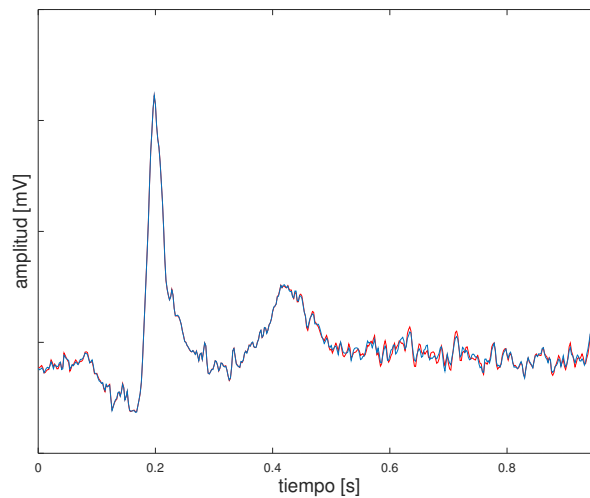


Figura 24: Superposición de señal previa al filtro elimina-banda (rojo) con señal filtrada (azul).

6.4. Cálculo de la Variabilidad de la Frecuencia Cardíaca (VFC)

Dejando de lado los aspectos relativos a la aplicación, o interpretación, de los parámetros obtenidos en un estudio de variabilidad de la frecuencia cardíaca, este Capítulo se centrará en el desarrollo de los algoritmos y cálculos asociados al mismo.

La recepción del comando **EVFC** inicia una rutina de adquisición similar a la ejecutada con el comando **EECG**. A simple vista opera de la misma manera, ya que envía por UART la señal de ECG adquirida y procesada. La realidad es que internamente, además de adquirir los datos y filtrarlos para su correcta visualización en la interfaz, se encuentra desarrollando un procesamiento paralelo de la información. El mismo tiene por objetivo la detección de los latidos y la cuantificación del tiempo entre ellos. Este proceso de detección se basa en una rutina de filtrado y derivación de la señal para la posterior aplicación de un algoritmo de detección de la onda R⁴⁸, y la cuantificación del tiempo de intervalo RR, también denominado IBI (por *Inter-Beat Interval*, o intervalo entre latidos). Una vez obtenidos los tiempos RR, estos pueden ser almacenados y utilizados para abordar un estudio de la VFC desde diversos enfoques, como se verá más adelante.

⁴⁸ Usualmente, la determinación del tiempo entre latidos se realiza en base a la detección del pico de la onda R dentro del complejo QRS. Determinando así el llamado tiempo RR, es decir, el tiempo entre dos complejos QRS consecutivos.

6.4.1. Detección de la onda R

La rutina de detección de la onda R, como se adelantó, se basa en someter a la señal a una nueva etapa de filtrado y derivación. Según la bibliografía consultada al respecto [46] [47], la mayor cantidad de potencia espectral asociada a la onda R se halla en torno a los 10Hz . Por esta razón resultó conveniente la aplicación de un filtro pasa-banda con frecuencias de corte en 8Hz y 12Hz . El mismo se diseñó, al igual que los enumerados en el Capítulo anterior, con el software GNU Octave, utilizando la función `fir1`. La cantidad de coeficientes se estableció en 81 de manera empírica, a través de pruebas experimentales. En la Figura 25 pueden verse las características de amplitud y fase del filtro en cuestión.

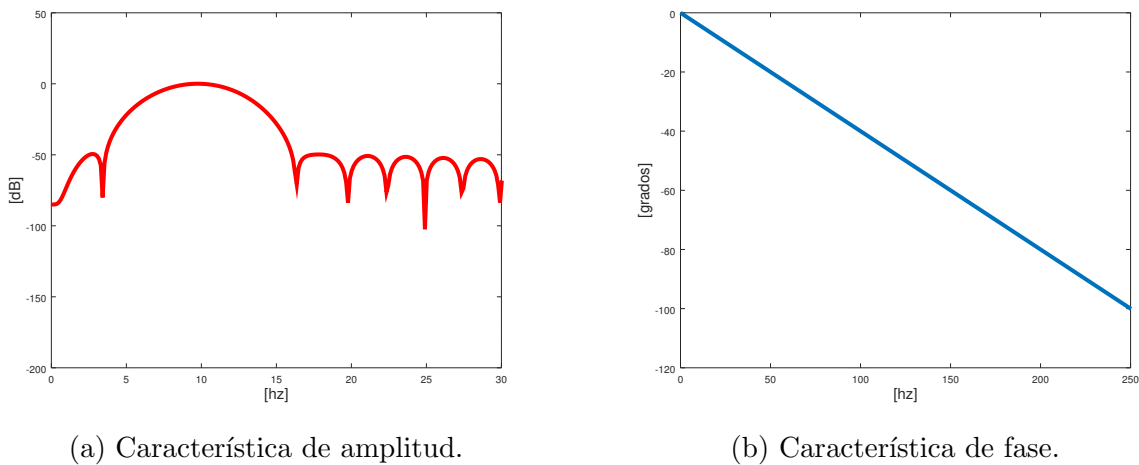


Figura 25: Características de amplitud y fase del filtro FIR pasa-banda.

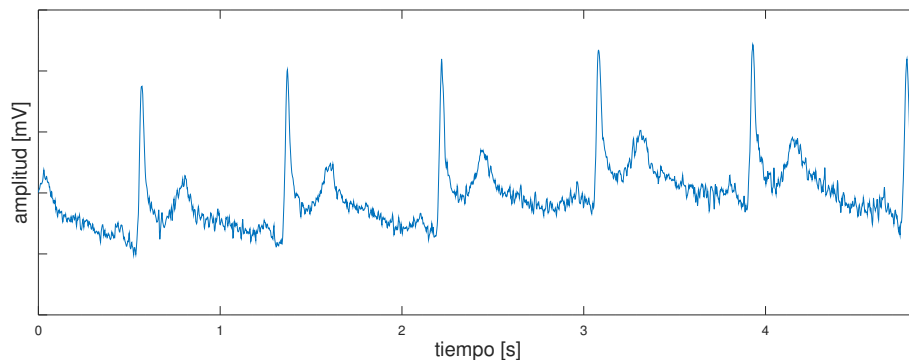
A continuación se realiza una diferenciación de la señal. En la Expresión (13) se muestra la ecuación básica que realiza la derivada entre dos valores consecutivos, siendo $y(n)$ la salida⁴⁹ y $x(n)$ un buffer de entrada rotativo de dos elementos. Básicamente se trata de la aplicación de un filtrado pasa-altos con el único fin de obtener información sobre el espectro de altas frecuencias, característico de las ondas R (en especial, del complejo QRS, debido a que aquí se hallan las pendientes más pronunciadas en una típica señal de ECG), atenuando al mismo tiempo las bajas frecuencias, porción del espectro donde se concentra, en su mayoría, la potencia espectral más significativa en las ondas P y T. La rutina de detección de la onda R basada en el filtrado pasa-banda y una posterior diferenciación de la señal, forma parte de la base de una gran cantidad de algoritmos de detección del complejo QRS [10] [8] [51] [11] [36].

Luego de esto, se realiza una decimación de los datos, anulando aquellos valores menores que cero, ya que de esta manera se pudo diseñar un algoritmo de detección más eficiente y con menor costo en cuanto al consumo de recursos.

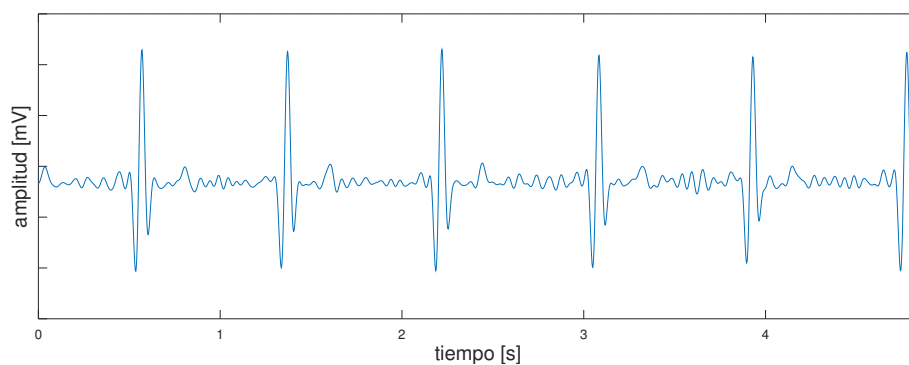
⁴⁹Si bien resulta insignificante frente al retardo introducido en la señal debido a los filtros FIR utilizados en el procesamiento, es necesario poner en evidencia que el proceso de derivación introduce un nuevo retardo, esta vez de una muestra.

Es así que la señal es afectada siguiendo la secuencia mostrada en la Figura 26. En ella puede verse cómo la misma adquiere una forma tal que posibilita la detección de la onda R a través la aplicación de un algoritmo que, mediante una ventana de análisis, realice una búsqueda de los valores pico.

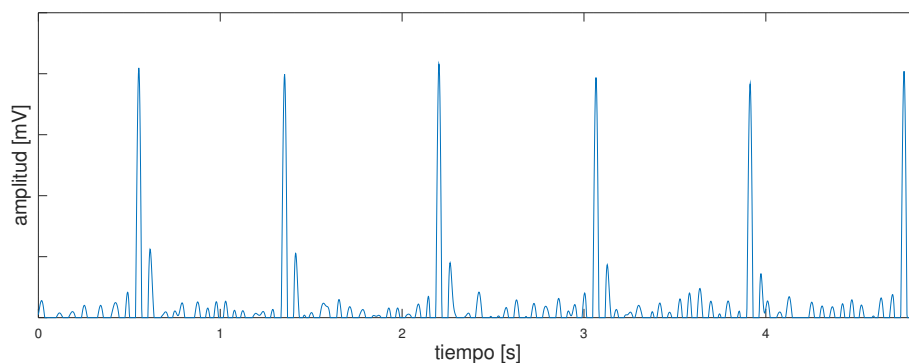
$$y(n) = x(n) - x(n - 1) \tag{13}$$



(a) Señal adquirida original, sin procesamiento.



(b) Señal luego del filtrado pasa-banda.



(c) Señal luego de la diferenciación y recorte de valores negativos.

Figura 26: Etapas de procesamiento de la señal adquirida, para la detección de la onda R.

Es así que la técnica de detección de la onda R finalmente resultó en la implementación de una ventana de exploración que permanece en la búsqueda de un valor que supere un umbral preestablecido⁵⁰ en una señal como la expuesta en la Figura 26c. De esta manera, cuando es detectado un valor superior al umbral, éste resulta ser el dato inicial de

⁵⁰Una vez que se inicia la adquisición de datos, el algoritmo espera un tiempo prudencial de dos segundos, ya que el periodo transitorio de la etapa de filtrado y movimientos involuntarios del individuo bajo estudio pueden introducir falsos picos. Este hecho implicaría la posibilidad de que se genere un falso umbral con un nivel tal que nunca sea alcanzado por la señal electroencefalográfica, anulando así al algoritmo de detección de picos. Luego de este tiempo, se busca el máximo valor que ocurra dentro de los

una ventana de exploración que avanza a la frecuencia de la tasa de datos (500 SPS). El objetivo de esta ventana de exploración es determinar con precisión la posición temporal del máximo valor en el pico. De esta manera, un dato será determinado como pico verdadero, dentro de los valores superiores al umbral actual, si los siguientes diez⁵¹ decrecen consecutivamente, o se hacen cero. Una vez que el algoritmo establece la presencia de un valor pico verdadero en la señal y su posición en el tiempo, por un lado se actualiza el nivel del umbral (80 % del valor del pico), que establecerá cuándo se inicie nuevamente la búsqueda del máximo en un nuevo pico, y por otro lado se reinicia un contador del microcontrolador utilizado para establecer el tiempo entre latidos con una resolución de *1ms*. Este valor es el denominado tiempo RR o IBI.

A modo de ejemplo, en la Figura 27 se puede ver una extracción del primer pico de la Figura 26c, correspondiente al primer latido. En ella se resalta en rojo a la ventana en el instante en el que sería detectado su primer valor (P), como un pico verdadero. Puede verse como a continuación de P, los siguientes diez valores decrecen siendo nulos los dos últimos, cumpliéndose así las condiciones necesarias para la detección univoca del pico. A su vez, en color verde, y marcado con la letra U, se muestra el valor del umbral actual en el cual se comenzó la búsqueda con la ventana.

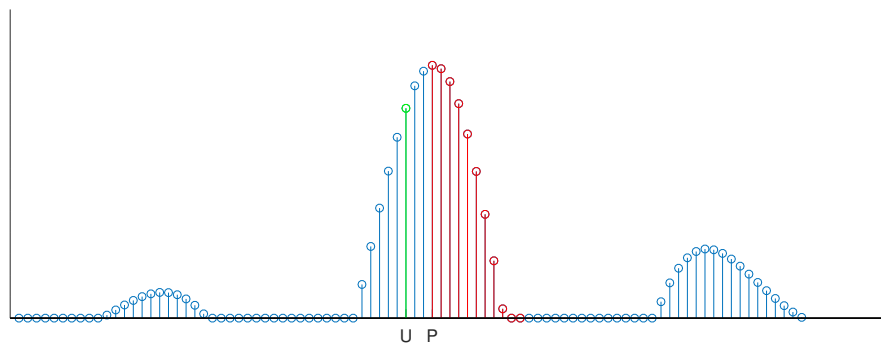


Figura 27: Umbral (U) y detección de pico verdadero (P) dentro de una ventana de datos (rojo).

6.4.2. Estudio de VFC - Espectro de interés

El almacenamiento de los tiempos RR, obtenidos gracias al algoritmo detallado hasta aquí, posibilita el abordaje de un estudio de la variabilidad de la frecuencia cardíaca⁵² desde diversos puntos de vista, que fueron detallados en capítulos anteriores.

Con estos tiempos se elabora una trama de datos denominada *tacograma* o *periodograma*, consistente en una serie de tiempos RR. Esta trama posee una particularidad y es que,

próximos dos segundos de adquisición. Este será el valor pico inicial y el 80 % del mismo se establecerá como el umbral utilizado para la determinación de los picos posteriores.

⁵¹El tamaño de la ventana, de diez valores, fue establecido heurísticamente mediante la observación de señales reales adquiridas y procesadas.

⁵²Resulta necesaria la aclaración de que la frecuencia cardíaca instantánea es, justamente, el valor inverso al periodo de los latidos, es decir, al tiempo RR, o IBI.

por su propia naturaleza, los datos que la componen no se encuentran equiespaciados en el tiempo. Este hecho no sería un limitante para el cálculo de parámetros estadísticos en los que se basa un abordaje en el dominio del tiempo de la VFC. Sin embargo, aquí se propone la realización de un estudio espectral de la información dada por el tacograma. Este estudio provee información sumamente útil para profesionales que deseen realizar estimaciones sobre los índices de VFC relativos al dominio de la frecuencia.

La mayoría de los estudios desarrollados para un análisis espectral de la VFC se basan en tacogramas con los tiempos RR almacenados durante un lapso no menor a los cinco minutos. Como se detalló en el Cap. 4.3, esto garantizaría la obtención de información espectral contenida en las bandas de VLF, LF y HF. De esta manera, se plantea a la banda de VLF como límite inferior, siendo posible llegar a ULF extendiendo considerablemente el tiempo de adquisición [42] [45].

6.4.3. Periodograma de Lomb-Scargle

Una vez detallado el objeto de estudio y delimitado su alcance, el paso siguiente consistió en una revisión del estado del arte en cuanto al procesamiento espectral de este tipo de señales que, debido a su característico periodo irregular, no resulta trivial. Esta característica encuadra a la señal en lo que se suele denominar *observación puntual*, es decir, que la misma se compone de valores temporales discretos que pueden indicar, entre otras cosas, el estado de una variable en determinado momento, una sucesión de eventos, etc.

Las técnicas utilizadas para hallar el espectro de frecuencias en este tipo de señales son muy variadas. Muchas de ellas se basan en métodos regresivos [34] [4] [3], de diversos órdenes, para luego obtener la DFT (transformada discreta de Fourier), o FFT (transformada rápida de Fourier), y, seguidamente, la densidad espectral de potencia.

Dentro de los trabajos dedicados a la caracterización y comparación entre estos métodos y aquellos que no requieren de técnicas regresivas, surge como denominador común un método denominado *periodograma de Lomb-Scargle* [7] [35]. El mismo se encuentra especialmente aplicado a la detección y caracterización de periodicidad en eventos astronómicos de, aparente, periodo irregular [49] [27]. Otras disciplinas, como la Biología, lo aplican en el estudio de series temporales tomadas de fenómenos asociados a los ritmos circadianos, ciclos de vida de colonias de bacterias, expresiones genéticas, entre otras [9]. Incluso existen trabajos donde es utilizado directamente para la estimación de la densidad espectral de potencia en estudios de VFC, al mismo tiempo que se contrastan los resultados con otros métodos o técnicas existentes [10] [35] [7].

Las técnicas basadas en regresión, para obtener series de datos equiespaciados, por lo general resultan ser poco eficientes en cuanto a la utilización de recursos en el procesamiento. Incluso, la naturaleza de los fenómenos de periodo irregular puede presentar situaciones en las que la serie de datos contenga espacios de tiempo sin información ⁵³. Estos casos suelen verse afectados por sesgos asociados a los criterios adoptados al momento

⁵³Esto sucede especialmente en eventos astronómicos, donde las observaciones usualmente se realizan

de tratar con estos espacios en los datos. Los mismos pueden ser llenados con información dada por una interpolación lineal (o de orden superior), o bien truncar y mantener el último valor adquirido. Ambas consideraciones en la falta de datos hacen que en el espectro final exista un incremento de potencia en baja frecuencia. Por esta razón se debe tener precaución a la hora de considerar aplicar técnicas regresivas, teniendo en cuenta los factores experimentales que puedan hacer que surja información espectral asociada al experimento y sus condiciones, y no al objeto de estudio [48].

En resumen, las razones para aplicar un método como el periodograma de Lomb-Scargle resultan ser, por un lado prácticas, debido a la existencia de un algoritmo de aplicación directa optimizado por Press y Rybicki [38], así como también culturales, ya que el mismo es ampliamente utilizado en diversas disciplinas y se halla respaldado por una gran cantidad de trabajos, donde no solo es aplicado sino que, en la mayoría, es puesto a prueba y analizado en cuanto a la veracidad de sus resultados.

Deducción de la expresión de Lomb-Scargle

Para obtener la expresión del periodograma de Lomb-Scargle resulta necesario comenzar por la definición de la DFT. La Ecuación (14) representa la transformada de Fourier $X(f)$, de una señal continua $x(t)$, muestreada N veces a intervalos de tiempo Δt , para obtener la serie de datos x_n . Dadas las consideraciones establecidas por el teorema de Nyquist, se puede decir que el rango de frecuencias relevante se halla entre $0 \leq f \leq 1/\Delta t$, por lo que se definen N valores de frecuencia equiespaciados una distancia $\Delta f = 1/(N\Delta t)$. Es así que, luego de un ajuste en la notación, estableciendo que $X_k = X(k\Delta f)$, se llega a la expresión mostrada en la Ecuación (15), más conocida como la forma estándar de la transformada discreta de Fourier (DFT) [40].

$$X(f) = \sum_{n=0}^{N-1} x_n e^{-2\pi i f n \Delta t} \quad (14)$$

$$X_k = \sum_{n=0}^{N-1} x_n e^{-\frac{2\pi i}{N} k n} \quad (15)$$

Aplicando la definición de densidad espectral de potencia a la ecuación de la DFT (ver Ec. (15)), se computa lo que se conoce como "periodograma clásico" (o periodograma de Schuster), visto en la Ec. (16). En el caso de ser aplicado a datos equiespaciados en

de noche e incluso sólo bajo condiciones climáticas favorables. Debido a esto, si el fenómeno que se pretende estudiar requiere de una ventana de observación del orden de días, o semanas, solamente habría información obtenida durante las noches. Esta periodicidad únicamente ligada a la técnica de medición y no a la señal de interés, repercute en la adición, en el espectro calculado, de componentes asociadas a periodos de un día y sus múltiplos [48].

el tiempo, el periodograma clásico es capaz de devolver toda la información relevante en cuanto a las componentes frecuenciales presentes en la señal. Esto se extiende sin mayores inconvenientes al caso de señales con muestreo irregular. Hay que destacar que el periodograma no representa exactamente lo mismo que la función densidad espectral de potencia. Resulta que el periodograma, justamente por tratarse de un cálculo realizado sobre una señal discreta, constituye una estimación de la verdadera densidad espectral de potencia, asociada a la señal continua de la cual se habría obtenido la versión discreta luego del muestreo.

$$P_S(f) = \frac{1}{N} \left| \sum_{n=0}^{N-1} x_n e^{-2\pi i f t_n} \right|^2 \quad (16)$$

La expresión mostrada en la Ec. (16) puede ser reescrita de la siguiente manera:

$$P_S(f) = \frac{1}{N} \left[\left(\sum_n x_n \cos(2\pi f t_n) \right)^2 + \left(\sum_n x_n \sen(2\pi f t_n) \right)^2 \right] \quad (17)$$

Scargle [43], luego propone una forma generalizada del periodograma clásico con el fin de desarrollar una función que devuelva el mismo contenido armónico a una determinada frecuencia ω , obtenido de una aproximación por mínimos cuadrados de la serie de datos, con la forma [37]:

$$x(t) = A \cos(\omega t) + B \sen(\omega t) \quad (18)$$

Es así que la expresión generalizada del periodograma propuesta por Scargle resulta:

$$P_S(f) = \frac{A^2}{2} \left(\sum_n x_n \cos(2\pi f [t_n - \tau]) \right)^2 + \frac{B^2}{2} \left(\sum_n x_n \sen(2\pi f [t_n - \tau]) \right)^2 \quad (19)$$

donde A , B y τ son funciones de la frecuencia f y de los tiempos t_n , correspondientes a la serie de datos $x(t_n)$.

Finalmente, adoptó expresiones para A , B y τ tales que el periodograma se reduzca a la forma clásica para el caso de datos equiespaciados, sus propiedades estadísticas puedan ser halladas y, a su vez, resulte insensible a desplazamientos temporales globales en la serie de datos [48]. De esta manera, la Ecuación (20) representa el *periodograma normalizado de Lomb-Scargle*.

$$P_{LS}(f) = \frac{1}{2\sigma^2} \left\{ \frac{[\sum_n (x_n - \bar{x}) \cos(2\pi f [t_n - \tau])]^2}{\sum_n \cos^2(2\pi f [t_n - \tau])} + \frac{[\sum_n (x_n - \bar{x}) \sen(2\pi f [t_n - \tau])]^2}{\sum_n \sen^2(2\pi f [t_n - \tau])} \right\} \quad (20)$$

definiendo, a su vez, la media \bar{x} , la varianza σ^2 y la relación para obtener el desplazamiento τ :

$$\bar{x} = \frac{1}{N} \sum_{n=1}^N x_n \quad (21)$$

$$\sigma^2 = \frac{1}{N-1} \sum_{n=1}^N (x_n - \bar{x})^2 \quad (22)$$

$$\tan(4\pi f\tau) = \frac{\sum_n \text{sen}(4\pi f t_n)}{\sum_n \text{cos}(4\pi f t_n)} \quad (23)$$

La constante τ , obtenida mediante la Ec. (23), es la encargada de garantizar, para cada frecuencia f , una invarianza frente a desplazamientos temporales en la serie de datos. De esta manera se garantiza la ortogonalidad necesaria dada la aproximación por mínimos cuadrados inherente a la expresión generalizada propuesta por Scargle [43].

A la hora de establecer un límite al contenido espectral de una señal, si la misma fue obtenida mediante un muestreo regular, se puede afirmar que su espectro será válido hasta la mitad de la frecuencia establecida en el proceso de adquisición de los datos, usualmente denominada *frecuencia de Nyquist*. Esta frecuencia determina el contenido armónico máximo que se podría hallar libre de solapamiento⁵⁴. Teniendo en cuenta que la frecuencia de Nyquist posee relación directa con la simetría presente en el tren de deltas de Dirac que representan la ventana de observación en la serie de datos, en el caso del muestreo irregular⁵⁵ surge un inconveniente a la hora de establecer un valor para la misma. En [48] se discute ampliamente el tema en cuestión. Allí se exponen una serie de posturas tomadas al respecto por la comunidad científica que hace uso de estas técnicas.

Usualmente se calcula el periodo medio \bar{T} entre la serie de datos y se establece la frecuencia de Nyquist como: $f_{Ny} = 1/2\bar{T}$. Otros autores sugieren establecer su valor en función del mínimo periodo hallado en la serie, o bien definirlo en base a la resolución disponible en la adquisición de los datos. Finalmente, en [48] se llega a la conclusión de que si existe un límite análogo al impuesto por Nyquist, el mismo se encuentra varios órdenes de magnitud más arriba de los que se puedan establecer en las consideraciones mencionadas anteriormente. Esta afirmación se encuentra respaldada empíricamente con experiencias en las que se pueden discernir componentes espectrales presentes en una señal conocida, dentro de una banda de frecuencias muy superior a la que se pretenda considerar como

⁵⁴Siempre y cuando se haya implementado el debido filtrado pasa bajos con frecuencia de corte $f_S/2$, siendo f_S la frecuencia de muestreo.

⁵⁵Viéndolo representado como un tren de deltas espaciadas de manera irregular.

límite de Nyquist.

Para la implementación final se utilizó un algoritmo desarrollado en C por Press y Rybicki [38]. Estos autores plantearon una versión⁵⁶ mejorada del algoritmo de Lomb-Scargle que optimiza los recursos utilizados por microcontroladores, o procesadores, abocados a la tarea.

Se obtienen 1000 puntos a una resolución de $0,004Hz$, lo que devuelve el contenido espectral hasta los $0,4Hz$, límite superior del espectro de interés.

Pruebas finales

La Figura 28 muestra, por un lado, una señal (28a), representada en la Ecuación (24), compuesta por una serie acumulativa (t_n) de valores aleatorios, simulando periodos entre latidos normales⁵⁷, sumada a tres funciones senoidales de frecuencias $0,03Hz$, $0,2Hz$ y $0,35Hz$ ⁵⁸. Se estableció una ventana de observación de cinco minutos para la misma. Por otro lado, la Figura 28b muestra el periodograma de Lomb-Scargle⁵⁹ correspondiente a esta señal de prueba, calculado con el microcontrolador dsPIC. Allí puede verse claramente la presencia de las componentes armónicas asociadas a los senos sumados a la señal aleatoria. Esto es una evidencia más de la efectividad de este algoritmo a la hora de detectar periodicidad en señales de periodo irregular.

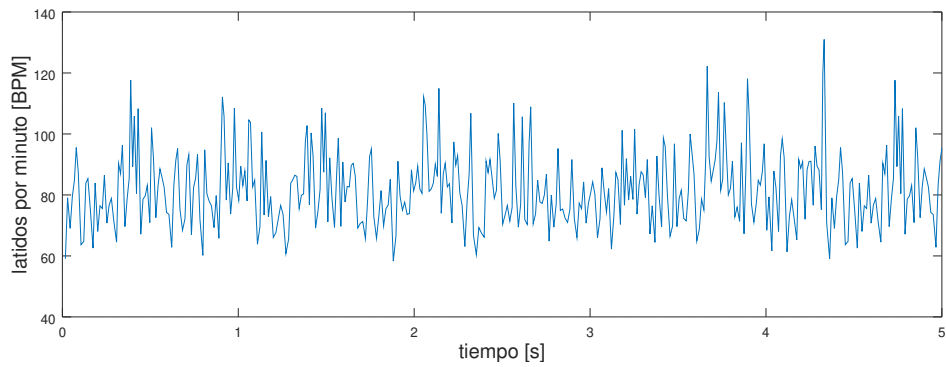
$$x_n = \sum_n t_n + a_1 \cdot \text{sen}(2\pi 0,03 \cdot t_n) + a_2 \cdot \text{sen}(2\pi 0,2 \cdot t_n) + a_3 \cdot \text{sen}(2\pi 0,35 \cdot t_n) \quad (24)$$

⁵⁶Esta versión más eficiente surge de manera análoga al desarrollo del algoritmo de la FFT frente a la DFT.

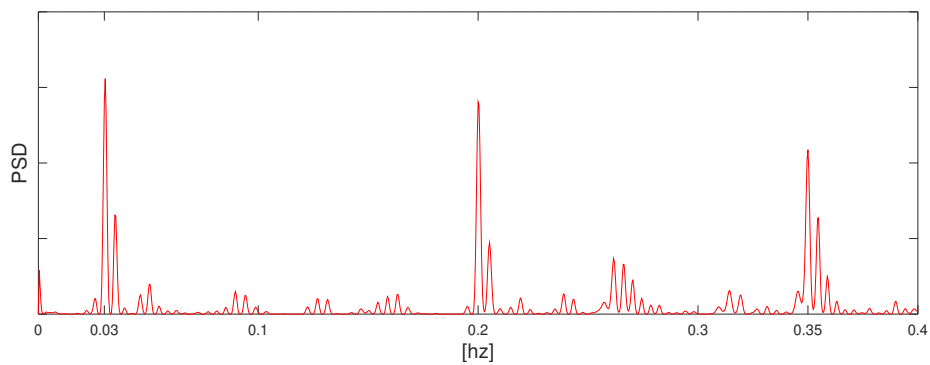
⁵⁷Los valores fueron generados con una función de GNU Octave que devuelve valores enteros aleatorios. El rango de valores enteros se estableció entre 60 y 100, como límites normales de latidos por minuto (BPM).

⁵⁸La elección de estas frecuencias no es casual. Las mismas representan los valores medios de las bandas de interés en un estudio de VFC de corto tiempo, es decir VLF, LF y HF respectivamente para cada una de ellas.

⁵⁹El valor absoluto de potencia espectral (PSD) no suele ser de interés, debido al carácter netamente cualitativo de los estudios en los que se suele utilizar este tipo de algoritmos. Usualmente se requiere de estas técnicas para detectar periodicidad o establecer relaciones entre bandas del espectro, de modo que el valor de PSD se informa normalizado, es decir con valores entre 0 y 1.



(a) Señal de prueba.

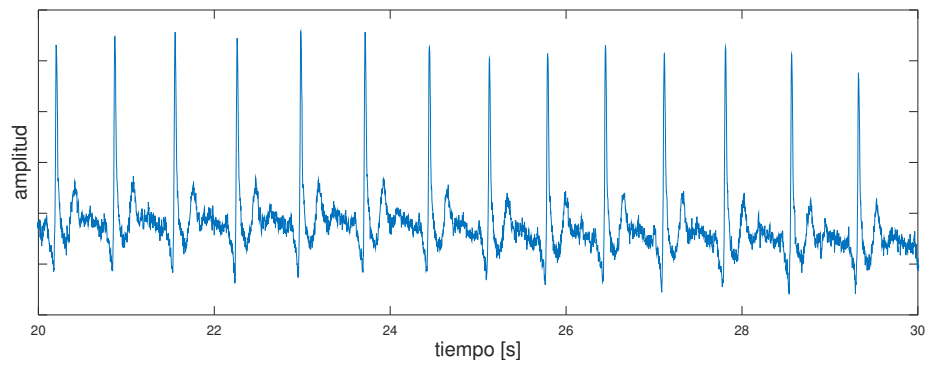


(b) Periodograma de Lomb-Scargle.

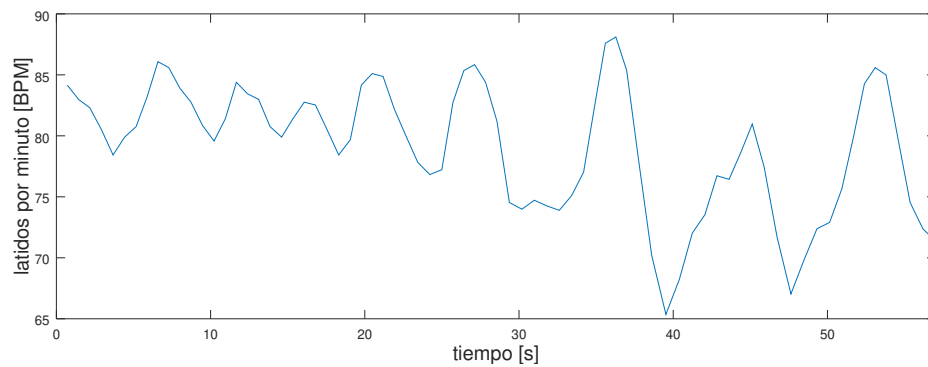
Figura 28: Señal de prueba y su periodograma de Lomb-Scargle calculado por el microcontrolador dsPIC.

Finalmente, en la Figura 29 se exponen datos reales obtenidos durante un minuto con el dispositivo desarrollado. Por un lado se ve una ventana de diez segundos de electrocardiograma⁶⁰, seguida de una serie acumulativa de periodos entre latido con su respectivo periodograma de Lomb-Scargle.

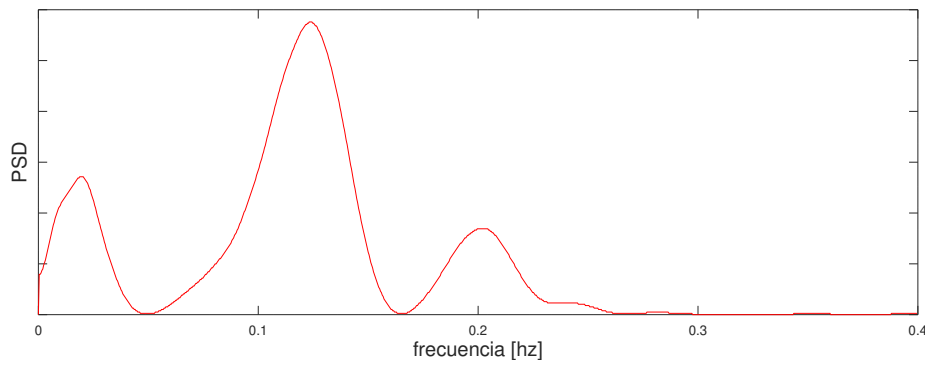
⁶⁰El sistema entrega la trama de datos completa de electrocardiograma, correspondiente al tiempo total de adquisición. Aquí se cortó el gráfico a una ventana de diez segundos por una cuestión meramente ilustrativa.



(a) Electrocardiograma (ventana de diez segundos).



(b) Serie acumulativa de periodos entre latidos.



(c) Periodograma de Lomb-Scargle.

Figura 29: Resultados finales en un estudio de VFC realizado durante un minuto. Electrocardiograma (recorte de diez segundos), serie de periodos entre latidos adquirida durante un minuto y su periodograma de Lomb-Scargle calculado por el microcontrolador dsPIC.

7. Interfaz - Android

Desde su etapa inicial, el proyecto se orientó hacia el desarrollo de un dispositivo portable y de bajo costo. Sin duda, la interfaz con un usuario final resulta, en la mayoría de los proyectos electrónicos que requieran de una, uno de los puntos más costosos si se pretende utilizar tecnología moderna como pantallas táctiles, posibilidad de conectividad con otros dispositivos, acceso a Internet, etc.

La utilización, o el aprovechamiento (utilizando un termino más adecuado a este fin), de teléfonos celulares u otros dispositivos portables, como las tablets, brindan la posibilidad de adoptar como interfaz a sistemas que resulten habituales a la mayoría de los usuarios. Ésto resulta posible gracias a que, en la actualidad, prácticamente la totalidad de estos dispositivos posee una pantalla táctil, conectividad por Bluetooth, acceso a Internet, sensores embebidos, entre muchas otras prestaciones disponibles para el desarrollador. Además suelen poseer una capacidad de procesamiento que, la mayoría de las veces, resultaría excesiva frente a los requerimientos de un entorno como el que se desarrollará en este Capítulo.

El diseño de una interfaz para este proyecto pudo haberse llevado a cabo bajo una diversidad de sistemas operativos entre los que se destacan Android e iOS, siendo estos los más populares en el mercado actual. La elección del sistema Android como el mejor candidato para el desarrollo de una aplicación se encuentra ampliamente fundamentada. Por un lado, resulta indudable la popularidad y masividad con la que cuenta este entorno en el mercado. Según datos de la consultora *Gartner*⁶¹, a mediados del año 2018 Android e iOS contaban con más del 99 % del mercado en lo que respecta a dispositivos nuevos con alguno de estos sistemas, dejando de lado así a otros sistemas como el Windows Phone. Dentro de ese amplio porcentaje se destaca un 86 % correspondiente únicamente a Android.

Por otro lado, y probablemente debido a su popularidad, Android posee una amplia comunidad que ofrece soporte, cursos, tutoriales, y demás variantes que impliquen la difusión de conocimientos sobre el desarrollo en su plataforma. Esto se encuentra impulsado principalmente por sus propios desarrolladores⁶² oficiales.

El nivel de material didáctico disponible y la magnitud de la comunidad de ayuda que respalda a los Ingenieros, u otros profesionales, que se propongan desarrollar bajo esta plataforma aprovechando así su inmenso potencial, son comparables con lo que puede verse en la comunidad asociada a GNU Linux y al *software libre* en general. Este hecho no debe resultar extraño al vincularlo con Android debido a que su núcleo esta basado, justamente, en un *kernel* Linux.

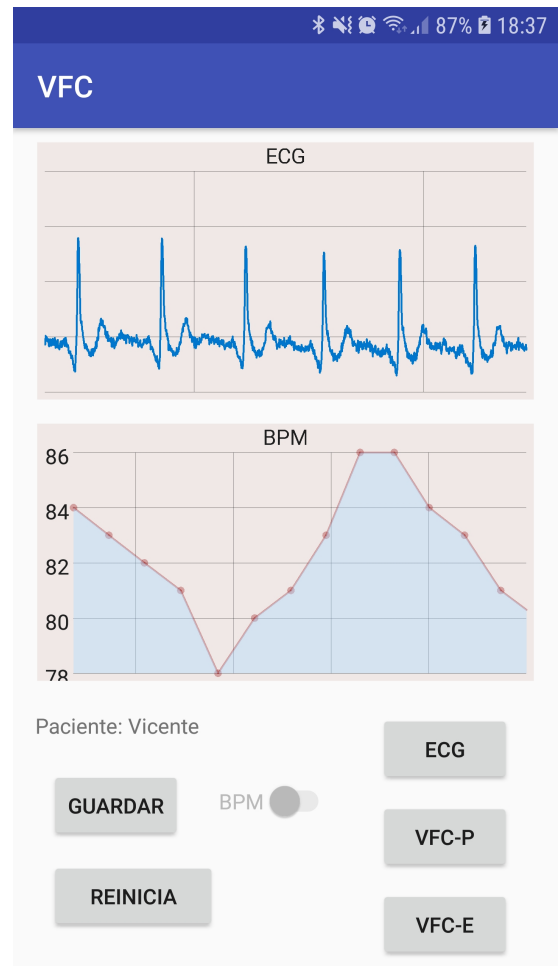
⁶¹Gartner es una empresa consultora y de investigación respecto a tecnologías de la información con sede en Connecticut, Estados Unidos.

⁶²En la página oficial para desarrolladores de Android[6] se encuentra disponible una gran cantidad de recursos didácticos e instructivos necesarios tanto para comenzar a programar con escasos conocimientos en el área, así como para utilizarlos de material de consulta, o actualización, durante la actividad profesional de un desarrollador de software.

La programación de la interfaz se realizó en el entorno de desarrollo oficial llamado *Android Studio*. Consta de una aplicación sencilla e intuitiva que permite el control total del sistema, mediante una conexión por Bluetooth, a la vez que provee un entorno adecuado para la correcta visualización, almacenamiento y distribución de la información obtenida durante el estudio de la VFC.



(a) Pantalla inicial. Sistema conectado y en espera.



(b) Pantalla final luego de un estudio de VFC.

Figura 30: Capturas de pantalla de la aplicación desarrollada en Android Studio.

La Figura 30 muestra dos capturas de pantalla obtenidas de la aplicación desarrollada, una del estado inicial y otra de la situación posterior a un estudio de VFC. Ambas servirán como referencia para enumerar las diferentes funcionalidades y los procesos que transcurren de manera transparente al usuario.

Funcionalidades

La pantalla inicial (Fig. 30a) contiene los dos gráficos principales donde se verán los datos de electrocardiograma (arriba) y BPM (abajo) (ver Fig. 30b). En su parte inferior se puede ver una serie de botones, que serán detallados a continuación, y una llave selectora (BPM) para activar el gráfico de BPM. Arriba de estos y debajo de los gráficos, un cuadro de texto da indicaciones al usuario o brinda información que resulte de utilidad.

Los botones ejecutan diversas acciones dependiendo de la situación en la que se encuentre el programa, es decir, algunos cambian en cuanto a la acción que ejecutarán. Por ejemplo, la conexión por Bluetooth se ejecuta en una serie de pasos que hacen que el botón que se ve con el texto **APAGA BT** sea utilizado de manera cíclica para manejar el módulo Bluetooth y la conexión. Al presionarlo, no solo apaga el módulo Bluetooth del dispositivo, sino que su función cambia (su texto cambia a **ENCIENDE BT**) y pasa a utilizarse para encender el módulo. Luego de encenderlo, se utilizará para enumerar los dispositivos Bluetooth remotos disponibles para realizar una conexión. Si el sistema remoto se encuentra encendido y disponible, se establece la conexión y así se crea un enlace con la interfaz en el dispositivo Android.

Los botones **ECG** y **VFC** envían los comandos (ver Cap. 6.1) que ejecutan la rutina de electrocardiograma o de estudio de VFC, respectivamente. **ECG** hará que únicamente se adquiera señal electrocardiográfica, con visualización en la pantalla superior. En cambio **VFC** ejecutará la rutina de adquisición de electrocardiograma y determinación de tiempos RR para el posterior cálculo del periodograma de Lomb-Scargle. En resumen, se realiza el estudio completo de la variabilidad de frecuencia cardíaca, dando como resultado la pantalla mostrada en la Figura 30b.

Los resultados se obtienen luego de un periodo de adquisición de cinco minutos y el posterior cálculo del periodograma. Durante ese tiempo, el sistema remoto envía tramas de datos estructuradas con información sobre los valores para la elaboración del ECG (tres bytes) en tiempo real, así como también la información referida a los periodos entre latidos (dos bytes)⁶³. Cada una de estas tramas, compuestas por un total de cinco bytes, son enviadas a una tasa de datos propia del sistema de adquisición, de 500 SPS. Una vez que el sistema remoto llega al tiempo límite establecido de cinco minutos, envía una trama conocida a la interfaz, que cumple la función de avisar que debe suspender la visualización de datos en tiempo real y quedarse a la espera de los resultados. Luego de que estos se encuentren listos y almacenados en la memoria del microcontrolador, se elabora una nueva trama final donde se envían *2kbytes* (mil valores de 16 bits) correspondientes al periodograma calculado.

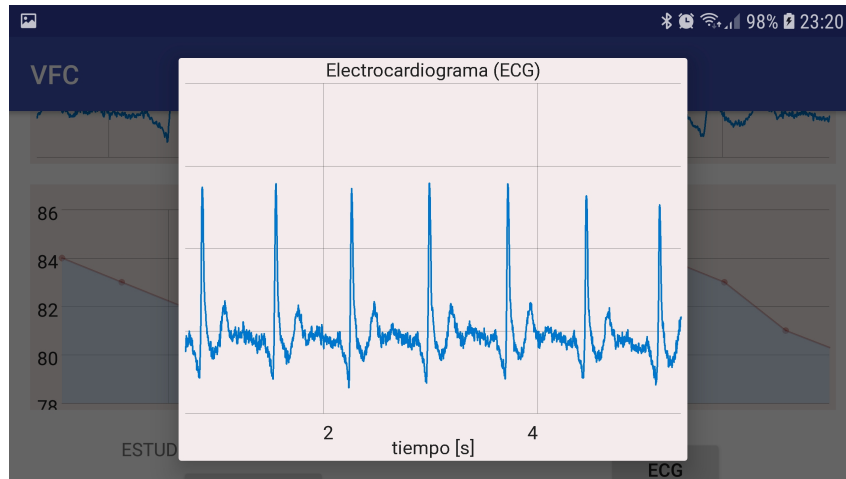
Los botones en la parte inferior derecha de la pantalla presentan gráficos en diálogos que se despliegan de manera apaisada. Los tres botones muestran las imágenes presentadas en la Figura 31.

⁶³Estos dos bytes serán iguales a cero salvo cuando se haya detectado un pico de onda R, donde corresponderán al valor en milisegundos del periodo entre latidos calculado.

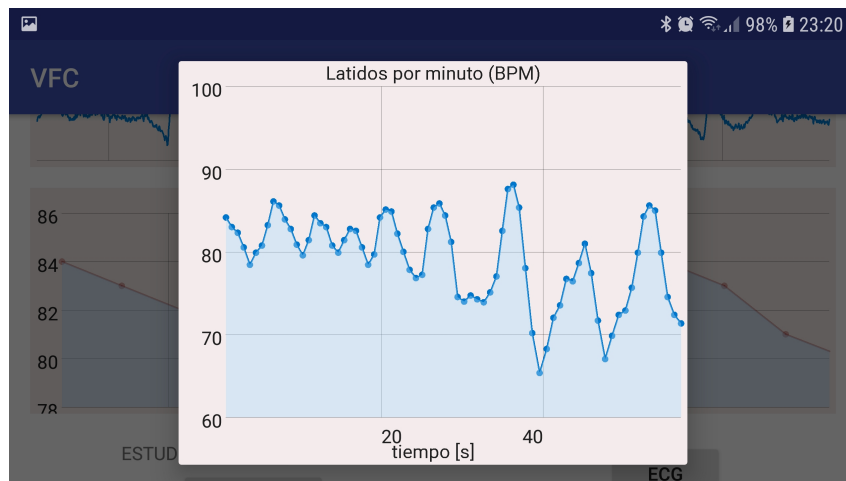
Por último, el botón **GUARDAR** genera un archivo de vectores⁶⁴ con la información completa de electrocardiograma, serie de periodos y periodograma de Lomb-Scargle. De esta manera, la información puede ser enviada a una computadora o compartida a través de los medios que ofrezca el dispositivo utilizado.

Todo este proceso de intercambio entre el sistema remoto de adquisición y la interfaz, fue diseñado e implementado mediante una rutina de comunicación bidireccional. Este enlace fue posible gracias a que el código de la interfaz respeta ciertas pautas preestablecidas para la comunicación y utiliza adecuadamente los comandos implementados en el firmware del sistema remoto de adquisición. Esto abre las puertas al desarrollo de nuevas interfaces, sobre prácticamente cualquier sistema operativo o entorno de desarrollo, sin que el programador deba preocuparse por los procesos subyacentes al sistema de adquisición. Los mismos resultan enmascarados por el protocolo de comandos implementado en él.

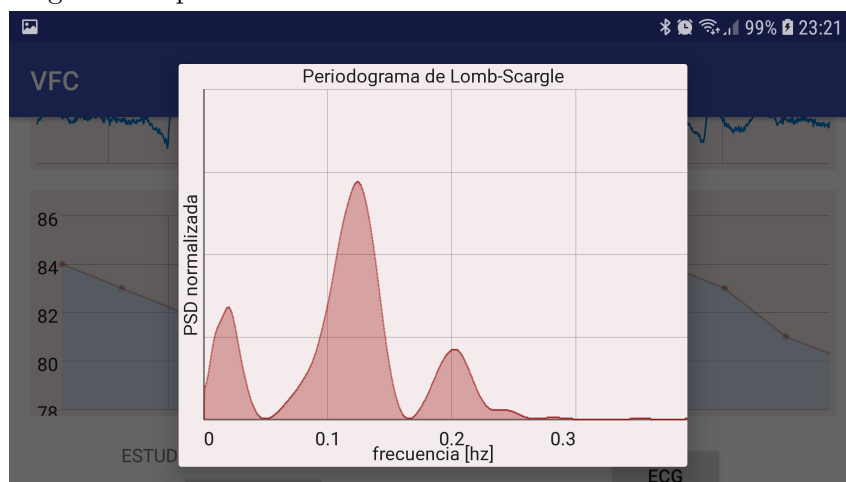
⁶⁴Este archivo, en texto plano, posee un formato compatible con Octave y Matlab. De modo que permite su importación, de manera directa, para poder hacer uso de la información obtenida.



(a) Electrocardiograma adquirido durante todo el tiempo de estudio. Botón ECG.



(b) Serie sucesiva de BPM correspondiente a la serie de electrocardiograma adquirida. Botón VFC-P.



(c) Aproximación de la PSD de la serie de BPM, establecida por el periodograma de Lomb-Scargle. Botón VFC-E.

Figura 31: Capturas de pantalla de la información disponible luego de realizar un estudio de VFC.

8. Conclusiones

Este proyecto se gestó con la idea de diseñar y desarrollar un dispositivo portable y económico que permita realizar estudios de electrocardiografía y un posterior procesamiento de la señal para un estudio de la variabilidad de la frecuencia cardiaca. Si bien existen dispositivos comerciales de estas características, su costo suele ser muy alto y, en su mayoría presentan limitaciones en cuanto a la calidad, tanto de la señal adquirida como de las prestaciones adicionales que ofrecen. Por esta razón, estos equipos no suelen utilizarse con fines de diagnóstico preciso y su tarea queda relegada a un simple monitoreo de la actividad cardiaca.

Se presenta así un sistema completamente funcional capaz de adquirir de manera simultánea todas las derivaciones requeridas para un estudio completo de electrocardiografía. El nivel de resolución con el que se realiza esta tarea, sumado al posterior procesamiento al que se somete la señal, hacen que este sistema posea una calidad igual o superior a la requerida en equipos utilizados para diagnóstico médico. Durante la obtención del ECG se realiza un procesamiento paralelo de la señal que permite la detección de la onda R para el establecimiento de los tiempos entre latidos. Con esta información se lleva a cabo, en el propio equipo, un estudio de la VFC desde el dominio de la frecuencia. Este hecho requiere ser destacado ya que la aproximación del contenido armónico presente en una señal con las características de la que aquí se obtiene, usualmente requiere de técnicas que insumen un alto poder de cálculo y un tratamiento de los datos que puede llevar a resultados erróneos. Para solventar estos inconvenientes, se implementó un algoritmo (el *periodograma de Lomb-Scargle*) capaz de obtener una aproximación del contenido espectral de manera directa, sin técnicas regresivas que impliquen la posibilidad de resultados indeseados.

El desarrollo de la interfaz sobre un sistema Android complementa la idea original basada en la portabilidad del equipo. Implica, además, una serie de ventajas entre las que se destacan el manejo remoto del sistema, el hecho de que los datos se encuentren digitalizados en un dispositivo que permite fácilmente el almacenamiento o envío de los mismos, y una drástica reducción en los costos del sistema completo. Este último factor resulta de suma importancia, ya que se aprovecha el potencial de equipos, como teléfonos celulares, que usualmente exceden los requerimientos mínimos necesarios para esta aplicación. Si bien el sistema requiere que el usuario final utilice otro dispositivo como interfaz (un celular o tablet con Android), esto no se presenta como un inconveniente dado que la población, en general, posee este tipo de equipos o los mismos resultan relativamente accesibles a alguien que los requiera.

A futuro, se pretende mejorar el diseño, eliminando componentes o áreas funcionales implementadas en el sistema únicamente con el fin de agilizar su diseño. Es así que una implementación final presentaría un menor consumo eléctrico debido a la reducción de etapas presentes en el circuito, posibilitando la utilización de un sistema de alimentación más compacto y alimentado por una batería recargable similar a la que poseen los teléfonos celulares.

Se espera que este proyecto constituya el paso inicial a futuros desarrollos, contribuyendo así a la mejora de los sistemas de salud, tanto en posibilidades como en costos y

disponibilidades, llegando a todas las personas que lo requieran. Es el anhelo más fuerte que la totalidad de las personas accedan a una mejora de la calidad de vida, que todo ser humano merece.

Referencias

- [1] Kim Barret y col. “Ganong’s Review of Medical Physiology (24 ed.)” En: (2012), pág. 619.
- [2] Alex Buda y Barry Zhang. *Analog Front-End Design Considerations for RTD Radiometric Temperature Measurements*. URL: <http://www.analog.com/en/analog-dialogue/articles/afe-design-considerations-rtd-ratiometric.html>.
- [3] R. D. et al. Berger. “An Efficient Algorithm for Spectral Analysis of Heart Rate Variability”. En: *IEEE Transactions on Biomedical Engineering* (1986). URL: <https://doi.org/10.1109/TBME.1986.325789>.
- [4] R. W. et al. de Boer. “Spectrum of a series of point events, generated by the integral pulse frequency modulation model”. En: *Medical and Biological Engineering and Computing* (1985). URL: <https://doi.org/10.1007/BF02456750>.
- [5] Arnon Cohen. “The Biomedical Engineering Handbook: Medical Devices and Systems”. En: 2006. Cap. 1. Biomedical Signals: Origin and Dynamic Characteristics; Frequency-Domain Analysis, pág. 4.
- [6] Android Developers. *Página oficial de Android Developers*. URL: <https://developer.android.com/>.
- [7] Mark Ebden. “A Comparison of HRV Techniques: The Lomb Periodogram versus The Smoothed Pseudo Wigner-Ville Distribution”. En: (2002).
- [8] Jorge Escolá. “Análisis e implementación de algoritmos de detección de complejos QRS en tiempo real”. En: (2009).
- [9] E. et al. Glynn. “Detecting periodic patterns in unevenly spaced gene expression time series using Lomb-Scargle periodograms”. En: *Bioinformatics* (2006). URL: <https://doi.org/10.1093/bioinformatics/bti789>.
- [10] Javier Gonzalez-Barajas. “Digital Processing of ECG Signal Using DSP Oriented to Heart Rate Variability”. En: (2005), pág. 44. URL: https://www.researchgate.net/publication/303364031_Digital_Processing_of_ECG_Signal_Using_DSP_Oriented_to_Heart_Rate_Variability.
- [11] Javier E. et al. Gonzalez-Barajas. “Mejoramiento de algoritmo clásico de detección de complejos QRS en señal electrocardiográfica”. En: *Tecno Logicas* 18.34 (2015), págs. 75-86.
- [12] Micrel Inc. *MIC5239-1.5 - Low Quiescent Current 500mA Cap LDO Regulator*. URL: <http://www.microchip.com/wwwproducts/MIC5239>.
- [13] Underwriters Laboratories Inc. *UL 60950-1 Standard on Information Technology Equipment Safety*. URL: <http://cdn14.21dianyuan.com/download.php?id=80665>.
- [14] Michael Day (Texas Instruments). “Understanding Low Drop Out (LDO) Regulators”. En: (2006), pág. 1. URL: <http://www.ti.com/lit/ml/slup239/slup239.pdf>.

- [15] Ryan Andrews (Texas Instruments). *Three guidelines for designing anti-aliasing filters*. URL: https://e2e.ti.com/blogs_/archives/b/precisionhub/archive/2015/11/06/three-guidelines-for-designing-anti-aliasing-filters.
- [16] Texas Instruments. *ADS1298 Low-Power, 8-Channel, 24-Bit Analog Front-End for Biopotential Measurements*. URL: <http://www.ti.com/product/ADS1298>.
- [17] Texas Instruments. *ADS1298ECG-FE - ECG Front-End Performance Demonstration Kit (User's Guide)*. URL: <http://www.ti.com/tool/ADS1298ECGFE-PDK>.
- [18] Texas Instruments. *DCR011205 - Miniature, 1W Isolated Regulated DC/DC Converters*. URL: <http://www.ti.com/product/DCR011205>.
- [19] Texas Instruments. *How delta-sigma ADCs Work, Part 1*. En: (2016). URL: <http://www.ti.com/lit/an/slyt423a/slyt423a.pdf>.
- [20] Texas Instruments. *LM1117-3.3 - 800-mA Low-Dropout Linear Regulator*. URL: <http://www.ti.com/product/LM1117>.
- [21] Texas Instruments. *LM2662 - Switched Capacitor Voltage Converter*. URL: <http://www.ti.com/product/LM2662>.
- [22] Texas Instruments. *MAX232DR Dual EIA-232 Drivers/Receivers*. URL: <http://www.ti.com/product/MAX232>.
- [23] Venkatesh Acharya (Texas Instruments). "Improving Common-Mode Rejection Using the Right-Leg Drive Amplifier". En: (2011). URL: <http://www.ti.com/lit/an/sbaa188/sbaa188.pdf>.
- [24] Maxim Integrated. *Desmystifying Delta-Sigma ADCs*. En: (2003). URL: <https://www.maximintegrated.com/en/app-notes/index.mvp/id/1870>.
- [25] S. A. Jones. "ECG Notes. Interpretation and Management Guide". En: (2005).
- [26] Peter White (Applied Radio Labs). "Group Delay - Explanations and Applications". En: (1999). URL: <http://www.radio-labs.com/DesignFile/DN004.pdf>.
- [27] B. Leroy. "Fast calculation of the Lomb-Scargle periodogram using nonequispaced fast Fourier transforms". En: *Astronomy and Astrophysics* (2012). URL: <https://doi.org/10.1051/0004-6361/201219076>.
- [28] Jaakko Malmivuo y Robert Plonsey. "Bioelectromagnetism. 15. 12-Lead ECG System". En: (1975), págs. 277-289. URL: https://www.researchgate.net/publication/321019966_Bioelectromagnetism_15_12-Lead_ECG_System.
- [29] Karthik Soundarapandian y Mark Berarducci (Texas Instruments). "Analog Front-End Design for ECG Systems Using Delta-Sigma ADCs". En: (2010). URL: <http://www.ti.com/lit/an/sbaa160a/sbaa160a.pdf>.
- [30] David Prutchi y Michael Norris. "Design and Development of Medical Electronic Instrumentation - A Practical Perspective of the Design, Construction, and Test of Medical Devices". En: (2005), pág. 42.
- [31] David Prutchi y Michael Norris. "Design and Development of Medical Electronic Instrumentation - A Practical Perspective of the Design, Construction, and Test of Medical Devices". En: (2005), págs. 124, 125.

- [32] Microchip. *dsPIC33F Family Data Sheet - High-Performance, 16-bit Digital Signal Controllers*. URL: <http://ww1.microchip.com/downloads/en/DeviceDoc/70165d.pdf>.
- [33] Microchip. *dsPIC33FJ128GP802 - 16-bit Digital Signal Controllers (up to 128 KB Flash and 16K SRAM) with Advanced Analog*. URL: <http://www.microchip.com/wwwproducts/en/dsPIC33FJ128GP802>.
- [34] Eduardo et al. Miranda Dantas. "Spectral analysis of heart rate variability with the autoregressive method: What model order to choose?" En: *Computers in Biology and Medicine* (2012). URL: <https://doi.org/10.1016/j.combiomed.2011.11.004>.
- [35] G. B. Moody. "Spectral analysis of heart rate without resampling". En: *Proceedings of Computers in Cardiology Conference* (1993). URL: <https://doi.org/10.1109/CIC.1993.378302>.
- [36] Jiapu Pan y W. J. Tompkins. "A Real-Time QRS Detection Algorithm". En: *IEEE Transactions on Biomedical Engineering* 32.3 (1985), págs. 230-236.
- [37] W. H. et al. Press. "Numerical Recipes in C". En: 1992. Cap. 13.8, pág. 575.
- [38] W. H. Press y G. B. Rybicki. "Fast algorithm for spectral analysis of unevenly sampled data". En: *Astrophysical Journal* (1989). URL: <https://doi.org/10.1086/167197>.
- [39] M. Romano. "Text Atlas of Practical Electrocardiography". En: (2009).
- [40] Alan V. Oppenheim y Ronald W. Schaffer. "Digital Signal Processing". En: 1975. Cap. 11. Power Spectrum Estimation.
- [41] Alan V. Oppenheim y Ronald W. Schaffer. "Discrete-Time Signal Processing". En: 1999. Cap. 7. Filter Design Techniques, pág. 439.
- [42] J. P. Saul. "Beat-To-Beat Variations of Heart Rate Reflect Modulation of Cardiac Autonomic Outflow". En: *International Union of Physiological Sciences* (1990). URL: <https://doi.org/10.1152/physiologyonline.1990.5.1.32>.
- [43] J. D. Scargle. "Studies in astronomical time series analysis. II - Statistical aspects of spectral analysis of unevenly spaced data". En: *Astrophysical Journal* (1982). URL: <https://doi.org/10.1086/160554>.
- [44] F. Shaffer y J. P. Ginsberg. "An Overview of Heart Rate Variability Metrics and Norms". En: *Front Public Health* 5 (2017), pág. 258. URL: <https://dx.doi.org/10.3389%2Ffpubh.2017.00258>.
- [45] P. K. Stein y R. E. Kleiger. "Insights from the study of heart rate variability". En: *Annual Review of Medicine* 50 (1999), págs. 249-261. URL: <https://doi.org/10.1146/annurev.med.50.1.249>.
- [46] W. J. Tompkins. "Biomedical digital signal processing: C-language examples and laboratory". En: 1993. Cap. 1.
- [47] Thakor N. V., Webster J. G. y Tompkins W. J. "Optimal QRS Detector. Medical and Biological Engineering". En: (1983).

- [48] J. T. VanderPlas. “Understanding the Lomb-Scargle Periodogram”. En: *The American Astronomical Society* (2018). URL: <https://doi.org/10.3847/1538-4365/aab766>.
- [49] Jacob T. VanderPlas. “Understanding the Lomb-Scargle Periodogram”. En: *Instrumentation and Methods for Astrophysics (astro-ph.IM)* (2017). URL: <https://doi.org/10.3847/1538-4365/aab766>.
- [50] Marko Velic, Ivan Padavic y Sinisa Car. “Computer Aided ECG Analysis - State of the Art and Upcoming Challenges”. En: (2013).
- [51] Cristian et al. Vidal Silva. “Mejoramiento de algoritmo clasico de deteccion de complejos QRS en señal electrocardiografica”. En: (2010). URL: <http://dx.doi.org/10.4067/S0718-33052010000200004>.